

CYA27

半导体集成电路低噪声、精密运算放大器

1.范围

CYA27（以下简称器件）设计准则、生产、认证、鉴定、质量一致性检验以及使用方采购、监制、验收、补充筛选详细要求。

本规范适用于指导本公司生产的半导体集成电路 CYA27 运算放大器的工程应用。

2.引用文件

下列文件中的有关条款通过引用而成为本规范的条款。凡注日期或版次的引用文件，其后的任何修改单（不包含勘误的内容）或修订版本都不适用于本规范，但提倡使用本规范的各方探讨使用其最新版本的可能性。凡不注日期或版次的引用文件，其最新版本适用于本规范。

GB/T 14028-2018	半导体集成电路模拟开关测试方法
GJB 548B-2005	微电子器件试验方法和程序
GJB 597B-2012	半导体集成电路通用规范
GJB 1420B-2011	半导体集成电路外壳通用规范
GJB 4027A-2006	军用电子元器件破坏性物理分析方法

3.要求

3.1 总则

器件应符合本规范和 GJB 597B-2012《半导体集成电路通用规范》（以下简称通用规范）规定的所有要求。本规范的要求与通用规范不一致时，应以本规范为准。

3.2 设计、结构和外形尺寸

3.2.1 工艺结构

器件应符合本规范和GJB 597B-2012《半导体集成电路通用规范》（以下简称通用规范）规定的所有要求器件采用高压双极工艺生产；采用CDIP8、CSOP8外壳封装(对应国外样品CYA27)， $\Phi 20\mu\text{m}$ 金丝键合；平行封焊工艺封帽；油墨打印标记，芯片面积为 $1.795\text{mm}\times 3.027\text{mm}$ 。

3.2.2 绝对最大额定值

绝对最大额定值如下： V_{CC}

- 1) 正负电源差值($V^{+}\sim V^{-}$)..... 44V;
- 2) 正电源电压与地压差($V^{+}\sim\text{GND}$)..... 22V;
- 3) 负电源电压与地压差($V^{-}\sim\text{GND}$)..... 22V;

- 4) 最大功耗 (PD) 0.4W;
 5) 结温 (TJ) 175℃;
 6) 贮存温度范围 (TSTG) -65℃~150℃;
 7) 焊接温度 (TTG) 300℃;
 8) 热阻 (θ_{JA}) 148℃/W。

3.2.3 推荐工作条件

V_{CC}推荐工作条件如下:

- 正电源电压 (V₊) $15 \times (1 \pm 10\%) V$;
 负电源电压 (V₋) $-15 \times (1 \pm 10\%) V$;
 工作环境温度 (T_A) -55℃~+125℃。

3.2.4 封装形式

该器件采用 8 引线 D 型封装和 8 引线 F 型封装。D 型封装外形尺寸外形尺寸见图 1a 和表 1a。F 型封装外形尺寸按图 1b 和表 1b 的规定。

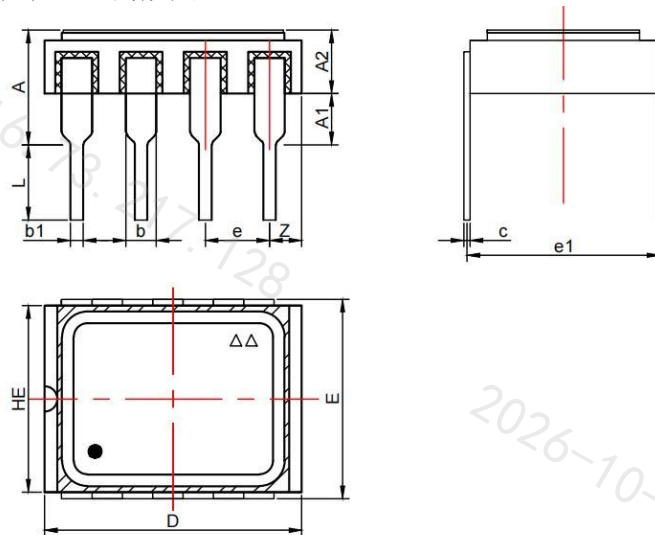
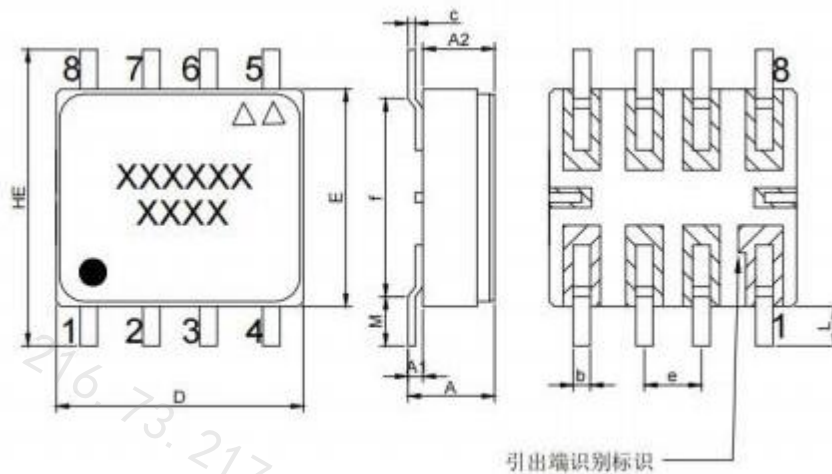


图 1a D 型 (CDIP8) 封装外形图

尺寸符号	数值 (mm)		
	最小	公称	最大
A	4.33	4.53	4.73
A ₁	1.40	2.0	—
A ₂	2.35	2.5	2.65
b	1.10	1.20	1.30
b ₁	0.45	0.50	0.55
c	0.20	0.25	0.30
e	2.49	2.54	2.59

D	9.84	10.16	10.48
E	7.62	7.87	8.12
HE	7.23	7.37	7.51
L	4.00	4.50	5.00
e1	7.32	7.62	7.92
Z	1.07	1.27	1.37



尺寸符号	数值, mm		
	最小	公称	最大
A	1.40	1.65	1.95
A1	0.15	0.25	0.40
A2	1.17	1.40	1.63
b	0.30	0.35	0.40
c	0.10	0.15	0.20
e	1.17	1.27	1.37
f	3.85	4.00	4.15
D	4.82	5.00	5.18
E	4.22	4.40	4.58
HE	5.60	6.00	6.40
L	0.70	0.80	1.00
M	0.90	1.00	1.20

表 1b F 型 (CSOP8) 封装外形尺寸

3.2.5 引线材料和涂覆

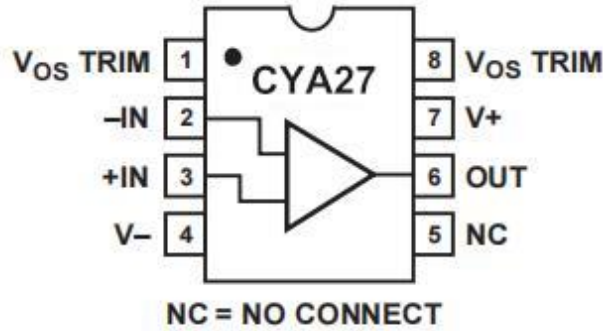
陶瓷封装引出端材料为铁镍钴合金。镀层材料分别是镍和金, 镀镍层厚度为 $1.8 \sim 8.90 \mu\text{m}$, 镀金厚度为 $1.3 \sim 5.70 \mu\text{m}$ 。

3.2.6 外壳材料

外壳采用按照 GJB 1420B-2011 要求合格的外壳, 并按规定进行入厂检验, 对交货的每个器件都应可追溯到封装批和晶片批。

3.2.7 引出端排列

引出端排列应按图 2 的规定，器件具有 8 个引脚，2 个输入引脚，2 个调整引脚，1 个输出引脚，2 个电源引脚，共 8 个引脚，各引脚说明如下表。



管脚号	管脚名称	管脚说明
1	Vos	调零端
2	-IN	反相输入端
3	+IN	同相输入端
4	V-	负电源
5	NC	未连接
6	OUT	输出
7	V+	正电源
8	Vos	调零端

3.2.8 功能说明及功能框图

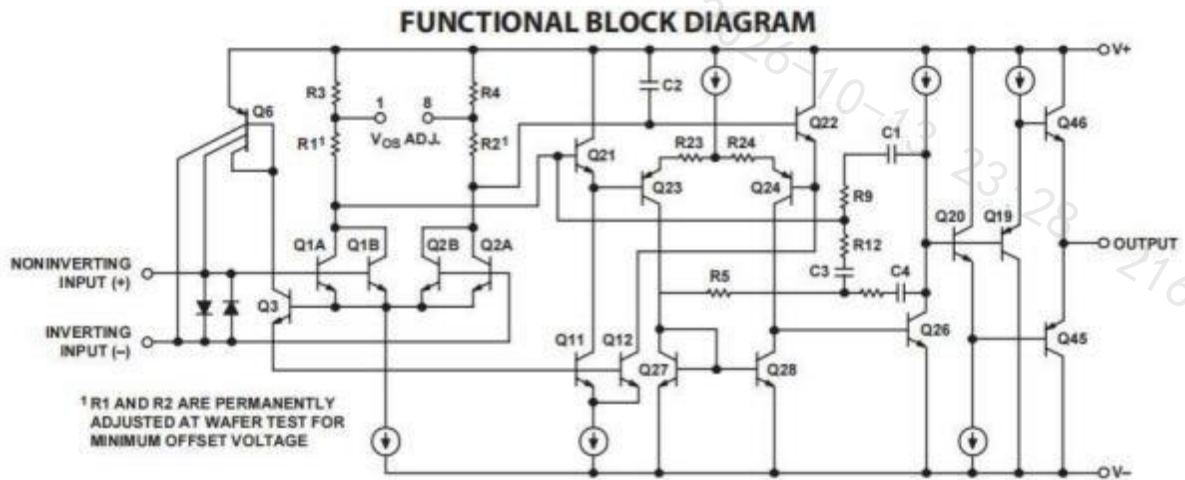


图 3 电路功能框图

3.2.9 重量

器件重量：

CDIP8 的器件重量 $1.271\text{g} \pm 0.2\text{g}$ ，CSOP08 的器件重量 $0.43\text{g} \pm 0.2\text{g}$

3.3 电特性

除另有规定外，电特性应符合表 1 的规定。电参数测试方法参考 GB/T14028-2018。

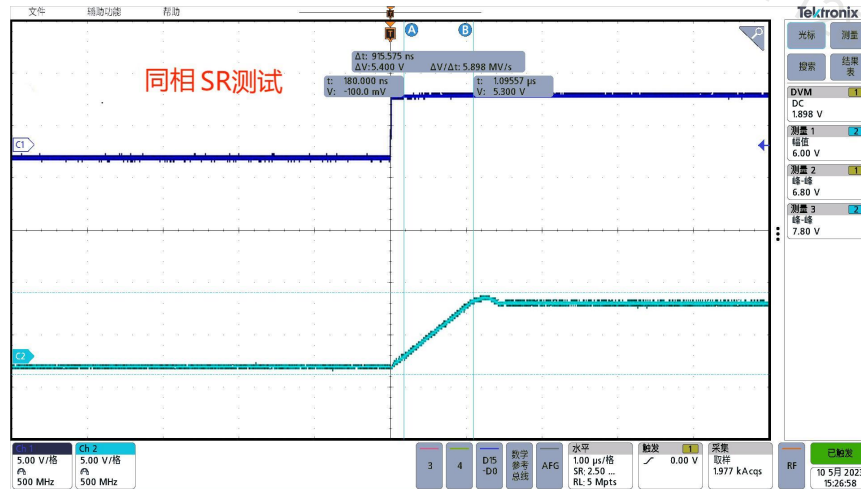
推荐工作条件：

电源电压 (VSUPPLY+、VSUPPLY-) $\pm 17\text{V}$

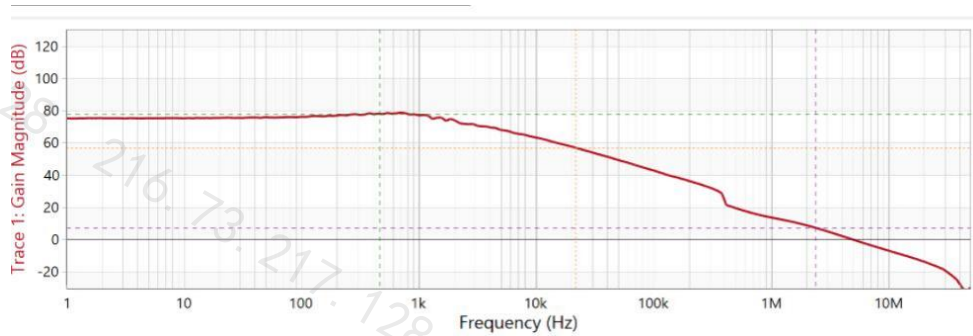
工作温度范围 (TA) $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$

主要技术指标对比

特性	符号	测试条件	国外样品参数(25°C) OP27G	CYA27实测值 (25°C)	单位	对比结果
输入失调电压	Vos		30 μV typ, 100 μV max	30 μV typ, 100 μV max	μV	一致
输入失调温度漂移	TCVos		0.4typ, 1.8max	0.9typ	$\mu\text{V}/^{\circ}\text{C}$	一致
输入失调电流	Ios		12typ, 75max	7typ, 25max	nA	优
输入偏置电流	Ib		± 15 typ, ± 80 max	± 5 typ, ± 20 max	nA	优
共模抑制比	CMRR	Vcm = $\pm 11\text{V}$	100min, 120 max	100min, 120 max	dB	一致
电源抑制比	PSRR		100typ	100typ	dB	一致
开环电压增益	Avo		100typ	100typ	dB	一致
最大电压输出	Vo		± 22.5 min, ± 13.5 typ	± 11.5 min, ± 13.5 typ	V	一致
压摆率	SR	V in=0 to +5v, RL=2K	1.7min, 2.8 typ	5min, 7 typ	V/ μs	优
增益带宽积	GBW		1.7min, 2.8 typ	5min, 7 typ	MHz	优
输入噪声电压		0.1Hz to 10Hz	0.09typ, 0.25 max	0.08typ, 0.19 max	$\mu\text{Vp-p}$	一致
输入噪声电压密度	en	fo=1kHz	3.2typ	5.2typ	nV/ $\sqrt{\text{Hz}}$	一致
正电源电流	+Icc		5TYP	3TYP	mA	优
负电源电流	-Icc		5 TYP	3 TYP	mA	优
静电防护	ESD		2000V TYP	2000V TYP	V	一致



SR测试



开环增益曲线

3.4 电测试要求

电测试要求按表1规定，各分组的电测试按表2规定。

表 2 电测试要求

项目	分组
中间（老炼前）电测试	A1，A7
中间（老炼后）电测试	A1 ^a ，A7 ^a ，表9 ^b △极限
最终电测试	A2，A3，A8A，A8B，A9，A10，A11
A 组检验电测试	A1，A2，A3，A4 ^c ，A7，A8A，A8B，A9，A10，A11
B 组检验电测试	A1，A7
C 组终点电测试	A1，A7，表9 ^b △极限
D 组终点电测试	A1，A7
E 组终点电测试	A1，A7，A9
用户验收电测试	A1，A2，A3，A7，A8A，A8B，A9，A10，A11

^a 该分组要求PDA 计算。
^b 老炼和寿命试验A1 分组要求变化量(Δ) 测试，变化量极限按5.5.2 的规定。
^c 仅在初始鉴定、设计或工艺更改时进行。

3.5 静电放电敏感度(ESDS)

ESDS试验按照GJB548B-2005中方法3015的规定进行，静电等级为1C级，达到2000V。

3.6 器件标志

器件标志应按GJB597B-2012《半导体集成电路通用规范》中3.6的规定。每个器件上应标上唯一的连续给定的号码，号码由7位阿拉伯数字组成，前2位为圆片批代号(如01、02...),中间2位为圆片的片号(如06、07、08...),后3位为电路序列号(001、002、003...)。封装形式为CFP，标志全部油墨打印。等边三角形(△)作为静电敏感器件的标志。

可按客户要求自定义

3.7 结构分析

用户有要求时，对产品的结构、设计、工艺、材料和过程控制等进行分析，形成器件内部结构报告、设计工艺材料报告、研制过程控制报告。

3.8 极限试验

用户有要求时，应进行极限试验，试验方法按照GJB548B-2005方法5006进行，进行抗静电放电损伤能力、工作电压、工作频率极限评估、高温极限评估、寿命极限评估等项目。

3.9 器件评估

对器件进行评估，并提供相应的报告。器件评估包括器件功能性能分析、结构分析、极限试验和寿命考核强化试验。

4.质量保证规定

4.1 检验分类

本规范规定的检验分类如下：

- a) 使用方监制；
- b) 承制方筛选；
- c) 鉴定检验；
- d) 质量一致性检验；
- e) 使用方验收；
- f) 使用方补充筛选（需要时）；
- g) 管壳评价。

4.2 筛选

4.2.1 概述

除另有规定外，鉴定和质量一致性检验之前，按本规范表 3 规定的要求进行筛选。

表 3 筛选方法和程序

序号	筛选试验	试验方法 GJB 548B-2005	试验条件
1	内部目检	2010.1	条件A
2	稳定性烘焙	1008.1	150°C, 96h
3	温度循环	1010.1	条件C, 循环 15 次

4	恒定加速度	2001.1	条件E, Y ₁ 方向
5	外部目检	2009.1	按规定
6	PIND ^a	2020.1	条件A
7	编序列号	-	按规定
8	中间(老炼前)电测试	-	本规范A1, A7 分组
9	老炼	1015.1	T _A =125°C, 240h, 线路见图7
10	中间(老炼后)电测试	-	本规范A1, A7 分组
11	老炼后电参数变化量计算	-	按表9 的要求
12	反偏老炼	1015.1	T _A =150°C, 72h, 线路见图6
13	中间(老炼后)电测试	-	本规范A1, A7 分组
14	老炼后电参数变化量计算	-	按表9 的要求
15	PDA ^b	-	PDA=5% (功能参数3%), T _A =25°C
16	最终电测试	-	本规范A2, A3, A8A, A8B, A9, A10, A11
17	批次内三温一致性分析		根据导通电阻 R _{ON} 、正电源电流+I、使能有效传输延迟 t _{ON(EN)} 三个参数确定
18	密封	细检漏	1014.2
		粗检漏	
19	X 射线照相 ^c		2012.1
20	外部目检		2009.1

^a 要求记录PIND 试验次数、每次试验的合格/不合格情况。

^b 当不合格品率不超过规定的20%或2 倍(取大者)时,可以重新提交老炼,但仅能提交一次。重新提交老炼的 PDA 为 3%。

^c 按照GJB548B-2005 方法2012 的要求提供照片。

4.2.2 老炼试验

老炼试验应按 GJB548B-2005 中方法 1015. 1 的规定。其中静态反偏老炼试验线路图见图 6,动态老炼和稳态寿命试验线路图见图 7,筛选 10 天老炼和 C 组 稳态寿命试验选择图 7。

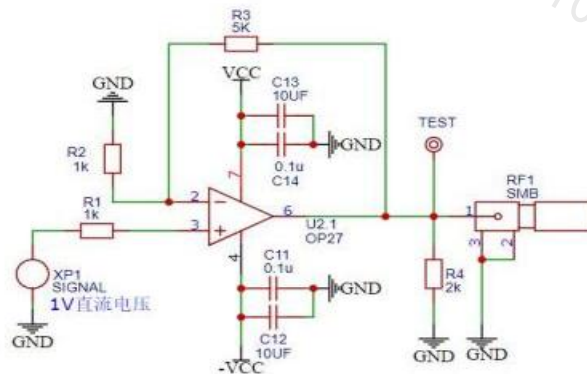


图6 静态反偏老炼试验线路图

注:

1) 器件选型和说明:R4,0.25W工作电源电压VCC=+15V,-VCC=-15V。信号加1V直流电压,预留输出观测点OUT;

2) 反偏老炼温度 150^{+5}_{-0} °C;

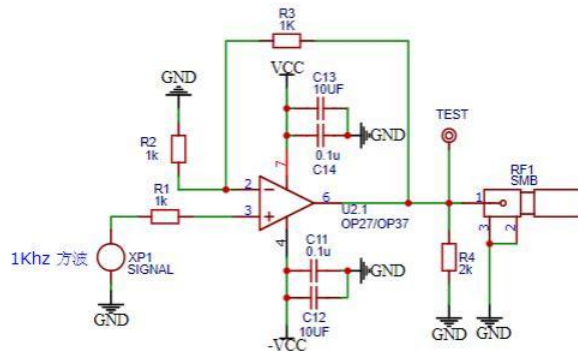


图7 动态老炼和稳态寿命试验线路图

注: 图中

- 1) 器件选型和说明: R4=2K, 0.25W
- 2) 工作电源电压 VCC=+15V, -VCC=-15V;
- 3) 信号加 1K 方波
- 4) 预留输出观测点OUT
- 5) 老炼温度 150^{+5}_{-0} °C。

4.3 鉴定检验

器件鉴定检验应按 GJB 597B-2012《半导体集成电路通用规范》和本规范的规定, 对器件分别进行 A 组、B 组、C 组、D 组、E 组检验和 DPA 试验。所有的检验应符合本规范 A 组、B 组、C 组、D 组和 E 组的规定。鉴定检验样品的母样数不得少于鉴定样品数的 2 倍。

4.4 质量一致性检验

4.4.1 总则

器件质量一致性检验应按 GJB 597B-2012《半导体集成电路通用规范》和 本规范的规定进行, 所进行的检验应符合本规范 A 组、B 组、C 组、D 组检验的规定。

4.4.2 A组检验

A组检验应按表 4 的规定进行。

电测试要求按表 2 的规定, 各分组电测试按表1的规定。

各分组的测试可用一个样本进行。当所要求的样本大小超过批的大小时,

允许 100%检验。各分组的测试可按任意顺序进行（仅适用于质量一致性检验）。

表4 A组检验

分组	测试项目	样本大小(接收数)
A1 分组	25°C下静态测试	116(0)
A2 分组	125°C下静态测试	116(0)
A3 分组	-55°C下静态测试	116(0)
A4 分组	25°C下动态测试	116(0)
A7 分组	25°C下功能测试	116(0)
A8A 分组	125°C下功能测试	116(0)
A8B 分组	-55°C下功能测试	116(0)
A9 分组	25°C下开关测试	116(0)
A10 分组	125°C下开关测试	116(0)
A11 分组	-55°C下开关测试	116(0)

4.4.3 B组检验

B组检验应按表5的规定进行。

不要求电测试的各分组可用同一检验批中电性能不合格的器件作为样本。

表5 B组检验

分组和项目		GJB 548B-2005		样本大小 (接收数)
		方法	条件	
B1 分组 ^a	物理尺寸 重量	2016	按规定	2(0)
B2 分组	耐溶剂性 ^b	2015.1	按规定	3(0)
B3 分组	可焊性 ^c	2022.2 或 2003.1	焊接温度为245°C±5°C	22(0)
B4 分组	内部目检和结构检查	2014	按规定	1(0)
B5 分组	键合强度 ^d 楔形焊	2011.1	试验条件C 或D	15 ^e (0)
B6 分组	芯片剪切或附着强度试验	2019.2 或 2027.1	按规定	3(0)
B7 分组	电参数测试	—	本规范A1, A7 分组	3(0)
	静电放电敏感度 ^e	3015	1C 级:不小于 1000V	
	电参数测试	—	本规范A1, A7 分组	

注:对于不要求终点电测试的各分组,可以采用同一检验批中电参数不合格的器件,但条件是这些电参数不合格的器件经过了老炼前电参数测试,并经过了老炼试验要求的整个温度/时间的试验。

^a 如果同一检验批还要经受D组试验,则该分组不要求。

^b 仅对采用墨水或油漆作标记或对比媒质的器件,才要求耐溶性试验。

^c 提供可焊性的样品,应是经过引线涂覆即将提供使用方的产品,并经过了老炼试验。所要求的引线数,最少应从3个器件中选出,样品数指引线数。

- ^d 指键合引线数，至少分布在4 只器件中。
- ^e 初始鉴定和设计更改时进行，可在筛选前后进行试验。

4.4.4 C组检验

C组检验应按表 6 的规定进行。

表6 C组检验

分组和项目		GJB 548B-2005		样本大小 (接收数)
		方法	条件	
C1 分组	稳态寿命	1005.1	试验条件D, 1000h, 125℃或1005表1等效条件, 按图7线路	45(0)
	终点电测试		本规范A1, A7, 表9△极限	
C2 分组 ^b	内部水汽含量	1018.1	100℃水汽含量≤5000ppm	3(0)
C3 分组 ^b	键合强度 ^c 楔形焊	2011.1	试验条件C 或D, 全部拉丝	3(0)
^b 在寿命试验 1000h 后抽样。				
^c 样品数:3 颗样品拉全部键合丝。				

4.4.5 D组检验

D组检验应按表7的规定进行。

D1 、D2 、D5 、D6 分组可用同一检验批中电性能不合格的器件作为样本。

表7 D组检验

分组和项目		GJB 548B-2005		样本大小 (接收数)
		方法	条件	
D1 分组	外形尺寸	2016	—	5(0)
D2 分组	引线牢固度 ^a	2004.2	条件B2	45(0)
D3 分组 ^b	热冲击	1011.1	条件B, 15次循环	15(0)
	温度循环	1010.1	条件C, 100次循环	
	耐湿	1004.1		
	目检	—	按方法1010.1 或1011.1 的目检判据	
	密封 ^c 细检漏	1014.2	条件A1	
	粗检漏		条件C1	1 (0)
	电参数测试	—	本规范A1, A7 分组	
	内部目检及结构检查	2010	条件A	
	键合强度 ^c	2011	条件C 或D	
	芯片剪切强度	2019	根据不同的芯片大小	
	机械冲击	2002.1	条件B	
	扫频振动	2007	条件A	
	恒定加速度	2001.1	条件E, Yi 方向	

D4 分组 ^b	密封	细检漏	1014.2	条件A1	15(0)
		粗检漏		条件C1	
	外部目检		—	按方法1010.1 或1011.1 的目检判据	
	电参数测试		—	本规范A1， A7 分组	
	内部目检及结构检查		2010	条件A	1 (0)
	键合强度 ^c		2011	条件C 或D	
芯片剪切强度		2019	根据不同的芯片大小		
D5 分组	盐雾		1009.2	条件A	15(0)
	目检			按方法 1009 的目检判据	
	密封 ^c	细检漏	1014.2	条件A1	
		粗检漏		条件C1	
D6 分组	内部水汽含量		1018.1	100℃水汽含量<5000ppm	3(0)
D7 分组	引线镀涂粘附强度 ^d		2025.1	按规定	15 ^d (0)
^a 引线牢固性试验的样本大小45 应是试验引线数或引出端数，且应至少取自3只器件。 ^b 用于D3 分组的器件，可用于D4 分组。 ^c 在完成所要求的目检之后，按方法 1014 进行密封试验之前，器件上可能带有锈蚀物，应用毛刷刷除。 ^d 样本大小指引线数，取4只器件。 ^e 指器件的全部引线，记录每根键合丝的断裂部位及断裂方式。若器件的引线数大于200根，则每只器件取 200 根引线。					

4.5 检验方法

4.5.1 电压和电流

电压以器件的 GND 端为基准，电流以流入器件引出端为正。

4.5.2 老炼和寿命试验冷却程序

被测器件（DUT）在完成试验之后，应先冷却到（25±3）℃，才能去掉偏置电压，应规定在规定时间内完成老炼后测试，然后再进行电参数终点电测试并 按要求计算变化量(Δ) 值，老炼和寿命试验前后，应记录每个器件的必要参数，以确定变化量(Δ)，见本规范表 9。

表 9 D 变化量极限

参数 ^a	符号	极限值	变化量(Δ) 极限	单位
正电源电流	+I	0.5	±0.1	mA
负电源电流	-I	0.5	±0.1	mA
关断正电源电流	+I _{SBY}	0.5	±0.1	mA
关断负电源电流	-I _{SBY}	0.5	±0.1	mA

^a 老炼寿命试验前后，记录每个参数，以确定变化量(Δ)。

5. 交货准备

5.1 包装和标识

5.1.1 包装

产品包装应符合 Q/QJA 20084-2012《宇航用半导体集成电路通用规范》中5.1 的要求，应包括外包装、中包装、内包装，内包装推荐采用定制包装盒。

5.1.2 标识

5.1.2.1 内包装标识

内包装上应包括下列标识内容：

- a) 型号规格；
- b) 数量；
- c) 生产批号和日期代号；
- d) 承制方名称、商标。

5.1.2.2 外包装标识（运输包装）

包装箱上除应在明显位置标识防潮防雨、防倒置、防振等标识外，还应注明：

- a) 承制方名称；
- b) 承制方通信地址；
- c) 使用方收件人姓名和联系电话；
- d) 使用方通信地址。

5.2 运输和贮存

5.2.1 包装运输

在避免雨、雪直接影响的条件下，装有产品的包装箱可以用任何运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。承制方应及时将器件和需提交的全部报告发往指定地点。

5.2.2 贮存

包装好的产品应贮存在环境温度为 $10^{\circ}\text{C}\sim 30^{\circ}\text{C}$ ，相对湿度不大于 70%，周围没有酸、碱或其它腐蚀性气体且通风良好的库房里。

5.3 发货时应提供的文件

器件交付使用时，随器件提交的文件应满足 Q/QJA 20084-2012《宇航用 半导体集成电路通用规范》中附录 A 的规定，每份采购文件、每个器件类型提供一套。所有资料应在承制方至少保存 20 年。

至少包含以下内容：

- a) 试验、测试所用的关键设备清单；
- b) 批流程卡；
- c) 特殊的过程控制文件（若有）；
- d) 晶片质量控制数据；

- e) 承制方筛选报告（含测试数据）；
- f) 质量一致性检验报告（含测试数据）；
- g) 交收试验报告；
- h) 失效分析报告（若有）；
- i) 合格证；
- j) DPA报告；
- k) 装箱单；
- l) 其它使用方要求的文件；

6. 说明事项

6.1 预定用途

符合本详细规范的器件预定用于宇航领域或军事装备。为了使产品在保持其基本的质量和可靠性要求的条件下取得最佳成本效果，应根据实际需要，采购等级与用途相适应的器件。

6.2 采购文件中应明确的内容

陶瓷双列封装外形图应明确以下内容：

- a) 器件名称及编号；
- b) 本规范的名称、编号及发布日期；
- c) 质量保证等级；
- d) 订货数量；
- e) 监制、验收要求；
- f) 使用方的特殊要求，如抗辐射能力、抗静电等级等。

6.3 操作

器件应采取防静电措施进行操作。

- a) 器件应在防静电的工作台上操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在防静电材料制成的容器中；
- e) 生产、测试、使用及流转过程工作区域内应避免使用能引起静电的塑料、橡胶或丝织物；
- f) 相对湿度应尽可能保持在20%~70%。

6.4 术语

6.4.1 晶片批

从晶片加工就同时经受一组工艺过程的一批集成电路晶片组成，并有专门的识别标志或代码，以提供可追溯性。检验批电路、封装批电路都来自同一晶片批。

6.4.2 晶片批

同时提交检验以确定是否满足有关器件规范要求和接收判据的一批器件；每个检验批由采用同一封装形式和引线镀涂工艺的器件组成。每个检验批的器件应在同一条生产线上制造，直到最后密封为止，都采用相同的生产技术；其封装应在不超过六周的同一期间内完成；封装批的识别应从封装批的构成开始，一直保持到被接收为止，并应能追溯到形成该检验批的生产批。

检验批号由四位阿拉伯数字组成，前两位为年代号的后两位数；后两位数为该年的日历周数，此周数为该检验批电路封装开始第一周的时间周。

6.4.3 封装批

从封装加工开始，在同一生产线上，采用相同生产工艺、材料、过程控制以及设计的同一类型的器件为一个封装批。封装批有专门的识别标志或代码，以提供可追溯性。一个封装批内的电路都来自同一个晶片批。

6.5 芯片设计准则

为保证器件的质量和可靠性，器件设计的各环节应遵循器件设计准则规定，设计准则见附录 B。

6.6 产品鉴定或认定

由国家授权的鉴定机构按照本规范的规定对器件进行鉴定，或由使用方认可的机构按照本规范的规定对器件进行认定。已经鉴定合格或认定合格产品，若出现重大质量问题或连续 2 年以上未生产，由国家授权的鉴定机构或使用方认可的机构重新鉴定或认定。

6.7 过程识别文件 (PID)

用户有要求时，应制定过程识别文件并得到使用方认可，过程识别文件应至少包括以下内容：

- a) 生产流程
- b) 生产流程中各工序的依据性规范
- c) 所有的检验要求
- d) 器件结构的详细说明，应制图
- e) 试验程序和方法
- f) 关键原材料控制方法

6.8 更改

器件状态的任何更改（包括生产线、设计、材料、结构、工艺等）应书面通知使用方，待使用方确认后，更改后应重新进行鉴定或认定。

6.9 检查水平

本规范规定器件的检查水平按照 GJB 597B-2012《半导体集成电路通用规范》规定的 B 级要求控制。

附录A

(规范性附录)

使用方的监制和验收

A. 1 总则

使用方的监制和验收按照 Q/QJA 20084-2012《宇航用半导体集成电路通用规范》中 3. 18 和 4. 5 的规定。

A.1. 1 使用方的监制**A. 1. 1 监制的职责与权利**

在器件封帽前，承制方应通知使用方监制。使用方可以对与产品技术、质量及可靠性要求有关的任何试验和检验进行检查，但产品的最终质量由承制方负责。提交使用方监制的器件应是经过承制方 100%检验合格的产品。

A. 1. 2 使用方监制的内容

监制内容至少包括下列方面：

- a) 了解承制方当时的生产工艺状态和重点工序的质量控制状态。
- b) 用户有要求时，核对器件的生产过程、结构与 PID 的规定一致。
- c) 对承制方内部目检合格的器件，由使用方进行封帽前镜检，按照 GJB548B-2005 方法 2010 条件A的要求进行。
- d) 监制人员在工作过程中，负责向承制方解释所执行的标准，并向承制方质量管理部门和检验人员及时反馈监制工作中发现的质量问题。
- e) 必要时，监制人员应在产品工艺流程卡上签字，以便验收时对产品的监制情况进行确认。

A. 1. 3 使用方的验收**A. 1. 3. 1 总则**

验收试验应在筛选试验和质量一致性检查合格后进行。验收试验过程如发现批次性失效的器件，则验收试验判为不合格，且不得再一次进行验收试验。贮存期

A. 1. 3. 2 贮存期

除非另有规定，提交验收的器件在承制方贮存的期限 1 个月~36 个月。

A. 1. 3. 3 质量文件和试验样品的审查

审查提交验收器件的质量文件，至少包括以下文件：

- a) 设计文件；
- b) 质量体系文件（质量手册和程序文件）；
- c) 试验、测试所用的关键设备清单；

- d) 外购关键原材料入厂检验规范和检验报告；
- e) 批流程卡；
- f) 监制报告（有要求时）；
- g) 承制方筛选试验报告；
- h) 质量一致性检验报告(或鉴定检验报告等)；
- i) 辐射能力评估报告（有要求时）；
- j) 静电敏感度试验报告（含试验测试数据）；
- k) 失效分析报告（必要时）；
- l) 合格证。

A. 1. 3. 4 交收试验项目和要求

除非另有规定，对所有提交验收的器件应按照表 A. 1 的规定进行验收试验。

表A.1 验收试验项目和要求

序号	试验项目		GJB 548B-2005	
			方法	条件或要求
1	DPA		5009	本规范5.6.3.5
2	室温电参数测试		—	本规范表 1
3	PIND ^a		2020.1	条件A
4	密封	细检漏	1014.2	条件A1
		粗检漏		条件C1
5	高温电参数测试		—	本规范表1
6	低温电参数测试		—	本规范表1
7	外形尺寸		2016	
8	外部目检		2009.1	

^a 要记录PIND试验次数，每次试验的合格/不合格情况。

A. 1. 3. 5 破坏性物理分析（DPA）要求

DPA 在供需双方认可的独立试验室进行，或在使用方进行，或有使用方人员参加的情况下、在承制方进行。DPA 抽样方法按照 GJB 4027A-2006 的规定。若无其他规定，DPA 数按交货数量的 10% 随机抽取，但不少于 2 只，不多于 5只。DPA 试验项目不得少于表 A. 2 的规定。

表 A.2 破坏性物理分析（DPA）

序号	试验项目	GJB 548B-2005	
		方法	要求
1	外部目检	2009.1	—
2	PIND	2020.1	条件A

3	密封检测	细检漏	1014.2	条件A1
		粗检漏		条件C1
4	内部水汽含量 ^b		1018.1	100℃水汽含量≤5000ppm
5	内部目检		2010.1	条件A
6	SEM		2018.1	
7	键合强度		2011.1	
8	芯片剪切强度		2019.2	
^a 若筛选已100%进行，可不用重做； ^b 可用质量一致性D6分组报告替代。				

A. 1. 3. 6 验收的结果和处理

A. 1. 3. 6. 1 接收

通过验收试验并满足下述要求的产品可接收：

- a) 达到采购合同和详细规范规定的性能指标和合格判据的交验产品；
- b) 文件审查通过；
- c) 交收试验通过。

A. 1. 3. 6. 2 拒收

凡有下列情况之一的产品应拒收：

- a) 如发现生产工艺控制不满足要求，并直接影响到产品质量；
- b) 承制方筛选PDA不通过；
- c) 质量一致性检验（或例行试验）不通过；
- d) 文件审查未通过；
- e) 交收试验不通过。

A. 1. 3. 6. 3 重新验收

当采购合同中无要求时，对验收未通过的器件允许承制方重新提交，但要进行如下程序：

- a) 重新验收必须预先取得使用方的同意；
- b) 对验收未通过的器件，承制方应进行失效分析，明确失效原因，确认不合格器件可以经过针对性筛选后剔除，并且能保证针对性筛选的试验方法不会对器件的质量和可靠性产生不良影响时，允许在完成针对性筛选后重新验收；
- c) 针对性筛选试验后进行重新验收时应作重新验收记录，且只准重新验收一次。

A. 1. 3. 6. 4 交收报告的签署

不论验收的器件接收与否，承制方与使用方均应签署交收试验报告；不合格时应注明拒收原因，必要时双方应针对拒收产品签署验收纪要。

A.2 使用方补充筛选

A.1.1 补充筛选试验要求

用户有要求时，使用方应根据 Q/QJA20084-2012《宇航用半导体集成电路 通用规范》中 4.10 的规定进行补充筛选，使用方补充筛选前应对承制方随器件

提交的资料进行审查，补充筛选遵循以下原则：

- a) 根据承制方完成的质量保证工作与使用方型号任务的质量保证总要求进行补充筛选；
- b) 补充筛选试验中的合格判据应与承制执行的判据一致；
- c) 补充筛选试验所施加的应力不应超过本规范规定的应力范围。

A.2.2 对筛选不合格元器件的处理

对筛选不合格的元器件按不同情况作以下处理：

- a) 对失去规定功能的器件，应进行失效分析，如分析确定为缺陷具有批次性，应作整批报废处理；
- b) 除非另有规定，对于参数超差的不合格品应予以剔除；
- c) 对于筛选不合格的器件应严格隔离。

附录B

(规范性附录)

设计准则

B.1 可靠性设计准则**B.1.1 电路设计准则****B.1.1.1 电路的优化设计和容差设计**

设计中明确电路的功能、性能、可靠性指标要求，采用余量设计、全覆盖的参数仿真等方法来保证电路的可靠性。充分考虑寄生参数(R、L、C)，包括封装寄生参数，对电路性能的影响，对电路进行带参数后仿。对电路进行三温(-55℃、25℃、125℃)和电源拉偏(15V 电源拉偏为 13.5V、15V、16.5V)仿真设计，确保仿真结果达到产品指标要求。

B.1.1.2 ESD 防护设计准则

本产品的 ESD 要求不小于 2000V，应对每个 PAD 进行静电防护设计，使ESD 达到要求的指标。进行全芯片防静电保护设计，包括电源与地之间的静电保护电路、输入端口静电保护电路、双向端口静电保护电路。

B.1.2 工艺设计准则

采用成熟工艺，芯片表面采用钝化层保护，钝化层覆盖除键合区或测试点以外的所有导体。

B.1.3 封装设计准则**B.1.3.1 外壳材料**

外壳采用陶瓷双列直插外壳，外壳引出端数 16 个，底座采用氧化铝陶瓷材料，盖板采用可伐合金材料，外壳镀层厚度及相关条件应符合 GJB1420 规范要求。

B.1.3.2 内引线（键合线）设计

内引线选择金丝引线，内引线直径 20 μm。

B.1.3.3 装片方式

芯片与外壳底座的连接采用平行封焊粘合。

B.2 版图设计准则**B.2.1 电流密度设计**

对各器件进行电流密度控制，模拟、计算各种极限情况下各器件（电阻、晶体管）的电流密度，根据工艺推荐数据进行控制，并且留有一定裕量。充分考虑工艺光刻的影响，一般不使用最小设计规则的尺寸，在面积允许的前提下留有余量。

B.2.2 键合区

钝化孔面积: $86\ \mu\text{m} \times 86\ \mu\text{m}$, 钝化孔中心间距: $\geq 100\ \mu\text{m}$, 钝化孔距其他不相关有源区、多晶、金属: $\geq 20\ \mu\text{m}$ 。

B.2.3 其他方面

天线效应和引线应力应通过工艺提供的相关设计规则来保证。通过跳线、增加反相偏置保护二极管等方法消除天线效应。宽金属开槽符合工艺提供的设计规则, 开槽拐角处呈 45° , 开槽的走向应与电流方向一致。

附录C

(规范性附录)

管壳评价方法

C.1 总则

本附录内容规定了半导体集成电路 GC37 电路外壳评价方法。产品质量保证等级满足 GJB1420B-2011 的规定。

C.2 引用标准

GJB179A 计数抽样检验程序及表

GJB548B-2005 微电子器件试验方法和程序

GJB1420B-2011 半导体集成电路外壳总规范

C.2 质量保证规定

C.3.1 使用方的监制

A. 1.1 监制的职责与权利

除另有规定外，抽样和检验程序应按GJB548B-2005 方法5005.2 的规定。

表C.1 外壳鉴定检验方案 (抽样数:15 只外壳+3 只盖板)

组别	试验项目	试验方法		样品数 (接受数)
		GJB548B	条件	
1	a.外部目检	2009.1	拉照检验标准规定	15(0)
	b.外形尺寸	2016	服职产品详卸舆范现过	
	c.镀层厚度	SJ 20129	GJB1420B-2011 , 3.4.3	
	d.电特性 (1)引线电阻 (2)绝缘电阻	GJB360A , 303 1003	按产品要求 试验条件E	
2	a.引线牢固性 (1)拉力 (2)引线疲劳	2004.2	引线数量: 每个外壳10 根引线 试验条件A 试验条件B2	3(0)
	b.密封	1014.2	试验条件A4 , $R_i \leq 1 \times 10^{-3} \text{Pa} \cdot \text{cm}^3/\text{s}(\text{He})$	
	c.引线镀涂粘附 强度	2025.1	引线数量: 5 根	
3	a.镀金质量	GJB1420B-2011	附录A	3(0)
	b.键合强度	2011.1	试验条件D	
	c.芯片剪切	2019.2	—	
	d.可焊性	2003.1	—	

4	a.热冲击	1011.1	试验条件B，15次循环	
	b.温度循环	1010.1	试验条件C，100次循环	
	c.耐湿	1004.1	10次循环	
	d.密封	1014.2	试验条件A4， $R_1 \leq 1 \times 10^{-3} \text{Pa.cm}^3/\text{s}(\text{He})$	
	e.绝缘电阻	1003	试验条件E，耐湿试验后，允许绝缘电阻降低一个数量级	
5	a.机械冲击	2002.1	试验条件B	3(0) 封帽后样品
	b.扫频振动	2007	试验条件A	
	c.恒定加速度	2001.1	试验条件E，Y1方向	
	d.密封	1014.2	试验条件A1、C1	
6	a.盐雾	1009	试验条件A	3(0)
	b.密封	1014.2	试验条件A4， $R_1 \leq 1 \times 10^{-3} \text{Pa.cm}^3/\text{s}(\text{He})$	

表C.2 盖板鉴定检验方案 (抽样数:9 只)

组别	试验项目	试验方法		样品数 (接受数)
		GJB548B-2005	条件	
1	a. 外部目检	2009.1	按照产品详细规范规定	9(0)
	b. 外形尺寸	2016	按照产品详细规范规定	
	c. 镀层厚度	SJ20129	GJB1420B-2011，3.4.3	
2	a.镀镍质量	GJB2440A-2006	附录B.2	3(0)
3	c.耐湿	1004.1	10次循环	3(0)
4	a.盐雾	1009	试验条件A	3(0)

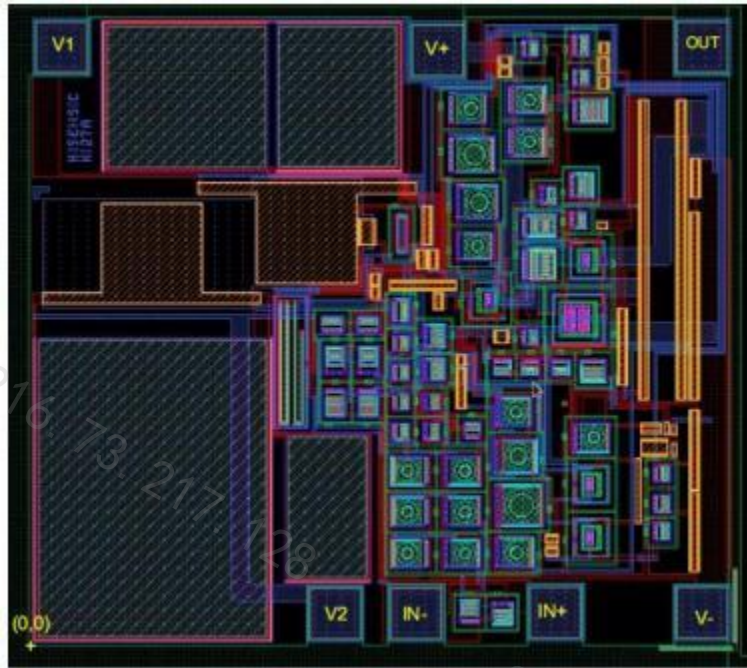
附录D

(规范性附录)

芯片版图信息说明

D.1 芯片版图

芯片版图见图 D.1



图D.1 芯片版图

D.2 芯片信息

- 1) 芯片尺寸: 1.554mm × 1.273mm
- 2) PAD 尺寸: 86 μm × 86 μm

D.3 PAD 坐标

PAD 坐标见表 D.1。

外壳引脚编号 (PIN NO.)	PAD 编号	PAD 名称	X 坐标(μm)	Y 坐标(μm)	Pad Size
1/Vos	1	V2	614.5	64.5	86um*86um
2/IN-	2	IN-	777.4	64.9	86um*86um

3/IN+	3	IN+	1057.3	66.6	86um*86um
4/V-	4	V-	1351.7	66.1	86um*86um
5/NC	5	NC			
6/OUT	6	OUT	1351.77	1204.6	86um*86um
7/V+	7	V+	820.8	1198.6	86um*86um
8/Vos	8	V1	64.5	1204.6	86um*86um

表 D. 1 PAD 坐标

订购信息

物料编号	温度范围	等级类型	封装
CYA27P8J	-55℃-125℃	军温工业级	PDIP8
CYA27C8J	-55℃- 125℃	军温工业级	CDIP8
CYA27C8J+	-55℃- 125℃	GJB597B+DPA	CDIP8
CYA27C8B	-55℃- 125℃	GJB597B	CDIP8

注意：物料编号+代表附带PDA报告

说明

如欲了解更多的产品及公司信息，请联系公司办公室人员或登录公司网站：

联系电话：021-60907680；

网址：<https://mall.ichelps.com/>

本文档中的信息如有变更，恕不另行通知



请使用微信扫码进入
芯片助手ICHELPS小程序

查资料 查替代 查库存 查价格

招募中国区各省代理，联系电话：021-60907680