

文档版本	修订日期	内容描述
1.0	2026-1-23	初版
1.1	2026-6-10	增加半双工描述

CYI14781

2 Mbps 故障保护的 半双工RS-485/RS-422 收发器

1. 产品特点

- 符合ANSI TIA/EIA 485-A 标准
- 总线故障电压保护至 $\pm 70\text{ V}$
- 工作电压范围为 3.3 V 至 5 V
- 超低电磁发射（EMI），高电磁抗扰（EMS）
- 总线耐受 $\pm 30\text{ kV}$ HBM ESD
- 总线耐受 $\pm 15\text{ kV}$ IEC 空气放电和 $\pm 8\text{ kV}$ IEC 接触放电
- 所有引脚通过 1.5 kV CDM 静电测试和 400 mA 门锁测试
- 对称式的收发器传播延迟设计提升了时序余量与信号对称性
- 接收器共模输入电压范围扩展至 $-40\text{ V} \sim +40\text{ V}$
- $1/8$ 单位负载，单网络最多可支持 256 个节点
- 开路、短路和空闲总线失效防护

- 通信模式：半双工
- 数据传输速率2Mbps
- 多重保护：热关断、欠压锁定、短路限流
- 采用标准的 8 引脚 SOP 封装

2. 应用

- 低功耗 RS-485/RS-422 收发器
- 电压电平转换器
- 用于 EMI 敏感应用的收发器
- HVAC 网络、安全电子设备、楼宇自动化
- 工业控制和网络
- 电信设备、运动控制
- 消费类应用
- 储能系统

3. 芯片概述

CYI14781是一款符合ANSI TIA/EIA-485-A标准的故障保护型RS-485/RS-422低功耗收发器。该器件在5V供电时可完全满足标准规范，在3.3V供电时可通过降低发送器输出电压实现低功耗应用。其内部集成一路发送器和一路接收器，构成半双工通信的总线接口。

CYI14781采用压摆率受控的发送器设计，能有效抑制因电缆端接不当引起的电磁干扰（EMI）和信号反射，支持最高2Mbps的无误码数据传输。接收器输入端具备失效防护特性，可在输入短路或开路时确保输出恒为逻辑高电平，单个接收器最多可支持256个网络节点。此外，该器件接收端具有 $\pm 40\text{ V}$ 的宽共模电压范围，适用于长电缆、多点应用场景。

该收发器集成了多重保护功能，包括热关断保护、电流限制保护、高达 $\pm 70\text{ V}$ 的总线耐压故障保护以及电源欠压失效防护（Fail-Safe）。其总线引脚提供强劲的 $\pm 30\text{ kV}$ 人体模型（HBM）ESD保护、 $\pm 8\text{ kV}$ IEC接触放电和 $\pm 15\text{ kV}$ IEC气隙放电保护。此外，所有引脚均可承受 $\pm 1.5\text{ kV}$ 带电器件模型（CDM）放电测试，并通过 $\pm 400\text{ mA}$ 门锁测试。

4. 典型工作电路

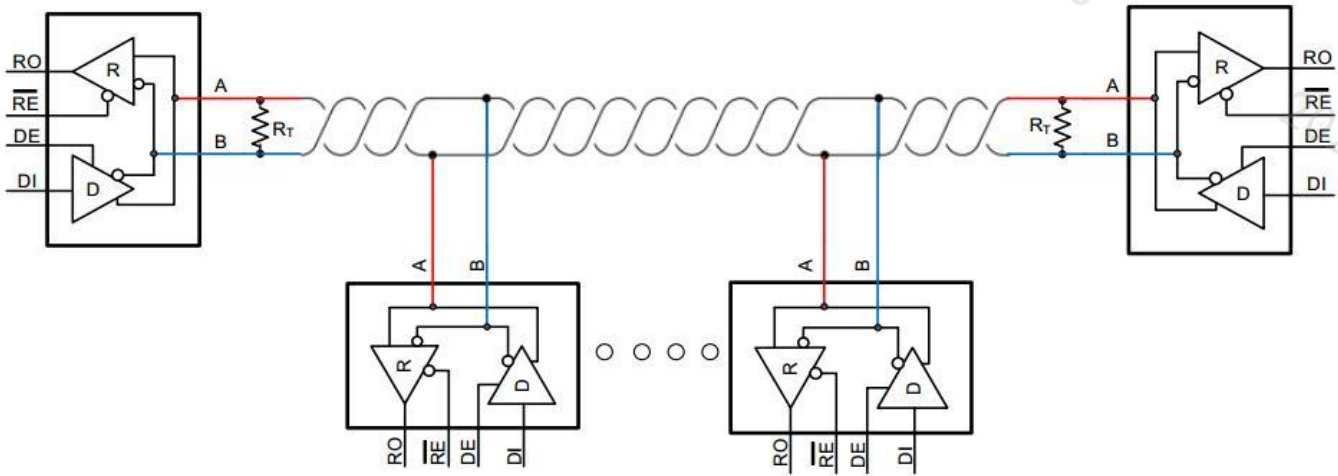


图 1 典型 RS-485 网络操作电路

5. 典型应用电路

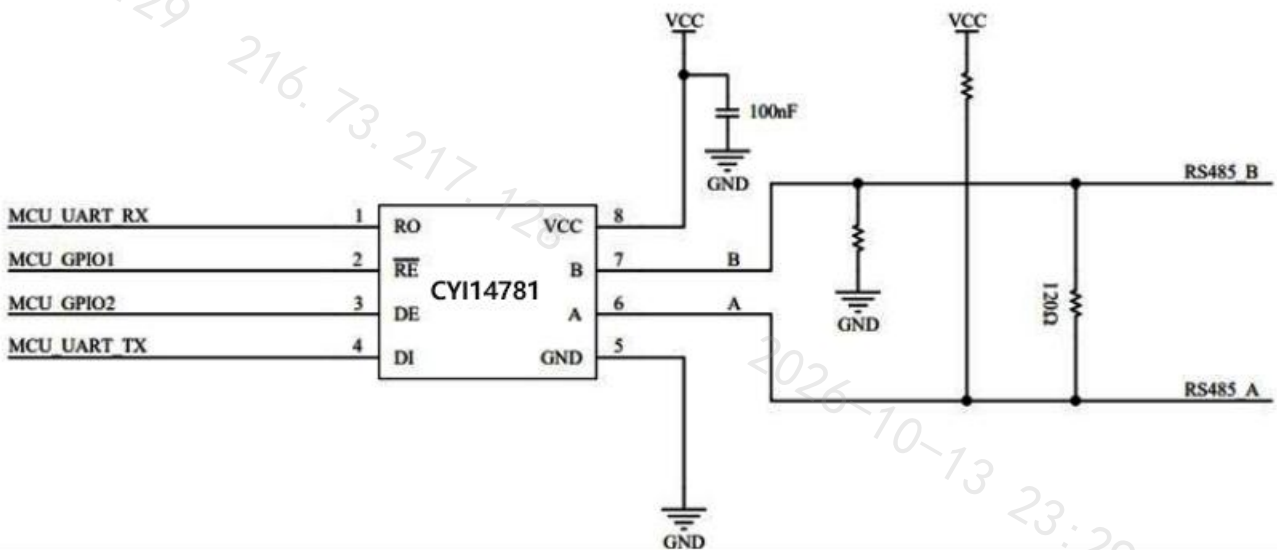


图 2 CY114781 典型应用电路

6. 引脚配置和功能

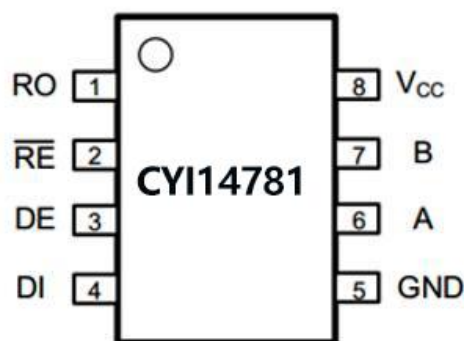


图 3 SOP8 封装器件

表 1. 引脚功能

引脚编号	引脚名称	引脚类型	描述
1	RO	数字输出	接收数据输出
2	$\overline{RE}$	数字输入	接收数据使能。 当 $\overline{RE}$ 为逻辑低电平时, 接收器使能; 当 $\overline{RE}$ 为逻辑高电平时, 接收器禁用 (呈高阻态)。
3	DE	数字输入	驱动使能。 当 DE 为逻辑高电平时, 驱动器输出 A 和 B 使能; 当 DE 为逻辑低电平时, A 和 B 禁用 (呈高阻态)。
4	DI	数字输入	驱动数据输入
5	GND	地	地
6	A	模拟总线 I/O	同相驱动器输出及同相接收器输入
7	B	模拟总线 I/O	反相驱动器输出及反相接收器输入
8	V _{CC}	电源	芯片供电, 接 3.3V 至 5V 电源

7. 功能描述

CY114781 是一款 RS-485/RS-422 半双工收发器, 具有独立的驱动器使能和接收器使能引脚, 增强了数字和总线引脚的 EMC 和 ESD 保护, 总线故障电压保护高至 $\pm 70\text{ V}$, 接收器输入共模电压范围扩展至 $\pm 40\text{ V}$, 以及故障保护功能, 提供了充足的应用灵活性。

7.1 操作模式

CY114781 通过 DE 和 $\overline{RE}$ 引脚为其驱动器和接收器提供了独立的使能引脚。

表 2. 设备工作模式

工作模式	收发器状态		数字输入引脚			总线引脚		数字输出引脚
	驱动器	接收器	DE	$\overline{RE}$	DI	A	B	RO
发送模式	使能	禁用	高	高	低	低	高	高阻态
					高	高	低	高阻态
接收模式	禁用	使能	低	低	X (任意)	$A-B \geq +0.2\text{ V}$		高
						$A-B \leq -0.2\text{ V}$		低
						A、B 悬空		高
						A、B 短接		高
半双工、环回模式	使能	使能	高	低	低	低	高	低
					高	高	低	高
关断模式	禁用	禁用	低	高	X (任意)	高阻态	高阻态	高阻态

7.1.1 发送模式

将DE连接到逻辑高电平， $\overline{RE}$ 连接到逻辑高电平，将CYI14781设置为数据传输模式。在此模式下，驱动器启用，接收器禁用。驱动器通过DI传输数据，并在总线输出A和B输出RS-485/RS-422兼容信号。当DI处于逻辑低电平时，总线引脚A从负载接收电流，总线引脚B向负载提供电流；当DI处于逻辑高时，总线引脚A向负载提供电流，总线引脚B从负载灌入电流。驱动器可以实现高达2 Mbps的数据传输速率。

7.1.2 接收模式

连接DE到逻辑低和 $\overline{RE}$ 到逻辑低设置CYI14781到数据接收模式。在这种模式下，驱动器被禁用，接收器被启用。无论在DI的逻辑状态，驱动器被禁用，驱动器输出处于高阻抗状态，这允许引脚A和B从总线驱动。当总线引脚A和B被差分驱动使得 $V_A - V_B \geq +0.2V$ 时，接收器输出RO输出逻辑高；当总线引脚A和B被差分驱动使得 $V_A - V_B \leq -0.2V$ 时，接收器输出RO输出逻辑低。

该CYI14781提供了一个内部偏置的接收器输入阈值 $\sim 100\text{ mV}$ ，使接收器输出保持在逻辑高下开放总线（A和B都是左开放），总线短（A和B都短接在一起）的条件。

7.1.3 半双工/双工模式

将DE连接到逻辑高电平，将RE连接到逻辑低电平，将CYI14781设置为半双工/双工模式。在此模式下，驱动器和接收器均启用。CYI14781内部连接为半双工配置，因此非反相驱动器输出连接到非反相接收器输入反相驱动器输出连接到反相接收器输入。DI输入处的逻辑高电平在RO输出处给出逻辑高电平，反之亦然。

7.1.4 关断模式

将DE连接至逻辑低电平，R—连接至逻辑高电平，可将CYI14781设置为关断模式。在此模式下，驱动器和接收器均被禁用。驱动器输出变为高阻态，由于CYI14781内部采用半双工配置，引脚A和B通过内部接收器输入电阻电阻性连接至地，接收器输出也变为高阻态。该模式下，CYI14781的电源电流最低，小于1 μA 。

7.2 集成保护功能

7.2.1 总线故障保护

CYI14781的总线引脚具备 $\pm 70V$ 故障保护能力。总线引脚A和B可耐受 $-70V$ 至 $+70V$ 的外部故障电压短路，且器件不会受损。一旦故障电压消失，数据传输将恢复。

7.2.2 驱动器输出保护

CYI14781通过限制输出源电流或灌电流，保护驱动器输出级免受正电压或负电压短路的影响。片内热关断电路可进一步保护器件，当CYI14781的结温超过热关断阈值时，将禁用驱动器。

7.2.3 驱动器压摆率控制

CYI14781的驱动器总线输出具备压摆率限制功能，可最小化电磁干扰（EMI）并减少因电缆端接不当导致的反射。为降低反射，总线线路应在电缆两端端接，且端接电阻需与电缆特性阻抗匹配，同时主总线的支

线长度应尽可能短。内部压摆率控制的总线输出具有较长的上升和下降时间，有助于降低高频谐波幅度，显著减少 EMI 和反射。

7.2.4 接收器失效保护

CYI14781为接收器输入阈值提供约-100mV的内部偏置和约30mV的输入阈值迟滞，确保在总线开路（A、B均悬空）、总线短路（A、B短接）和总线空闲状态下，接收器输出保持逻辑高电平。这种失效保护功能可在总线无有效信号时提供已知的接收器输出状态，并防止接收器传递总线输入噪声。

7.2.5 DI、DE 和 $\overline{RE}$ 输入引脚的内部偏置

输入引脚DI内部上拉至 V_{CC} ，因此当DI悬空时，驱动器输出处于已知状态；当CYI14781处于触发模式时，接收器输出变为逻辑高电平（失效保护状态）。输入引脚DE内部下拉至地，因此当DE悬空时，驱动器禁用，CYI14781的功耗降至最低。输入引脚 $\overline{RE}$ 内部上拉至 V_{CC} ，因此当 $\overline{RE}$ 悬空时，接收器禁用，功耗也降至最低。

7.2.6 VCC 电源引脚的欠压检测

CYI14781集成了 V_{CC} 引脚的欠压检测功能。 V_{CC} 引脚为器件供电，若其电压低于欠压阈值，无论DE/ $\overline{RE}$ 引脚的逻辑状态如何，驱动器和接收器均会被禁用，器件进入关断模式，直至 V_{CC} 恢复。

7.2.7 扩展的接收器输入共模范围

CYI14781的差分接收器具有-40V至+40V的扩展输入共模范围，超过ANSI TIA/EIA485-A标准规定的-7V至+12V。这使其在整个共模范围内均可实现高达2Mbps的无差错数据传输。

7.2.8 静电放电（ESD）保护

CYI14781的总线A和B引脚均集成了 $\pm 30\text{kV}$ 人体模型（HBM）的高ESD保护能力。此外，两总线引脚均通过 $\pm 8\text{kV}$ IEC接触放电和 $\pm 15\text{kV}$ IEC空气间隙放电测试。所有引脚至少可耐受 $\pm 1.5\text{kV}$ 带电器件模型（CDM）冲击，并通过 $\pm 400\text{mA}$ 门锁（LU）测试。

8. 规格

8.1 绝对最大额定值

符号	参数	条件	最小值	典型值	最大值	单位
绝对最大额定值						
V_{CC}	工作电压		-0.5		7	V
A, B	总线引脚（A, B引脚）电压		-70		70	V
	逻辑引脚输入电压		-0.3		$V_{CC}+0.5$	V
	经过 100Ω 的瞬态过压脉冲（符合TIA-485）		-70		70	V
T_J	最大结温				150	°C
T_{stg}	存储温度		-55		150	°C
符号	参数	条件	最小值	典型值	最大值	单位
ESD 额定值						
V_{ESD}	ESD电压	IEC61000-4-2 接触放电（总线引脚）		± 8		kV

		IEC61000-4-2 气隙放电(总线引脚)		±15		kV
		HBM (总线引脚)		±30		kV
		HBM (其他引脚)		±3		kV
		CDM (所有引脚)		±1.5		kV
LU	闩锁效应 (latch-up)	所有引脚进行闩锁测试时的电流		±400		mA

8.2 电特性

$V_{CC} = 3.15V$ 至 $5.5V$, $T_A = -40^{\circ}C$ 至 $+125^{\circ}C$ 。除非另有规定, 典型值 $T_A = 25^{\circ}C$ 。

电性能参数						
符号	参数	条件	最小值	典型值	最大值	单位
推荐工作条件						
V_{CC}	工作电压		3.15	5	5.5	V
V_r	任何总线端的输入电压		-40		40	V
V_{IH}	输入高电压		2		V_{CC}	V
V_{IL}	输入低电压		0		0.8	V
V_{ID}	差分输入电压		-7		12	V
I_o	驱动器输出电流		-60		60	mA
	接收器输出电流		-8		8	mA
R_L	差分负载阻抗		54	60		Ω
C_L	差分负载电容			50		pF
$1/t_{UI}$	通信速率				2	Mbps
T_A	工作环境温度		-40		125	$^{\circ}C$
T_{SHDN}	热关断阈值			160		$^{\circ}C$
$T_{SHDN-HYS}$	热关断迟滞			15		$^{\circ}C$
静态参数						
符号	参数	条件	最小值	典型值	最大值	单位
$ V_{OD} $	差分驱动器输出电压					
	$R_L = 60\Omega$, $3.3V \leq V_{CC} \leq 5.5V$, 每个输出端经 375Ω 接至 $-7V$ 至 $+12V$	见图5	1.5	2.1		V
	$R_L = 54\Omega$, $4.5V \leq V_{OC} \leq 5.5V$	见图4	1.5	2		V
	$R_L = 54\Omega$, $3.15V \leq V_{CC} \leq 3.45V$	见图4	0.8	1		V
	$R_L = 100\Omega$, $4.5V \leq V_{CC} \leq 5.5V$	见图4	2	2.5		V
$\Delta V_{OD} $	驱动器差分输出电压的幅度变化	$R = 54\Omega$	-50		50	mV
$V_{OC(SS)}$	稳态共模输出电压	见图6	1	$V_{OC}/2$	3	V
ΔV_{OC}	差分驱动器输出共模电压的变化	见图6	-50		50	mV
$V_{OC(PP)}$	驱动器共模输出电压峰峰值	两个 27Ω 负载电阻的中心点, 见图6		500		mV
C_{OD}	差分输出电容			25		pF
V_{IT+}	接收器正向差分输入电压阈值			-100	-35	mV
V_{IT-}	接收器负向差分输入电压阈值		-200	-150		mV
V_{HYS}	接收器差分输入电压阈值迟滞 ($V_{IT+} - V_{IT-}$)			50		mV
V_{OH}	接收器高电平输出电压	$I_{OH} = -8mA$	2.4	$V_{CC} - 0.1$		V

V_{OL}	接收器低电平输出电压	$I_{OL}=8mA$		0.1	0.4	V
$I_{I(Logic)}$	驱动器输入、驱动器使能和接收器使能输入电流			30	50	uA
I_{OZ}	接收器输出高阻状态电流	$V_o=0V$ 或 V_{cc} , $\overline{RE}$ 接 V_{cc}	-1		1	uA
I_{OS}	驱动器短路输出电流		-250		250	mA
$I_{I(BUS)}$	总线输入电流（驱动器禁用）					
	$V_{cc}=3.15V$ 至 $5.5V$ 或 $V_{cc}=0V$;DE为 $0V$	$I_1=12V$		75	100	uA
		$V_1=-7V$	-60	-40		uA
V_{CM}	接收器共模电压范围	DE= GND, RE= GND, 空载	-40		40	V
I_{cc}	供电电流(静态)					
	驱动器和接收器均使能	DE= V_{cc} , $\overline{RE}$ = GND, 空载		4	5	mA
	驱动器使能, 接收器禁用	DE= V_{oc} , $\overline{RE}$ = V_{cc} , 空载		3	5	mA
	驱动器禁用, 接收器使能	DE=GND, $\overline{RE}$ =GND, 空载		2	4	mA
	驱动器和接收器均禁用（关断模式）	DE=GND, DI开路, $\overline{RE}$ = V_{cc} , 空载		0.1	1	uA
开关特性						
符号	参数	条件	最小值	典型值	最大值	单位
驱动器						
t_r, t_f	驱动器差分输出上升或下降时间	$R_L=54\Omega, C=50pF$, 见图4		100	200	ns
t_{DPLH}, t_{DPHL}	驱动器输入到输出延迟	$R_L=54\Omega, C=50pF$, 见图4		90	200	ns
$t_{SK(P)}$	驱动器输出脉冲偏斜, $ t_{DPLH}-t_{DPHL} $	$R_L=54\Omega, C=50pF$, 见图4		5	20	ns
t_{PHz}, t_{PLz}	驱动器禁用时间	驱动器使能, 见图7		50	200	ns
		驱动器禁用, 见图7		40	200	ns
t_{PZH}, t_{PzL}	驱动器使能时间	驱动器使能, 见图7		80	300	ns
		驱动器禁用, 见图7		15	30	us
接收器						
t_r, t_f	接收器差分输出上升或下降时间	$C_L=50pF$, 见图8		30	60	ns
t_{DPLH}, t_{DPHL}	接收器输入到输出延迟	$C_L=50pF$, 见图8		150	250	ns
$t_{SK(P)}$	接收器输出脉冲偏斜, $ t_{DPLH}-t_{DPHL} $	$C_L=50pF$, 见图8		15	50	ns
t_{PHz}, t_{PLz}	接收器禁用时间	接收器使能, 见图9		15	100	ns
		接收器禁用, 见图10		30	100	ns
t_{PZH}, t_{PzL}	接收器使能时间	接收器使能, 见图9		50	100	ns
		接收器禁用, 见图10		15	30	us

8.3 测试设置和时序图

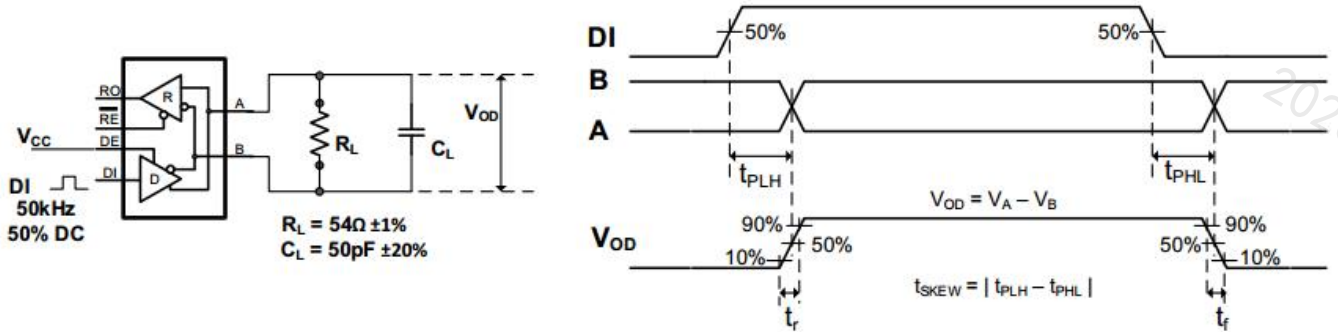


图 4 驱动器差分输出设置和时序图

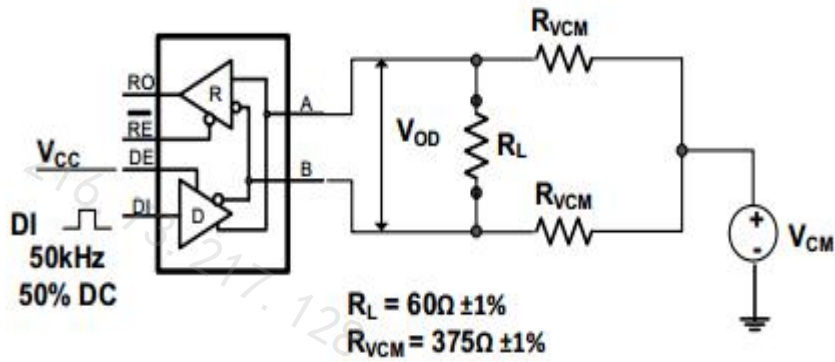


图 5 共模负载设置下的驱动器差分输出

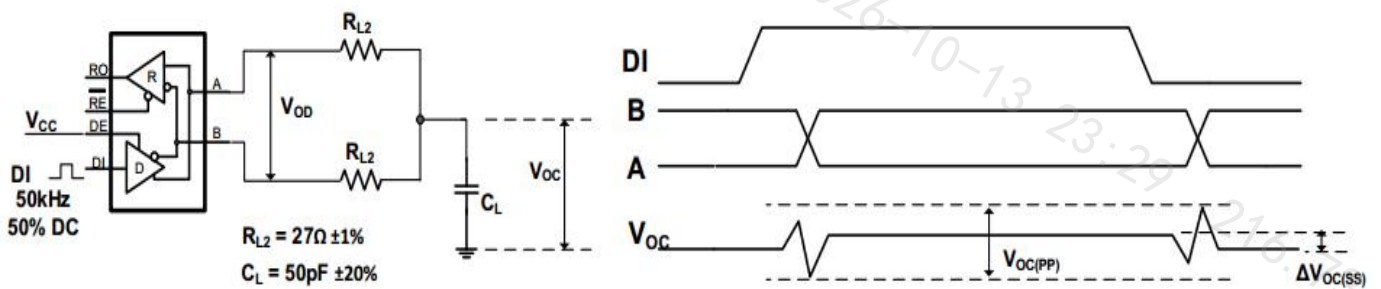
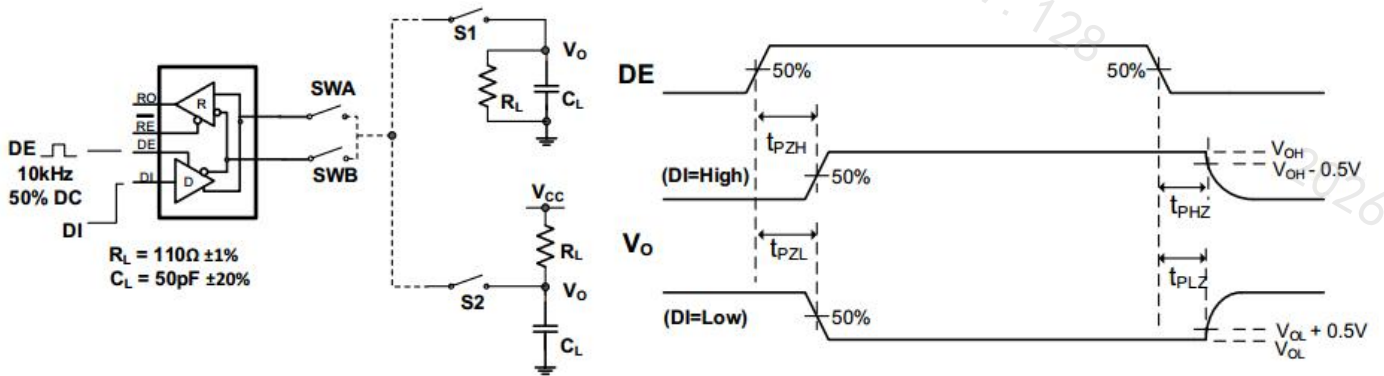


图 6 具有 RS-485 负载设置的驱动器差分共模输出和时序图



发送器	DE	DI	SWA	SWB	S1	S2	时序
使能	L→H	高	闭合	断开	闭合	断开	tpZH_A
		低	闭合	断开	断开	闭合	tpZL_A
		高	断开	闭合	断开	闭合	tpZL_B
		低	断开	闭合	闭合	断开	tpZH_B
禁用	H→L	高	闭合	断开	闭合	断开	tpZH_A
		低	闭合	断开	断开	闭合	tpZL_A
		高	断开	闭合	断开	闭合	tpLZ_B
		低	断开	闭合	闭合	断开	tpZH_B

图 7 驱动器使能和禁用设置和时序图

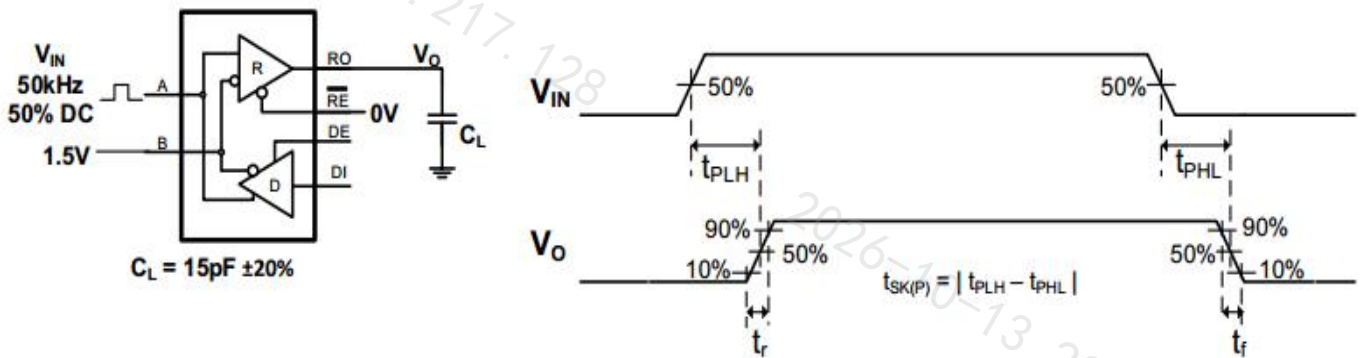
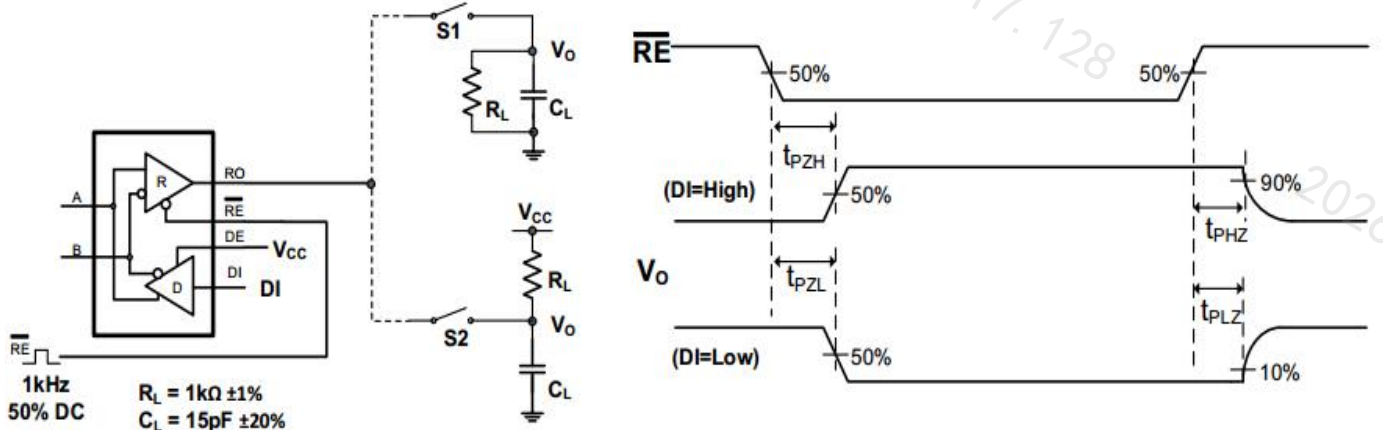
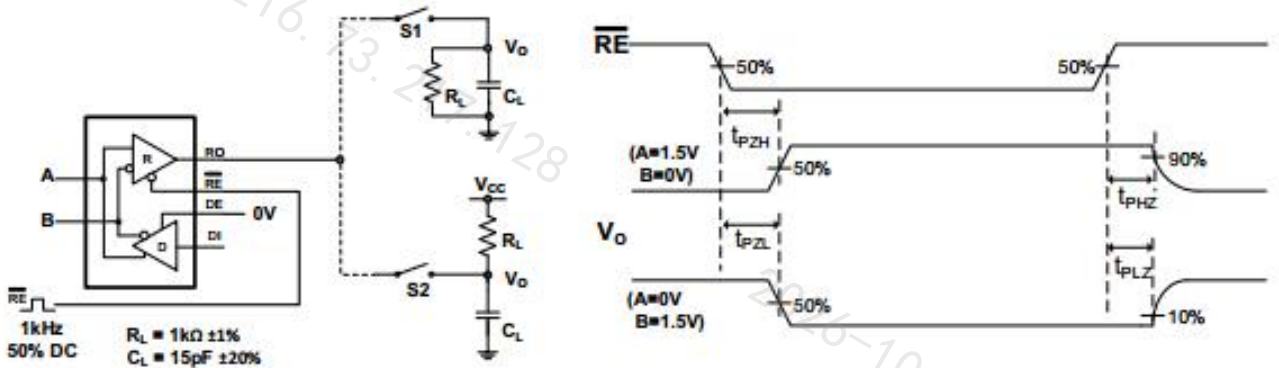


图 8 接收器输出设置和时序图



接收器	RE	DI	S1	S2	Timing
使能	H→L	高	闭合	断开	t_{PZH}
		低	断开	闭合	t_{PZL}
禁用	L→H	高	闭合	断开	t_{PHZ}
		低	断开	闭合	t_{PLZ}

图9 接收器输出设置和时序图



接收器	RE	A	B	S1	S2	Timing
使能	H→L	1.5V	0V	闭合	断开	t_{PZH}
		0V	1.5V	断开	闭合	t_{PZL}
禁用	L→H	1.5V	0V	闭合	断开	t_{PHZ}
		0V	1.5V	断开	闭合	t_{PLZ}

图10 接收器使能和禁用（驱动器禁用）设置和时序图

8. 典型工作特性

$V_{CC}=5.0V$, $R_L=54\text{ mA}$, $C_L=50pF$, $T_A=25^\circ C$, 除非另有规定。



图 11 驱动器模式的 200Kbps 波形 ($\overline{RE} = V_{CC}$, $DE=V_{CC}$)

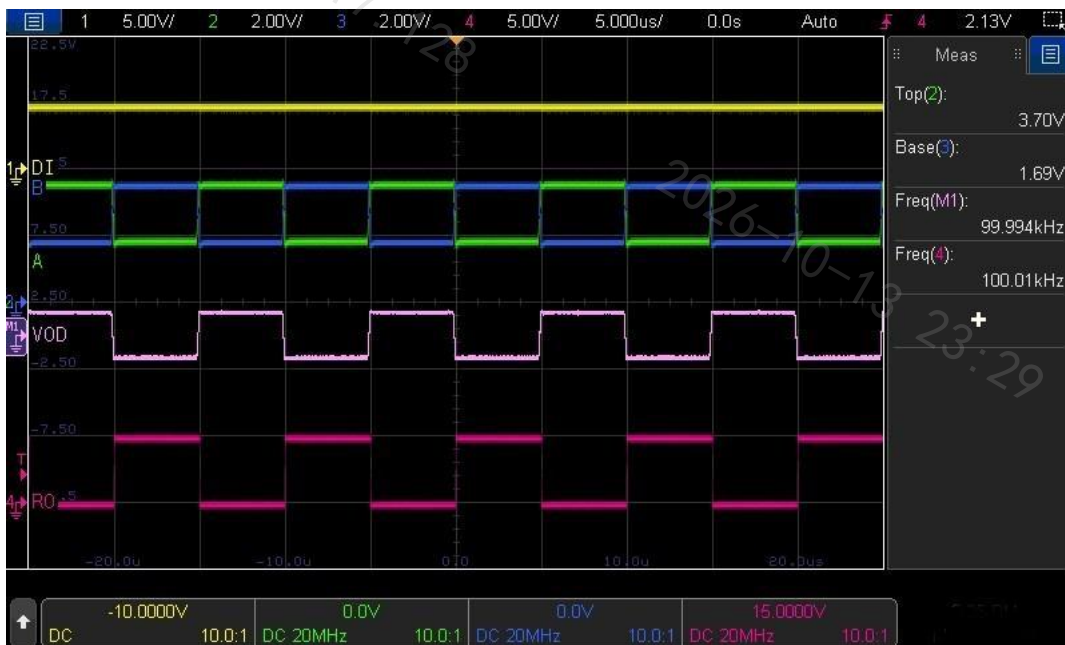


图 12 接收器模式的 200Kbps 波形 ($\overline{RE} = GND$, $DE=GND$)



图 13 驱动模式的 2Mbps 波形 ($\overline{RE}=V_{cc}$, $DE=V_{cc}$)



图 14 接收器模式的 2Mbps 波形 ($\overline{RE}=GND$, $DE=GND$)

9. 封装信息

封装外形 SOP8 (150 mil)

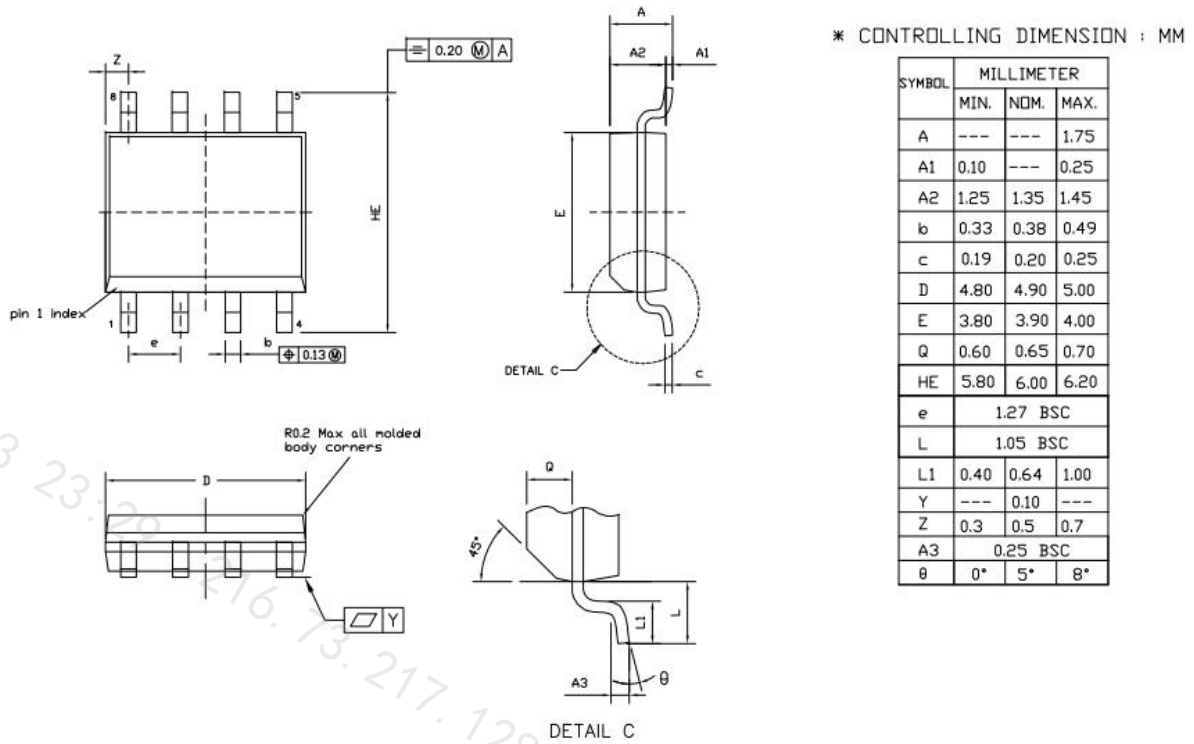


图 14 封装外形图

10. 订购信息

物料编号	温度范围	等级类型	封装
CYI14781S8I	-40℃ - 85℃	工业级	SOP8

11. 说明

如欲了解更多的产品及公司信息，请联系公司办公室人员或登录公司网站；

联系电话：021-33885531；

网址：<https://mall.ichelps.com/>

12. 本文档中的信息如有变更，恕不另行通知



请使用微信扫码进入
芯片助手ICHELPS小程序

查资料 查替代 查库存 查价格

招募中国区各省代理，联系电话：021-33885531