

文档版本	修订日期	内容描述
1.0	2026-1-23	初版
1.1	2026-6-10	增加半双工描述

CYI14785

高速 42Mbps/±15V 故障保护
支持极性反转的3.3V/5V 半双工RS-485/RS-422收发器

1. 产品特点

- 符合ANSI TIA/EIA-485-A协议标准
- 极性反转功能（POL引脚）支持通过软件修正总线接反问题
- 总线故障耐压保护达到±15V
- 工作电压3.0V~5.5V
- 总线引脚耐受±15kV HBM ESD
- 总线引脚耐受±8kV IEC空气放电
- 所有引脚通过±4KV HBM、1.5KV CDM静电测试和300mA门锁测试
- 对称式的收发器传播延迟设计提升了时序余量与信号对称性
- 接收器共模输入电压范围扩展至±15V@VCC=3.3V，±25V@VCC=5V
- 1/8单位负载，单网络最多可支持256个节点
- 接收器开路、短路和空闲总线失效防护（Fail-Safe）
- 热插拔功能可避免电源启动或热插入过程中产生误触发
- 通信模式：半双工
- 数据传输速率42Mbps
- 多重保护：热关断、欠压锁定、短路限流
- 标准的8引脚SOP封装

2. 应用

- 功耗RS-485/RS-422收发器
- 电压电平转换器
- 编码器接口、背板总线、现场总线网络
- 暖通空调网络、安防电子设备、楼宇自动化
- 工业控制与工业网络
- 通信设备与运动控制
- 消费电子应用
- 储能系统
- 机器人应用

3. 芯片概述

CYI14785是一款符合ANSI TIA/EIA485-A标准的故障保护型带极性反转的RS-485/RS-422低功耗收发器，可在3.3V或5V电源电压下工作，具有±15kVHBM的ESD防护性能，数据速率最高42Mbps。其内部集成一路发送器和一路接收器，构成半双工通信的总线接口。

CYI14785的发送器具备故障保护功能，可承受±15V的瞬态故障电压。接收器输入端采用失效保护设计（Fail-Safe），当输入短路或开路时能确保输出稳定的逻辑高电平，且接收端具有±25V的宽共模电压范围，适用于长电缆和多节点的应用场景。单个接收器最多可支持256个网络节点。此外，该收发器具备极性选择输入功能（POL引脚），可对调A/B数据线极性，通过软件控制POL引脚电平修正现场电缆反接问题。

该收发器集成了多重保护功能，包括热插拔的控制电路、热关断保护、电流限制、 $\pm 15\text{V}$ 的总线瞬态故障保护以及接收器失效安全保护 (Fail-Safe)。其在总线引脚上提供稳健的 $\pm 15\text{kV}$ HBM ESD防护和 $\pm 8\text{kV}$ IEC 空气间隙放电防护。此外，所有引脚均可承受 $\pm 4\text{kV}$ HBM、 $\pm 1.5\text{kV}$ CDM 以及 $\pm 300\text{mA}$ 的闩锁测试。

4. 典型工作电路

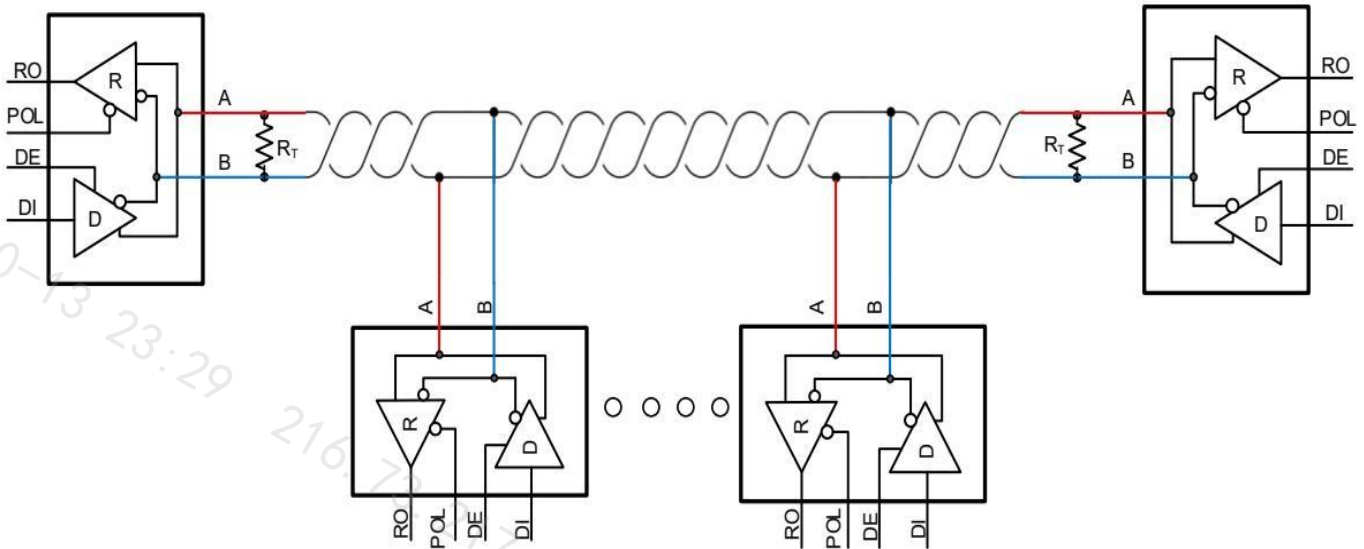


图1 典型 RS-485 网络操作电路

5. 典型应用电路

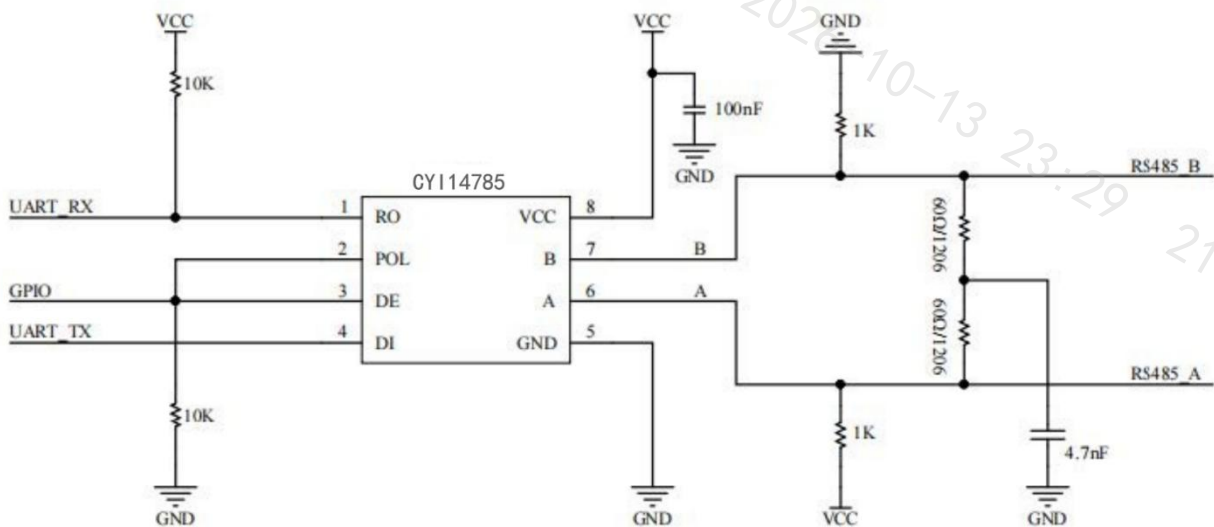


图2 CY114785 典型应用电路图

6. 引脚配置与功能

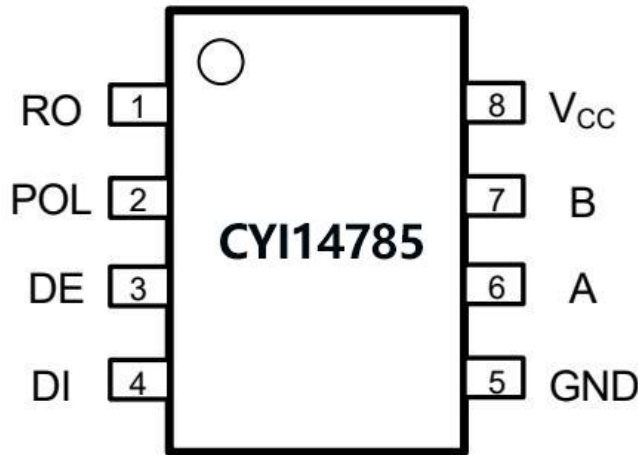


图 3 SOP 8 封装顶视图

表 1. 引脚功能

引脚编号	引脚名称	引脚类型	描述
1	RO	数字输出	接收器数据输出引脚, 详细信息见真值表
2	POL	数字输入	极性反转选择输入引脚。POL引脚为逻辑低电平时, A/B/RO按正常工作; POL引脚为逻辑高电平时, A/B/RO按反转模式工作。详细信息请参阅真值表
3	DE	数字输入	发送器使能引脚。当DE拉高时, 发送器输出引脚A/B使能, 当DE拉低时, A/B为高阻。接收器一直保持使能
4	DI	数字输入	发送器数据输入引脚, 详细信息见真值表
5	GND	地	芯片地引脚
6	A	模拟输入/输出	发送器同相输出和接收器同相输入引脚
7	B	模拟输入/输出	发送器反相输出和接收器反相输入引脚
8	V _{CC}	电源	芯片供电引脚, 接3.0V至5.5V电源, 需靠近引脚放置100nF对地电容

7. 功能描述

CYI14785是一款具备独立发送器使能引脚和一个极性反转引脚的RS-485/RS-422半双工收发器。该器件集成热插拔功能, 可消除电源启动或热插入过程中在总线上产生的误触发。此外, 其数字引脚与总线引脚均配备增强型电磁兼容性和静电放电保护, 提供±15V的总线瞬态故障电压保护, 接收器输入共模电压范围达±25V, 并结合失效安全机制, 为应用提供充分的灵活性。该接收器额定负载为1/8单位负载, 支持总线挂接最多256个收发器, 数据传输速率最高可达42Mbps。

7.1 操作模式

CYI14785的工作模式真值表如下表

表 2. 芯片工作模式

工作模式	收发器状态		数字输入引脚			总线引脚		数字输入引脚
	发送器	接收器	DE	POL	DI	A	B	RO
正常收发器模式	使能	使能	高	低	低	低	高	低
					高	高	低	高
极性反转收发器模式	使能		高	高	低	高	低	低
					高	低	高	高
正常接收模式	禁用		低	低	X (任意)	$(V_A - V_B) \leq -200\text{mV}$		低
						$(V_A - V_B) \geq -50\text{mV}$		高
极性反转接收模式	禁用		低	高	X (任意)	$(V_A - V_B) \leq 50\text{mV}$		高
						$(V_A - V_B) \geq 200\text{mV}$		低
正常模式 (Fail-safe)	禁用		低	低	X (任意)	开路	开路	高
						A和B短路		高
极性反转 (Fail-safe)	禁用		低	高	X (任意)	开路	开路	低
						A和B短路		低

7.1.1 正常收发器模式

将DE接逻辑高电平且POL接逻辑低电平时，CYI14785设置为正常数据收发模式。此模式下发送器使能，而接收器始终保持使能状态。发送器通过DI引脚接收数据，并在总线输出端A与B产生符合RS-485/RS-422标准的差分信号。当DI为逻辑低电平时，总线引脚A从负载吸收电流，引脚B向负载输出电流，同时RO输出逻辑低电平；当DI为逻辑高电平时，总线引脚A向负载输出电流，引脚B从负载吸收电流，同时RO输出逻辑高电平。该收发器可实现42Mbps的数据传输速率。

7.1.2 极性反转收发器模式

将DE与POL引脚均接逻辑高电平时，CYI14785设置为极性反转数据收发模式。此模式下发送器使能，接收器始终保持使能，但A与B信号极性被反转。发送器通过DI引脚输入数据，并在总线输出端A与B产生符合RS-485/RS-422标准的差分信号。当DI为逻辑低电平时，总线引脚A向负载输出电流，引脚B从负载吸收电流，同时RO输出逻辑低电平；当DI为逻辑高电平时，总线引脚A从负载吸收电流，引脚B向负载输出电流，同时RO输出逻辑高电平。该收发器可实现42Mbps的数据传输速率。

7.1.3 正常接收模式与失效防护机制 (Fail-safe)

将DE与POL引脚均接逻辑低电平时，CYI14785设置为正常数据接收模式。此模式下发送器禁用，接收器始终保持使能。无论DI引脚处于何种逻辑状态，发送器均处于禁用状态且其输出RO呈现高阻态，允许总线信号驱动A、B引脚。当总线引脚A与B的差分电压 $V_A - V_B \geq -50\text{mV}$ 时，接收器输出RO呈现逻辑高电平；当差分电压 $V_A - V_B \leq -200\text{mV}$ 时，RO输出逻辑低电平。该接收器可实现42Mbps的数据传输速率。

CYI14785内部预设接收器输入阈值电压约为+100mV，确保在总线开路（A/B引脚均悬空）或总线短路（A/B引脚短接）条件下，接收器输出始终保持逻辑低电平（Fail-safe）。

7.1.4 极性反转接收模式和安全防护机制 (Fail-safe)

将DE接逻辑低电平且POL接逻辑高电平时，CY114785设置为极性反转数据接收模式。此模式下发送器禁用接收器始终保持使能。无论DI引脚处于何种逻辑状态，发送器均处于禁用状态且其输出R0呈现高阻抗，允许总线信号驱动A、B引脚。当总线引脚A与B的差分电压 $V_A - V_B \leq +50\text{mV}$ 时，接收器输出R0呈现逻辑高电平；当差分电压 $V_A - V_B \geq +200\text{mV}$ 时，R0输出逻辑低电平。该接收器可实现42Mbps的数据传输速率。

CY114785内部预设接收器输入阈值电压约为+100mV，确保在总线开路（A/B引脚均悬空）或总线短路（A/B引脚短接）条件下，接收器输出始终保持逻辑低电平（Fail-safe）。

7.1.5 半双工/回环模式

将DE引脚置为高电平且POL引脚置为低电平时，CY114785进入半双工/回环模式。此模式下发送器和接收器同时使能。器件内部采用半双工配置：发送器同相输出端连接至接收器同相输入端，发送器反相输出端连接至接收器反相输入端。DI输入高电平时R0输出高电平，DI输入低电平时R0输出低电平。

7.2 集成保护功能

7.2.1 总线故障保护

CY114785的总线引脚具备 $\pm 15\text{V}$ 瞬态故障保护功能。总线引脚A和B可通过 $100\ \Omega$ 电阻（符合TIA-485标准）耐受 -15V 至 $+15\text{V}$ 的瞬态故障电压外部短路，且不会损坏器件。当瞬态故障电压消失后，数据传输即恢复正常。

7.2.2 发送器输出保护

CY114785通过限制发送器的拉/灌电流，实现对正负电压短路故障的保护。芯片内置的热关断电路在结温超过设定阈值时会立即禁用发送器，从而提供进一步保护。一旦结温降至带迟滞特性的热关断阈值电压以下，驱动器立即恢复正常工作。

7.2.3 接收器失效防护 (Fail-Safe)

在正常接收模式下，CY114785内部提供约 -100mV 的接收器输入阈值偏置，从而确保在总线开路（A、B引脚均悬空）、总线短路（A、B引脚短接）和总线空闲条件下，接收器输出R0始终保持高电平。

在极性反转接收模式下，CY114785内部提供约 $+100\text{mV}$ 的接收器输入阈值偏置，从而确保在总线开路（A、B引脚均悬空）、总线短路（A、B引脚短接）和总线空闲条件下，接收器输出始终保持高电平。

该失效防护功能可在总线无有效信号时确保接收器输出确定状态，并能阻止接收器传递总线的输入噪声。

7.2.4 DE输入引脚的热插拔防护

CY114785的发送器使能引脚DE具备热插拔耐受能力。当电路板插入带电背板时，来自控制器的未定义辑电平或寄生耦合电容可能导致发送器或接收器误触发。CY114785集成的热插拔DE输入功能可有效规避此类潜在问题。在VCC电源上升期间，内部下拉电路（可汲取约 $500\mu\text{A}$ 电流）将DE维持在低电平，此状态持续约 $10\mu\text{s}$ 。在此期间，发送器与接收器均保持禁用状态。完成初始上电顺序后，热插拔电路转为透明状态，DE恢复为标准高阻抗CMOS输入，此时可由控制器等外部信号源设置其相应逻辑电平。

7.2.5 欠压保护

CY114785的VCC引脚设有欠压检测电路。VCC为芯片主供电引脚，当VCC电压跌落至其欠压阈值以下时，无论DE和POL引脚处于各种状态，发送器和接收器都会被关闭，芯片强制进入关断模式，直至VCC恢复到正常值。

7.2.6 接收器扩展共模电压输入

CY114785配备高性能差分接收器，其共模输入范围在3.3V供电时可扩展至-15V至+15V，在5V供电时可扩展至-25V至+25V，远超ANSI TIA/EIA485-A规定的-7V至+12V，可在整个共模范围内实现42Mbps的无误码数据传输。

7.2.7 ESD 防护

CY114785在A与B引脚均集成±15 kV HBM ESD防护，总线引脚A和B还通过±8kV IEC空气放电测试。此外，器件的所有引脚都可以承受±4kV HBM和±1.5 kV CDM静电冲击，并通过±300 mA 门锁测试。

8. 规格

8.1 最大额定值

符号	参数	条件	最小值	典型值	最大值	单位
绝对最大额定值						
V_{CC}	工作电压		-0.3		6	V
A, B	总线引脚 (A, B引脚) 电压		-9		13	V
	逻辑引脚输入电压		-0.3		$V_{CC}+0.3$	V
	经过100Ω的瞬态过压脉冲 (符合TIA-485)		-15		15	V
T_J	最大结温				150	°C
T_{stg}	存储温度		-55		150	°C
T_{SD}	热关断电压			160		°C
	热关断迟滞			15		°C
ESD 额定值						
V_{ESD}	ESD: JEDEC/IEC	HBM, 总线引脚 (ANSI/ESDA/JEDEC JS-001)		±15		kV
		HBM, 其他引脚 (ANSI/ESDA/JEDEC JS-001)		±4		kV
		气隙放电 (IEC 61000-4-2)		±8		kV

8.2 电特性

电性能参数						
符号	参数	条件	最小值	典型值	最大值	单位
推荐工作条件						
V_{CC}	工作电压		3		5.5	V
V_{IH}	输入高电压		2		V_{CC}	V
V_{IL}	输入低电压		0		0.8	V
R_L	差分负载阻抗		54	60		Ω
C_L	差分负载电容			50		pF
$1/t_{UI}$	通信速率				42	Mbps

T_{SHDN}	热关断阈值	温度上升		160		°C
$T_{SHDN-HYS}$	热关断迟滞			15		°C

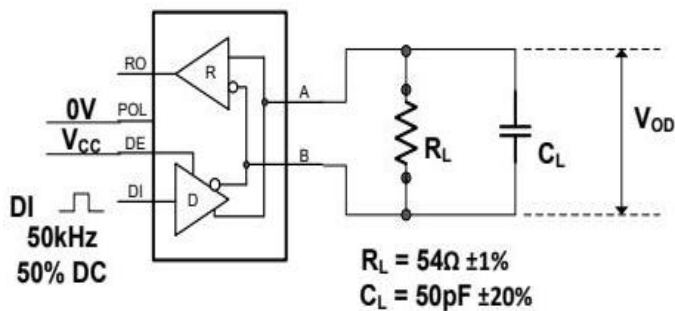
$V_{CC} = 3V \sim 3.6V$ 或 $4.5V \sim 5.5V$; $T_A = T_{MIN} \sim T_{MAX}$, 除非特别说明, 否则 $T_A = 25^\circ C$

静态参数						
符号	参数	条件	最小值	典型值	最大值	单位
供电电流						
I_{CC}	供电电流(静态)					
	发送器和接收器使能	$DE = V_{CC}$, $POL = GND$ 或 V_{CC} , 空载		5	10	mA
发送器						
$ V_{OD} $	差分发送器输出电压					
	$R_L = 60 \Omega$, $3.3V \leq V_{CC} \leq 5.5V$, 每个输出端接 375Ω	见图4	1.5			V
$ V_{OD} $	差分发送器输出电压	$R_L = 54 \Omega$, $V_{CC} = 3.3V$, 见图4	1.5			V
		$R_L = 100 \Omega$, $V_{CC} = 3.3V$, 见图4	2			V
$\Delta V_{OD} $	差分输出电压的幅度变化	$R_L = 54 \Omega$ 或 100Ω , 见图4	-200		200	mV
V_{OC}	发送器共模输出电压	$R_{L2} = 27 \Omega$ 或 50Ω , 见图6		$V_{CC}/2$	3	V
ΔV_{OC}	共模电压的幅度变化	$R_{L2} = 27 \Omega$ 或 50Ω , 见图6	-200		200	mV
V_{OH}	发送器单端输出高电平	A或B输出, $I_{A或B} = -20mA$	2.2			V
V_{OL}	发送器单端输出低电平	A或B输出, $I_{A或B} = +20mA$		0.9	1.2	V
C_{OD}	差分输出电容	$DE = V_{CC}$, $freq = 4MHz$		12		pF
$ O_{ST} $	发送器短路输出电流	$-7V \leq V_{OUT} \leq +10V$			250	mA
接收器						
I_A, I_B	输入电流, $V_{CC} = 0V$ 或 $5.5V$; $DE = 0V$	$V_I = 12V$		100	125	μA
		$V_I = -7V$	-73	-60		μA
C_A, C_B	差分输入电容	A和B之间, $DE = 0V$, $freq = 4MHz$		12		pF
V_{TH}	接收器差分阈值电压	$-15V \leq V_{CM} \leq +15V$, $V_{CC} = 3V \sim 3.6V$	-200	-105	-10	mV
		$-25V \leq V_{CM} \leq +25V$, $V_{CC} = 4.5V \sim 5.5V$	-200	-105	-10	mV
ΔV_{TH}	接收器输入迟滞	$V_{CM} = 0V$		10		mV
R_{IN}	接收器输入阻抗	$-25V \leq V_{CM} \leq +25V$	96			k Ω
逻辑输入输出						
V_{IH}	输入高电压	DE, DI, POL	2			V
V_{IL}	输入低电压	DE, DI, POL			0.8	V
V_{HYS}	输入迟滞	DE, DI, POL		50		mV
I_N	输入电流	DE, DI, POL			± 1	μA
R_{INF_T}	DE引脚首次切换时的输入阻抗		1		10	k Ω
V_{OHRO}	RO输入高电压	$POL = GND$, $I_{RO} = -2mA$, $(V_A - V_B) > 200mV$	$V_{CC} - 0.4$			V
V_{OLRO}	RO输出低电压	$POL = GND$, $I_{RO} = 2mA$, $(V_A - V_B) < -200mV$			0.4	V
I_{OSR}	接收器输出短路电流	$0V \leq V_{RO} \leq V_{CC}$			± 250	mA

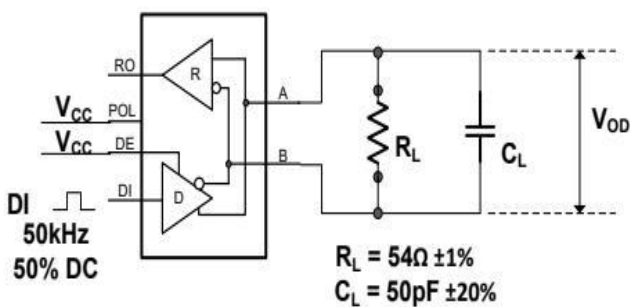
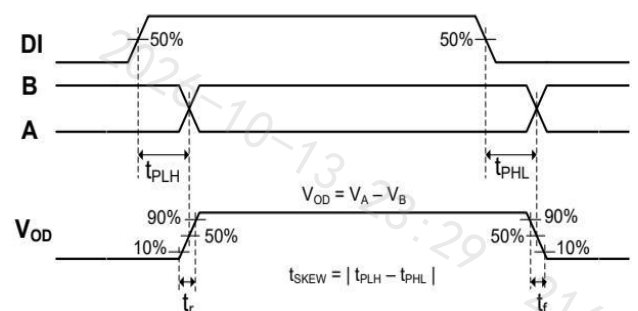
$V_{CC} = 3V \sim 3.6V$ 或 $4.5V \sim 5.5V$; $T_A = T_{MIN} \sim T_{MAX}$, 除非特别说明, 否则 $T_A = 25^\circ C$

开关特性						
符号	参数	条件	最小值	典型值	最大值	单位
发送器						
t_{DPLH}	发送器输入到输出延迟	$R_L = 54\Omega$, $C_L = 50pF$, 见图4		9	30	ns
t_{DPHL}	发送器输入到输出延迟	$R_L = 54\Omega$, $C_L = 50pF$, 见图4		9	30	ns
t_{HL} , t_{LH}	发送器差分输出上升或下降时间	$R_L = 54\Omega$, $C_L = 50pF$, 见图4		7	20	ns
t_{DSKEW}	发送器差分输出延迟差 $ t_{DPLH} - t_{DPHL} $	$R_L = 54\Omega$, $C_L = 50pF$, 见图4		1	5	ns
D_{MAX}	最大速率				42	Mbps
t_{DZH}	发送器使能到输出高电平时间	$REB = GND$, $R_L = 110\Omega$, $C_L = 50pF$, 见图7			50	ns
t_{DZL}	发送器使能到输出低电平时间	$REB = GND$, $R_L = 110\Omega$, $C_L = 50pF$, 见图7			50	ns
t_{DIZ}	发送器从输出低到关断时间	$REB = GND$, $R_L = 110\Omega$, $C_L = 50pF$, 见图7			50	ns
t_{DHZ}	发送器从输出高到关断时间	$REB = GND$, $R_L = 110\Omega$, $C_L = 50pF$, 见图7			50	ns
接收器						
t_{RPLH}	接收器输入输出延迟	$C_L = 15pF$, 见图8		30	60	ns
t_{RPHL}	接收器输入输出延迟	$C_L = 15pF$, 见图8		30	60	ns
t_{RSKEW}	接收器偏差	$C_L = 15pF$, 见图8		1	5	ns
DR_{MAX}	最大数据速率				42	Mbps

8.3 测试电路与时序图



(a) 极性反转引脚 POL=0V



(b) 极性反转引脚 POL=VCC

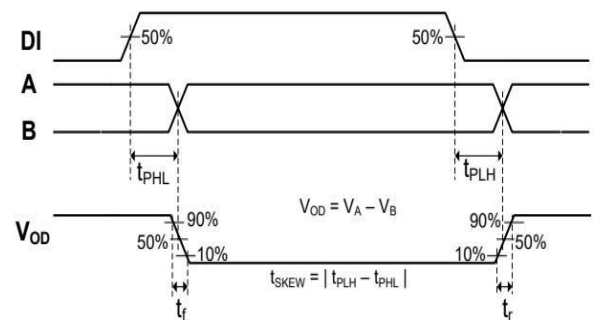


图4 发送器差分输出测试电路与时序图

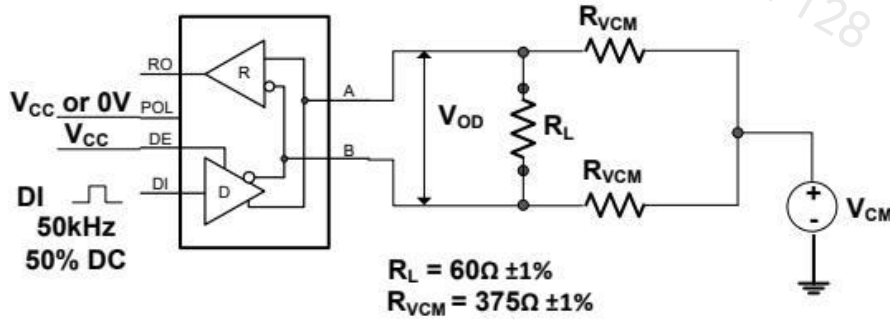
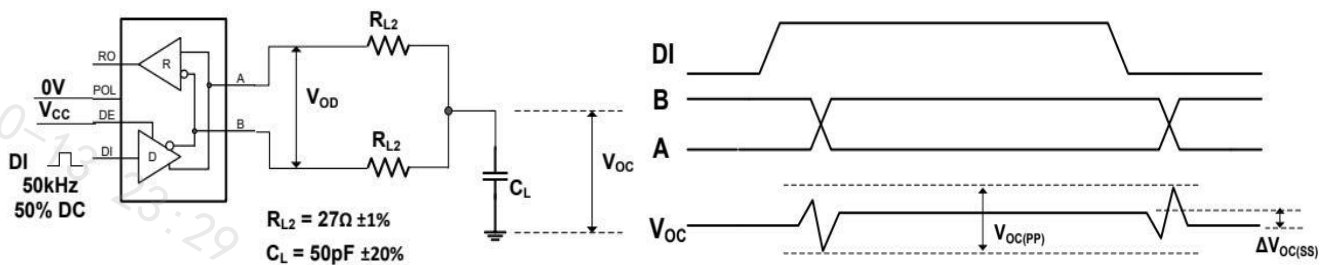
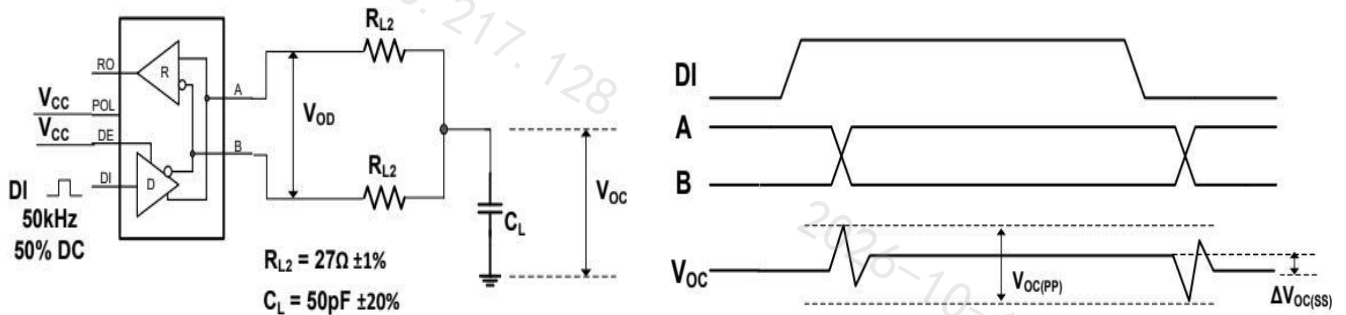


图 5 具有共模负载的发送器差分输出测试电路

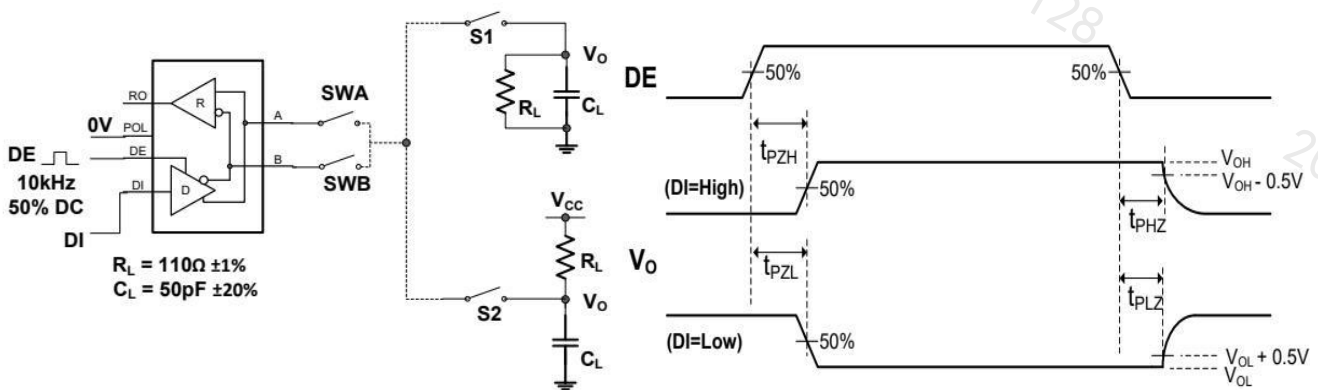


(a) 极性反转引脚 POL=0V



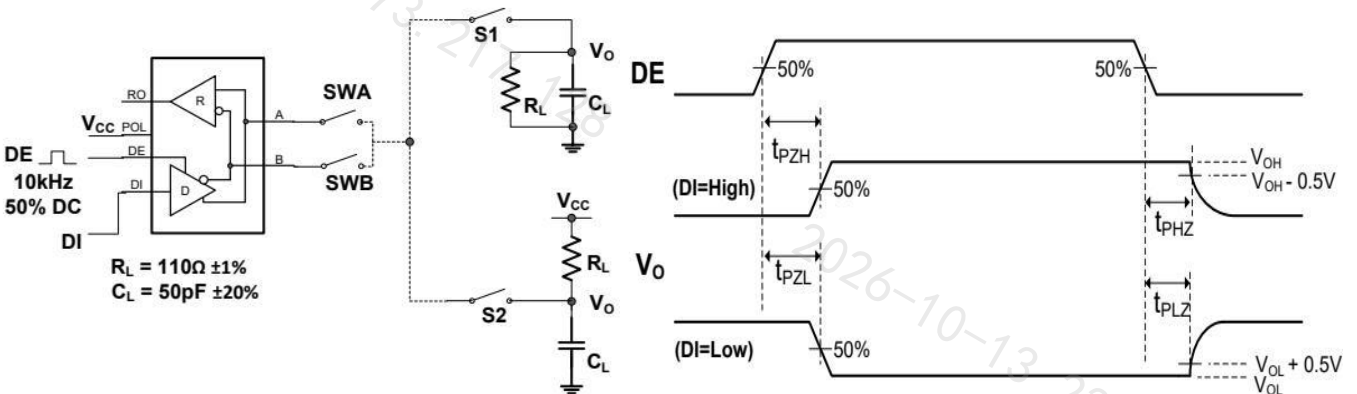
(b) 极性反转引脚POL=V_{CC}

图 6 具有RS-485负载的发送器差分 and 共模输出的测试电路和时序图



发送器	DE	DI	SWA	SWB	S1	S2	时序
使能	L→H	高	闭合	断开	闭合	断开	tpZH_A
		低	闭合	断开	断开	闭合	tpZL_A
		高	断开	闭合	断开	闭合	tpZL_B
		低	断开	闭合	闭合	断开	tpZH_B
禁用	L→H	高	闭合	断开	闭合	断开	tpZH_A
		低	闭合	断开	断开	闭合	tpZL_A
		高	断开	闭合	断开	闭合	tpPLZ_B
		低	断开	闭合	闭合	断开	tpZH_B

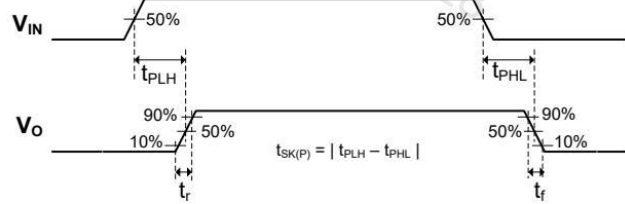
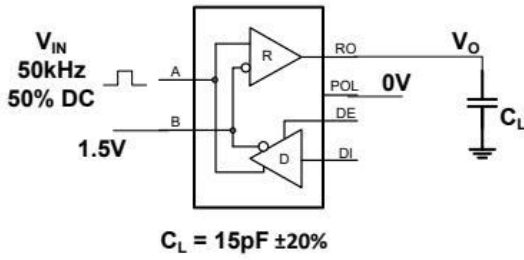
(a) 极性反转引脚 POL=0V



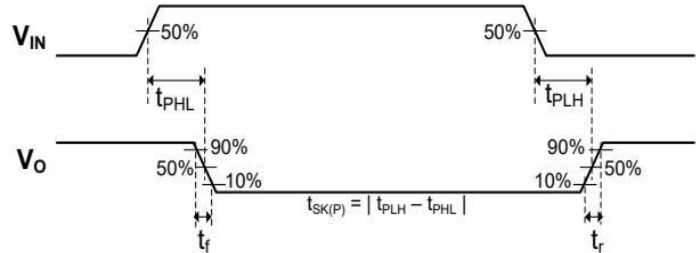
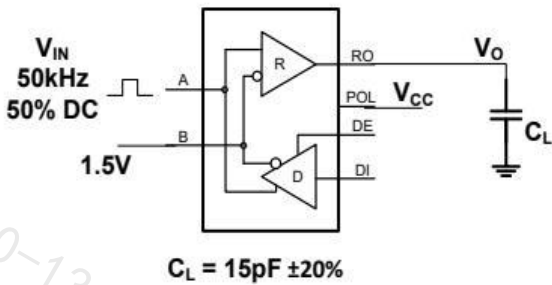
发送器	DE	DI	SWA	SWB	S1	S2	时序
使能	L→H	低	闭合	断开	闭合	断开	tpZH_A
		高	闭合	断开	断开	闭合	tpZL_A
		低	断开	闭合	断开	闭合	tpZL_B
		高	断开	闭合	闭合	断开	tpZH_B
禁用	H→L	低	闭合	断开	闭合	断开	tpPHZ_A
		高	闭合	断开	断开	闭合	tpHL_A
		低	断开	闭合	断开	闭合	tpZL_B
		高	断开	闭合	闭合	断开	tpHZ_B

(b) 极性反转引脚POL=VCC

图7 发送器启用和禁用测试电路与时序图



(a) 极性反转引脚 POL=0V

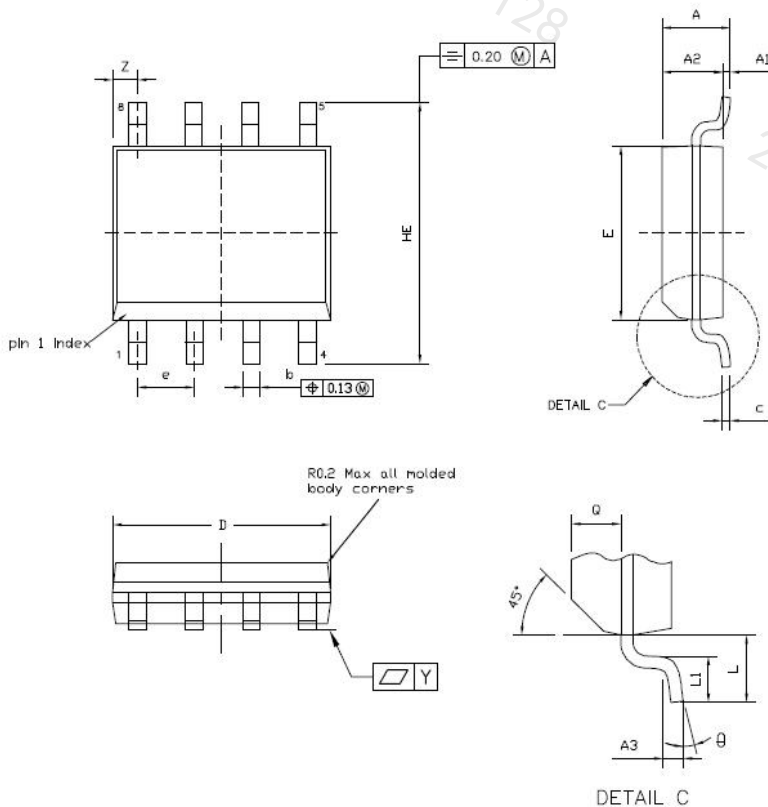


(b) 极性反转引脚POL=VCC

图8 接收器输出测试电路和时序图

9. 封装信息

封装外形图 SOP8 (150 mil)



* CONTROLLING DIMENSION : MM

SYMBOL	MILLIMETER		
	MIN.	NOM.	MAX.
A	---	---	1.75
A1	0.10	---	0.25
A2	1.25	1.35	1.45
b	0.33	0.38	0.49
c	0.19	0.20	0.25
D	4.80	4.90	5.00
E	3.80	3.90	4.00
Q	0.60	0.65	0.70
HE	5.80	6.00	6.20
e	1.27 BSC		
L	1.05 BSC		
L1	0.40	0.64	1.00
Y	---	0.10	---
Z	0.3	0.5	0.7
A3	0.25 BSC		
θ	0°	5°	8°

图9 封装外形图

10. 订购信息

物料编号	温度范围	等级类型	封装
CYI14785S8I	-40℃ - 85℃	工业级	SOP8

11. 说明

如欲了解更多的产品及公司信息，请联系公司办公室人员或登录公司网站：

联系电话：021-33885531；

网址：<https://mall.ichelps.com/>

12. 本文档中的信息如有变更，恕不另行通知



请使用微信扫码进入
芯片助手ICHELPS小程序

查资料 查替代 查库存 查价格

招募中国区各省代理，联系电话：021-33885531