

文档版本	修订日期	内容描述
1.0	2026-7-10	初版
1.1	2026-8-7	子料号更正

CYD698A

LVDT信号调理器

1. 主要性能

- 单芯片解决方案
- 激励频率范围 20Hz~20kHz
- 集成度高,体积小、功耗低

2. 应用范围

- 半桥、4 线LVDT信号调理
- RVDT信号调理
- 交流电桥

3. 功能框图

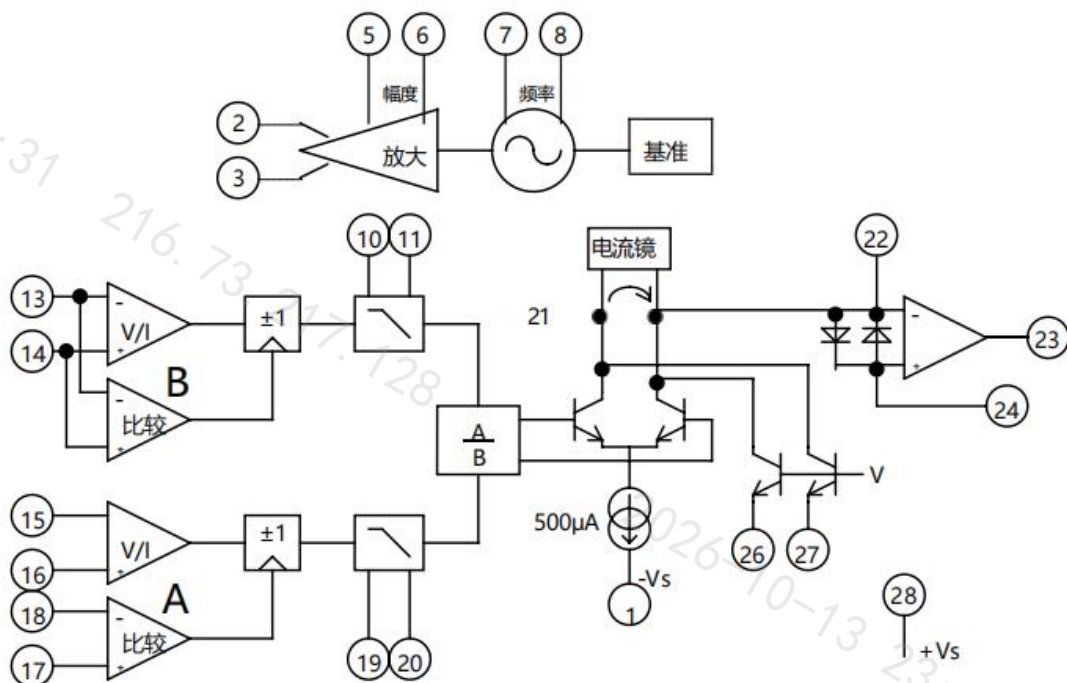


图 1 功能框图

4. 产品描述

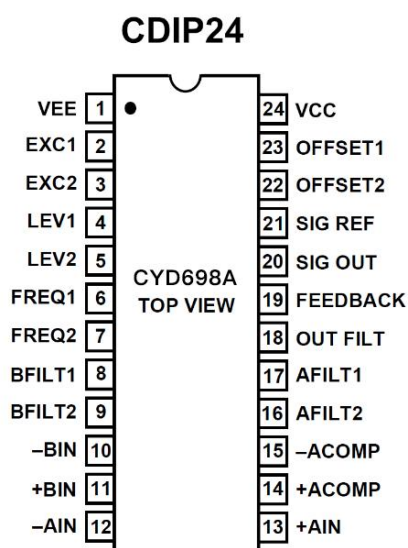
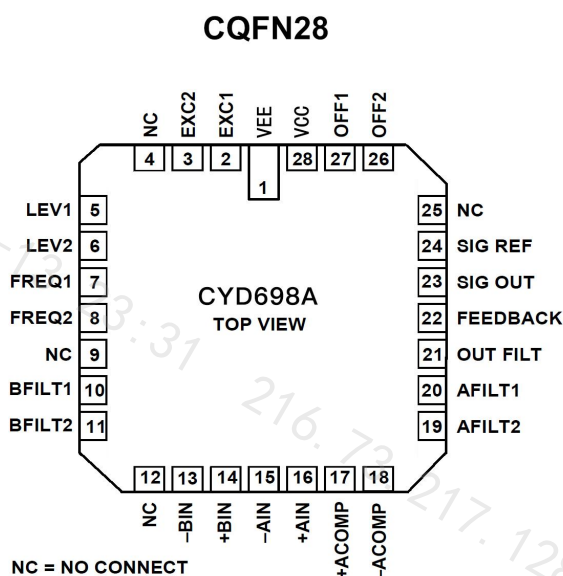
CYD698A是一款单芯片、16位D/R转换器。通过将数字信号转换成模拟信号可满足远距离传输应用。其允许用户灵活调整偏置电流来满足对功耗要求的应用需求。CYD698A是线性可变比差分变压器（LVDT）信号调理电路。CYD698A与LVDT配合，能够以很高的精度将LVDT的机械位移量转换成单极性或双极性的直流电压。CYD698A芯片内部集成了正弦波振荡器、比较器、放大器、除法器等多个功能块，在CYD698A电路外围只需要增加几个外接无源元件来确定激励频率和增益，就能把LVDT的传送比按比例地转换成直流信号。

该电路主要用在机电伺服、高速位移—频率转换、差分计量等场合中。产品特点：失调电压小、温度稳定性高、使用灵活。

CYD698A 适合于工业控制、仪器仪表、飞行控制等领域。

CYD698A 采用 CQFN28和CDIP24 封装。

5. 引脚定义（俯视图）



CDIP24	CQFN28	符号	名称
1	1	VEE	负电源
2	2	EXC1	激励输出 1
3	3	EXC2	激励输出2
	4	NC	空
4	5	LEV1	幅度调整端 1
5	6	LEV2	幅度调整端2
6	7	FREQ1	频率调整端 1
7	8	FREQ2	频率调整端2
	9	NC	空
8	10	BFILT1	B 通道滤波端 1
9	11	BFILT2	B 通道滤波端2
	12	NC	空
10	13	-BIN	B 通道反相输入
11	14	+BIN	B 通道同相输入
12	15	-AIN	A 通道反相输入
13	16	+AIN	A 通道同相输入
14	17	+ACOMP	A 通道比较器同相输入
15	18	-ACOMP	A 通道比较器反相输入
16	19	AFILT2	A 通道滤波端2
17	20	AFILT1	A 通道滤波端 1
18	21	OUT FILT	输出滤波端
19	22	FEEDBACK	反馈端
20	23	SIG OUT	信号输出
21	24	SIGREF	信号基准
	25	NC	空
22	26	OFF2	失调整端2
23	27	OFF1	失调整端 1
24	28	VCC	正电源

6. 推荐工作条件

- 电源电压: $V_{CC} = 15V$, $V_{EE} = -15V$
- 工作温度: $T_A = -55^{\circ}C \sim 125^{\circ}C$

7. 绝对最大值

- 电源电压: $V_{CC} = 18V$, $V_{EE} = -18V$
- 贮存温度: $-65^{\circ}C \sim 150^{\circ}C$
- 结温: $175^{\circ}C$
- 引线耐焊接温度 $T_H(10s): 300^{\circ}C$

8. 技术指标

除另有规定外, $V_{CC} = 15V$, $V_{EE} = -15V$, $-55^{\circ}C \leq T_A \leq 125^{\circ}C$ 。

特性	符号	条件	极限值			单位
			最小	典型值	最大	
电源电流	I_{CC}		—	12	20	mA
	I_{EE}					
输出电压范围	V_{OVR+}	$f = 2.5kHz$ 正弦波	11	13.5		V
	V_{OVR-}			-13.7	-11	
信号输出电流	I_O	$R_L = 0.3k\Omega$, $T_A = 25^{\circ}C$	11	19		mA
激励信号输出电压	V_{OER}	R_1 开路	1.2	2.0	2.15	V
		$R_1 = 12.7k\Omega$	2.6	3.8	4.35	
		$R_1 = 487\Omega$	14	20	24	
激励信号输出电流	I_{OER1}		30	55		mA
	I_{OER2}					
激励信号失调电压	V_{OS}	$T_A = 25^{\circ}C$	-100	3	100	mV
激励信号输出频率	f_E		0.02		20	kHz
激励信号输出频率*	f_E		1.5		1.7	kHz
激励信号输出频率温度漂移	f_{TC}			120	200	ppm/ $^{\circ}C$
A/B 范围	A/B_R	$T_A = 25^{\circ}C$	0.1		0.9	
B 通道信号电压	V_B		0.1		3.5	V
A 通道信号电压	V_A		0		3.5	V
输入偏置电流	I_{IB+}	$T_A = 25^{\circ}C$		0.02	5	μA
	I_{IB-}					
工作电压范围	V_R	$T_A = 25^{\circ}C$	13	15	18	V
			-18	-15	-13	

*需特殊订制, 详见订购信息。

9. 典型应用线路

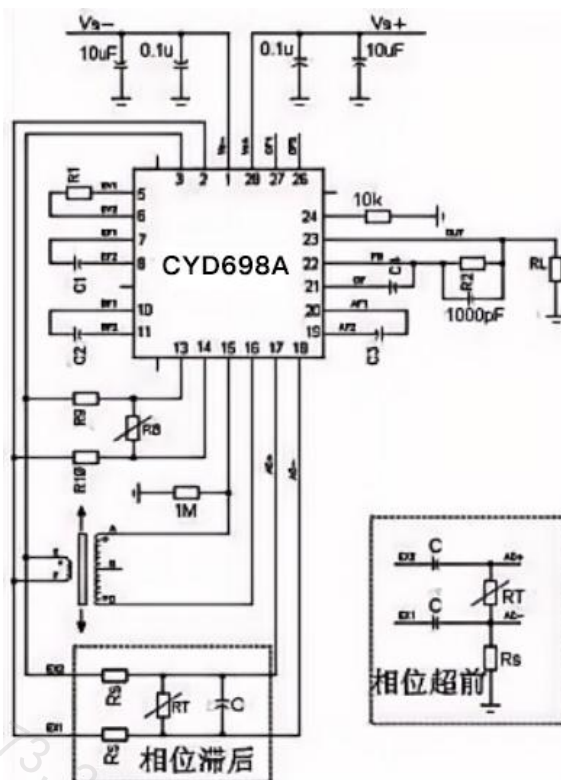


图 2 CYD698A典型应用线路

A . 振荡器频率的确定

频率的确定通常是由系统BW的要求所决定。

1. 决定LVDT位置测量子系统要求的带宽， $F_{\text{subsystem}}$ 。例如设定为 $F_{\text{subsystem}}=250\text{Hz}$ 。
2. 选择最小LVDT激励信号频率约为 $10 \times F_{\text{subsystem}}$ 。因此，激励频率=2.5kHz。
3. 选择合适的LVDT，其能够工作在激励频率为2.5kHz。如Schaevitz E100能够工作在50Hz至10kHz。
4. 由激励频率选择C1。 $C1=35 \mu\text{F Hz}/f_{\text{EXCITATION}}$ 。

B . 振荡器振幅的确定

当LVDT处于其最大位移时，前级信号范围为1.0V~3.5Vrms，次级信号范围为0.25V至3.5Vrms。这部分需要的是幅度的比例，不重要激励的准确值。

1. 确定最佳LVDT激励电压， VO_{ER} 。对一个4线LVDT，LVDT的最大电压转换比率VTR， $VTR=\text{LVDT 灵敏度} \times \text{从零开始到满量程的长度}$ 。LVDT的灵敏度在LVDT制造商的产品资料中会给出E100的灵敏度为2.4mV/V/mil。在制造商未给出LVDT灵敏度时，VTR是可以计算的。

前级激励电压与VTR相乘，得到满量程的次级电压。例如对一个敏感度为 2.4mV/V/mil ，满量程为 $\pm 0.1\text{inch}$ 的LVDT，其 $VTR = 0.0024\text{V/V/mil} \times 100\text{mil} = 0.24$ 。假设最大激励为 3.5Vrms 最大次级电压为 $3.5\text{Vrms} \times 0.24 = 0.84\text{Vrms}$ 。

同样，VTR也可以容易地测出。在LVDT的典型驱动电平VPRI下，将磁芯移动到其满量程处，测出次级的输出电压VSEC。计算LVDT电压传输率VTR， $VTR = VSEC/VPRI$ 。对E100来说，在 $VPRI = 3\text{V}$ $VTR = 0.24$ 时 $VSEC = 0.72\text{V}$ 。

如果LVDT敏感度很低，或机械满量程（FS）长度很小，就需要输入超过 3.5Vrms 的激励。在这种情况下，分压网络要放在LVDT前级，用于提供小电压给+BIN和-BIN输入。如果添加一个除2网络到B通道的输入，那么VTR应该减少 $1/2$ 。

通过测量VA和VB的峰值来检测电源电压，VA和VB至少小于正、负电源 2.5V 。

2. 图3为 $V_s = \pm 15\text{V}$ 时激励输出与电阻R1的曲线图，参考图6可以选择需要的电阻R1的值。

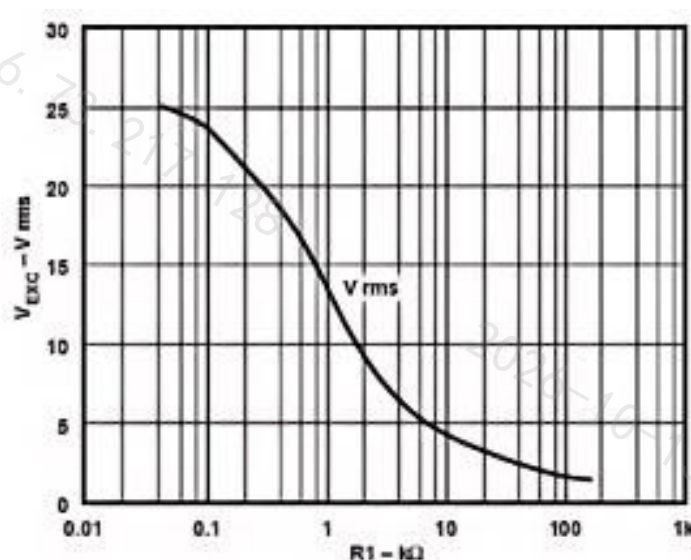


图 3 激励电压V_{OE}R与R1 曲线图

1. C2、C3和C4是满足CYD698A位置测量子系统带宽的函数，它们必须相等。

$$C_2 = C_3 = C_4 = 10^{-4} \text{FHz} / f_{\text{SUBSYSTEM}}(\text{Hz})$$

如果系统带宽为 250Hz ，那么

$$C_2 = C_3 = C_4 = 10^{-4} \text{FHz} / 250\text{Hz} = 0.4\mu\text{F}$$

C. 设定满量程输出电压

1. 为了计算R2，用于设定CYD698A的增益或满量程输出范围，所要的信息如下：

a. LVDT灵敏度, S

b. 磁芯从零到满量程的位移, d

$S \times d = VTR$, 也等于在满量程下A/B的比率。VTR可以转换成单位V/V。对满量程d位移, CYD698A的输出电压为:

$$V_{OUT} = S * d * 500\mu A * R_2$$

Vout是相对于参考端的输出, 如图2 (引脚24)。R2的值为:

$$R_2 = V_{OUT} / (S * d * 500\mu A)$$

在Vout=±10V量程 (20V) 和d=±0.1英寸满位移量程 (0.2英寸) 下:

$$R_2 = 20V / (2.4 * 0.2 * 500\mu A) = 83.3K$$

Vout是位移的函数, 如图4

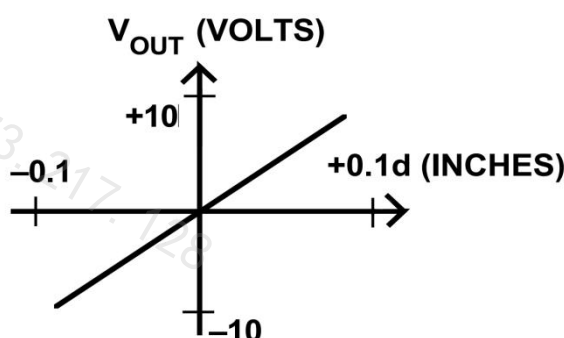


图 4 激励电压Vout 与磁芯位置曲线图

10. 注意事项

1. 在测试应用PCB电路板上, 不用的地方应用地线金属层进行覆盖, 以便提供一个低阻抗的地通道, 且该覆盖层应远离电路的输入端以减小分布电容。

2. 电路的电源端应接入一个0.1 μF小电容和一个 (0.47 μF~10 μF) 的钽电容进行滤波, 两个电容应紧密并联在一起, 一端接电源, 一端接地线覆盖层 (钽电容使用应注意极性); 在各个电源金属线之间应铺设地线层使它们相互隔开, 以免电源之间相互交流耦合形成电容效应。注意对电源的滤波, 布置一个大容量的电解旁路电容和一个小容量的陶瓷电容在每个电源管脚到地的0.5英寸范围内, 可以降低电源电压可能存在的纹波;

3. 该电路可在电源 (±13.0V~±18.0V) 条件下使用, 推荐使用电源±15.0V, 不可长期超范围使用;

4. 使用时, 切忌电路插反, 否则容易导致电路损坏;

5. 该电路为ESD（静电泄放）敏感器件。人体和测试仪器上可能会积聚高达4000V的静电并在无感觉情况下放电。尽管电路具有ESD保护结构，过高能量的静电放电仍然会造成电路的永久性毁坏。因此，为了避免器件参数下降和功能失效，仍然推荐正确的ESD防护措施。该电路的测试、搬运、储藏过程中，应注意抗静电防护。

11. 外形尺寸

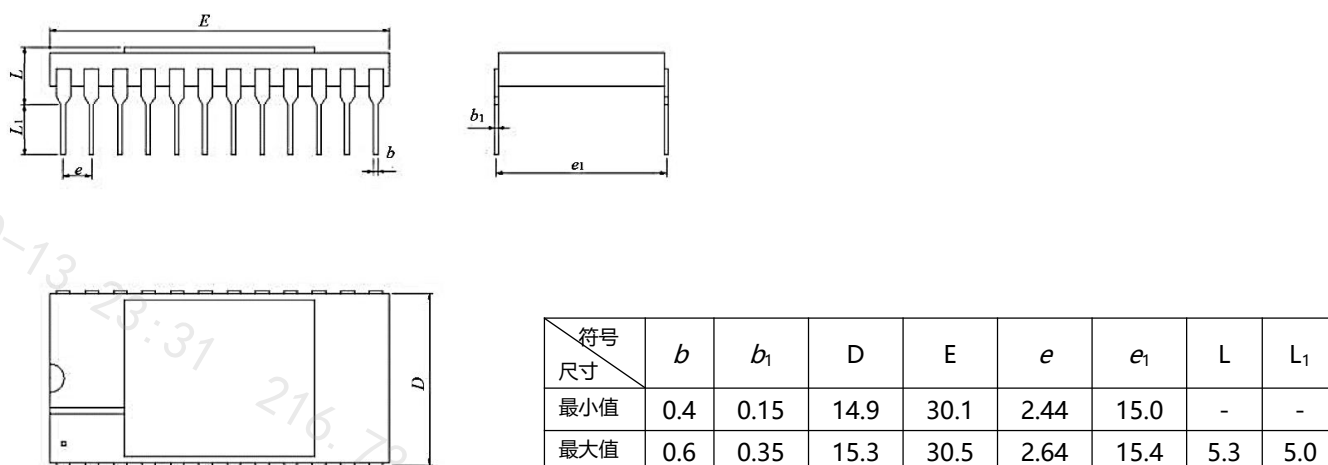


图 5 CDIP24 封装尺寸

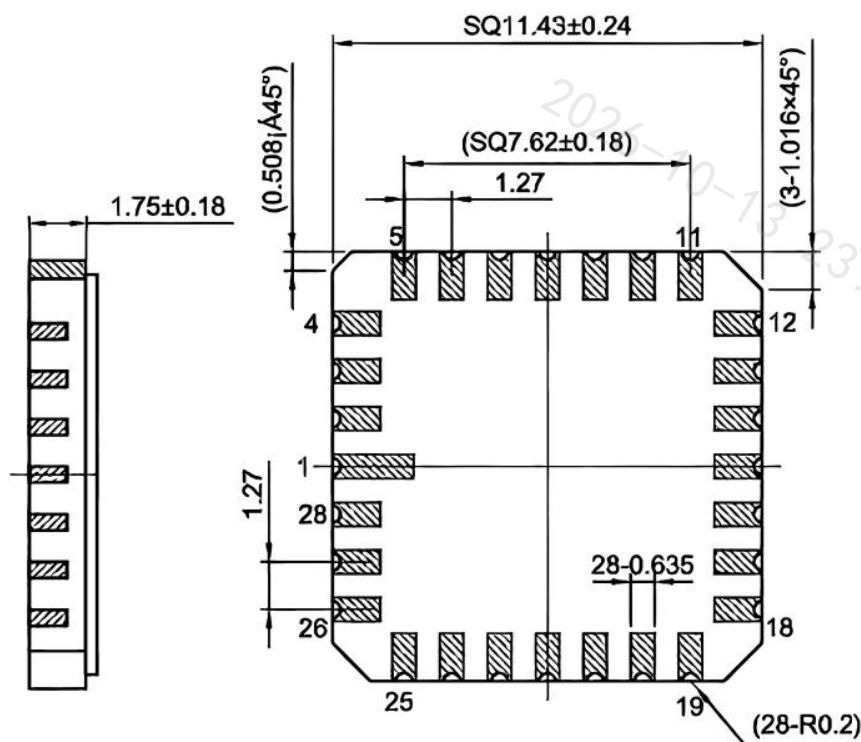


图 6 CQFN28 封装尺寸

12. 订购信息

物料编号	温度范围	等级类型	封装
CYD698AC24I	-40℃-85℃	工业级	CDIP24
CYD698AC24J	-55℃-125℃	军温级	CDIP24
CYD698ACQ28I	-40℃-85℃	工业级	CQFN28
CYD698ACQ28J	-55℃-125℃	军温级	CQFN28
CYD698ASC24I	-40℃-85℃	工业级	CDIP24
CYD698ASC24J	-55℃-125℃	军温级	CDIP24
CYD698ASCQ28I	-40℃-85℃	工业级	CQFN28
CYD698ASCQ28J	-55℃-125℃	军温级	CQFN28

备注：CYD698AS的激励信号输出频率为：1.5kHz到1.7kHz，需特殊订制。

13. 说明

如欲了解更多的产品及公司信息，请联系公司办公室人员或登录公司网站；

联系电话：021-33885531；

网址：<https://mall.ichelps.com/>

14. 本文档中的信息如有变更，恕不另行通知



请使用微信扫码进入
芯片助手ICHELPS小程序

查资料 查替代 查库存 查价格

招募中国区各省代理，联系电话：021-33885531