

文档版本	修订日期	内容描述
1.0	2025-7-31	初版
1.1	2026-3-1	更正细节
1.2	2026-9-17	更新订购信息

CYI1042

支持待机模式的高速 8Mbps CAN-FD 收发器

1. 特性

- 符合 ISO 11898-2:2016 和 SAE J2284-1 至 ADE J2284-5 标准
- 支持经典 CAN 和优化的 500kbps、1Mbps、5Mbps 和 8Mbps CAN FD
- 支持 12V、24V 和 48V 系统
- 电磁辐射低，抗电磁干扰能力强
- CAN 总线 $\pm 25\text{kV}$ HBM ESD 耐受，其他引脚 $\pm 6\text{kV}$ HBM ESD 耐受
- CAN 总线 $\pm 15\text{kV}$ IEC 气隙放电和 $\pm 8\text{kV}$ IEC 接触放电
- 所有引脚均通过 $\pm 1.5\text{kV}$ CDM 和 $\pm 400\text{mA}$ 闩锁测试
- $\pm 70\text{V}$ 总线故障电压保护
- 通过 ISO 11452-4:2011 400mA 大电流注入 (BCI) 测试
- 完美信号对称性显著改善 EMI
- 发射器 TXD 显性超时
- 接收器扩展输入共模电压范围：-40V 至 +40V
- 通过独立 VIO 引脚支持 2.8V~5.5V 控制器 I/O 逻辑电平
- 两种工作模式：正常模式与待机模式
- 保护功能：过热保护、欠压保护、短路电流限制
- 提供行业标准 8 引脚 SOIC 封装

2. 应用

- 车身控制模块、网关、驾驶辅助系统、信息娱乐系统
- 混合动力、电动及动力总成系统
- 电力系统通信
- 工业控制与网络
- 电信背板
- 储能系统
- 楼宇自动化

3. 概述

CYI1042 是新一代高速 8Mbps 控制器局域网 (CAN) 收发器，符合 ISO 11898-2:2016 和 SAE J2284-1 至 SAE J2284-5 高速 CAN 规范。该收发器提供 CAN 协议控制器与物理双线 CAN 总线之间的接口。

CYI1042 支持两种工作模式：正常模式和待机模式，可通过 STB 引脚选择。正常模式支持超过 8Mbps 的数据速率；待机模式禁用发射器，并将收发器置于低电流模式，当总线显性或隐性状态持续时长超过唤醒滤波器时序时，其 RXD 输出将反映对应总线状态。在正常模式下，接收器输入具有 -40V 至 +40V 的扩展输入共模范围，超出 ISO 11898 规定的 -2V 至 +7V。该器件还集成具有参考 VIO 引脚的电平转换器，可直接与 2.8V 至 5.5V 逻辑电平的控制器对接。

该收发器集成多重保护功能，包括热关断、电流限制、TXD 显性超时、高达 $\pm 70\text{V}$ 的总线故障保护，以及电源欠压或浮动时的失效防护。总线引脚提供强大的 $\pm 25\text{kV}$ HBM、 $\pm 15\text{kV}$ IEC 空气间隙放电和 $\pm 8\text{kV}$ IEC 接触放电保护。

CYI1042 采用 SOP8 封装。

4. 订购信息

物料编号	温度范围	等级类型	封装
CYI1042S8I	-40℃ - 85℃	工业级	SOP8
CYI1042S8J	-55℃ - 125℃	军温级	SOP8

5. 典型工作电路

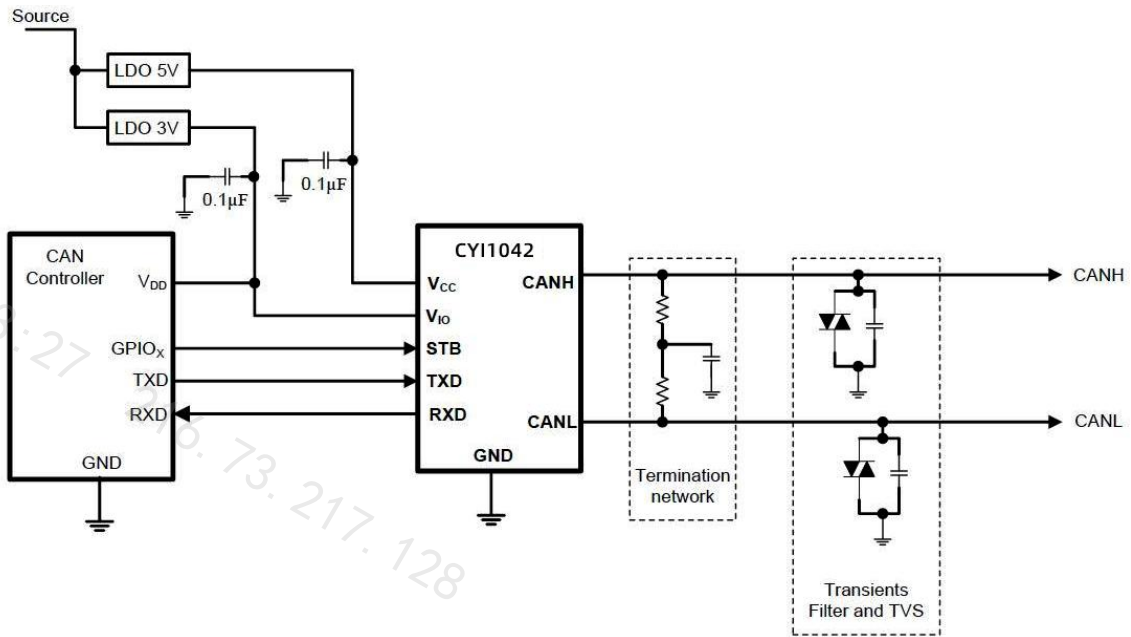


图 1 典型工作电路

6. 引脚配置和功能

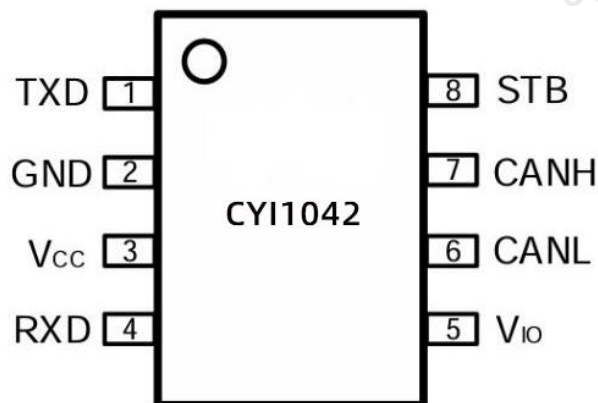


图 2 S0IC-8 封装器件

表 1 引脚功能

引脚编号	引脚名称	引脚类型	描述
1	TXD	数字输入	发送数据输入，内部上拉
2	GND	地	接地
3	V _{CC}	电源	5V 电源
4	RXD	数字输出	接收数据输出
5	V _{IO}	电源	数字输入/输出的 2.8V~5.5V 电源
6	CANL	模拟总线 I/O	CAN 低总线输入/输出
7	CANH	模拟总线 I/O	CAN 高总线输入/输出
8	STB	数字输入	电源供电待机模式控制，内部上拉

7. 功能描述

CYI1042 是一款高速 8Mbps CAN-FD 收发器，具有引脚可选的正常模式和待机模式。它为数字和总线引脚提供了增强的 EMC 和 ESD 保护，具有高达 ±70V 的总线故障电压保护，并将接收器输入共模电压范围扩展到 ±40V，从而提供了充足的应用灵活性。

7.1. 操作模式

CYI1042 支持两种工作模式：正常模式和待机模式，可通过 STB 引脚进行引脚选择。

表 2 器件工作模式

工作模式	输入引脚		输出		
	STB	TXD	驱动器状态	接收器状态	RXD
正常模式	低	低	显性	高功耗接收器激活	低
	低	高	隐性	高功耗接收器激活	高
待机模式	高	低	禁用	低功耗接收器激活检测到唤醒请求	低
	高	高	禁用	低功耗接收器激活未检测到唤醒请求	高

7.1.1. 正常模式

STB 引脚接低电平时 CYI1042 进入正常模式。此模式下，驱动器通过 TXD 发送数据，在总线 CANH/CANL 输出符合 CAN 标准的信号：当 TXD 处于逻辑低电平时，CAN 总线处于显性状态；当 TXD 处于逻辑高电平时，CAN 总线处于隐性状态。差分接收器将 CAN 总线信号转换为 RXD 数字输出：当 V_{CANH} > V_{CANL} 时为逻辑低电平（显性状态），V_{CANH} < V_{CANL} 时为逻辑高电平（隐性状态）。该收发器可实现超过 8Mbps 的数据传输速率。

7.1.2. 待机模式

STB 引脚接高电平时 CYI1042 进入待机模式。在该模式下，驱动器被禁用并且其输出处于释放状态。一个低功耗差分接收器会被启用，用于监控总线活动。此外，待机模式中还包括激活的唤醒监测滤波器。

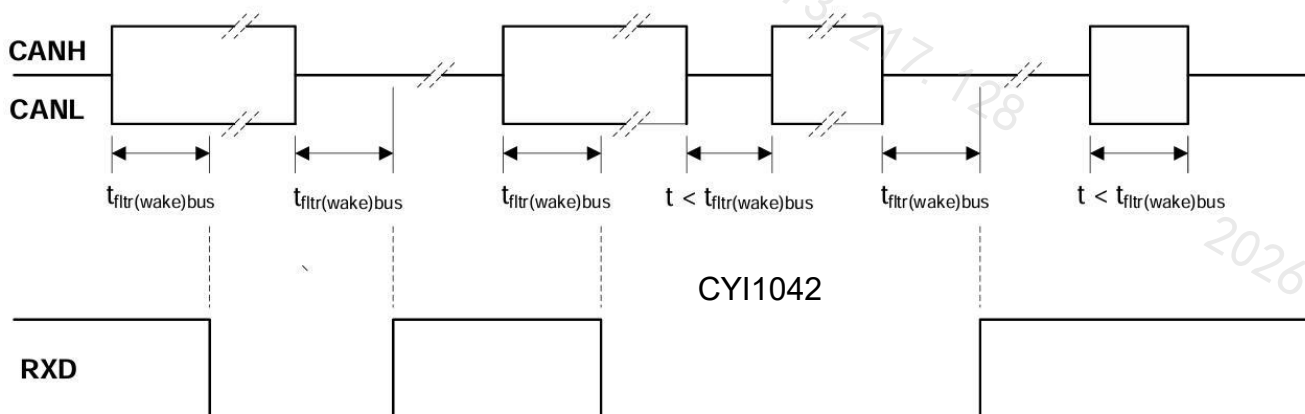


图 3 SOIC-8 唤醒时序图

唤醒滤波器集成于低功耗接收器中，不会对总线显性状态进行锁存。当总线处于显性或隐性状态，并且其持续时间超过 $t_{filtr(wake)bus}$ 时，RXD 引脚将反映当前的总线唤醒状态。若检测到唤醒请求，RXD 输出逻辑低电平；否则输出高电平。该低功耗接收器由 VIO 供电，即使在仅提供 VIO 电源的情况下，仍可实现对 CAN 总线活动的监测功能。

7.2. 驱动与接收功能

数字逻辑输入(TXD,STB)和输出(RXD)为 CMOS/TTL 电平(参考 VIO)。VIO 范围 2.8V 至 5.5V，可兼容 3.3V 或 5V I/O 的逻辑控制器。

表 3 驱动器功能

器件模式	数字输入		驱动器状态	总线输出		总线状态
	STB	TXD		CANH	CANL	
正常模式	低	低	启用	高电平	低电平	显性
	低	高	启用	高阻态	高阻态	隐性(总线偏置至 $V_{CC}/2$)
待机模式	高	X	禁用	高阻态	高阻态	释放

表 4 驱动器功能

器件模式	数字输入	接收器状态		CAN 差分输入	数字输出	总线状态
	STB	正常接收器	唤醒接收器	$V_{ID}=V_{CANH}-V_{CANL}$	RXD	
正常模式	低	启用	禁用	$V_{ID} \geq 0.9V$	低	显性
	低	启用	禁用	$0.5V < V_{ID} < 0.9V$	未定义	未定义
	低	启用	禁用	$V_{ID} \leq 0.5V$	高	隐性
待机模式	高	禁用	启用	$V_{ID} \geq 1.15V$ 或 $V_{ID} \leq 0.4V$ 且显性/隐性时间 $> t_{filtr(wake)bus}$	低	检测到唤醒请求
	高	禁用	启用	$0.4V < V_{ID} < 1.15V$ 且时间 $< t_{filtr(wake)bus}$	高	未检测到唤醒请求

7.3. 集成保护

7.3.1. 总线故障保护

CY11042 具备 $\pm 70V$ 的故障保护能力。CANH 和 CANL 引脚可耐受 $-70V$ 至 $+70V$ 外部短路故障，故障电压移除后，数据传输可自动恢复。除总线故障保护外，当 VCC 引脚悬空、器件未供电时，CY11042 会自动与总线断开连接，从而避免对总线造成干扰。

7.3.2. 驱动器输出保护

CY11042 通过限制输出源电流和灌电流，防止驱动器输出级因与正电源或负电源短路而损坏。器件内部集成热关断电路，在结温超过设定的热关断阈值时自动关闭驱动器，以实现过温保护。当温度下降至阈值以下并考虑迟滞后，驱动器将自动恢复至正常工作状态。

7.3.3. 驱动器 TXD 显性超时

CY11042 提供了一个驱动器显性超时机制，该机制防止 CAN 控制器在 TXD 引脚上保持显性状态的时间超过 $t_{to(dom)bus}$ ，从而确保最低数据速率不低于 20kbps。如果发生显性超时，驱动器将自动禁用并将总线释放回隐性状态。当 TXD 信号由高电平变为低电平时，驱动器重新激活并恢复为显性状态。

7.3.4. 待机模式下的总线显性超时

在待机模式下，CY11042 设有总线显性超时保护机制，避免 CAN 控制器在总线从隐性转为显性且显性状态持续时间超过 $t_{to(dom)bus}$ 。在此超时期间，RXD 引脚会被设置为逻辑高电平，以防止由于总线长时间处于显性状态而导致不必要的唤醒请求。当 CAN 总线从显性状态恢复到隐性状态，总线显性超时将被重置。

7.3.5. TXD 和 STB 输入引脚内部偏置

TXD 输入引脚具有内部上拉至 VIO 的设计，当该引脚悬空时，驱动器将保持在隐性状态并释放总线。STB 引脚同样内部上拉至 VIO，使得当其悬空时，器件自动进入待机模式。为减少待机状态下的电流消耗，建议在待机模式下将这两个引脚固定在 VIO 电平。

7.3.6. 电源引脚 VCC 和 VID 的欠压检测

CY11042 集成了针对 VCC 和 VIO 引脚的独立欠压检测功能。5V 的 VCC 为器件提供电源，当 VCC 电压下降至低于其欠压阈值，驱动器和接收器都会被禁用，设备进入待机模式，此过程不受 STB 引脚逻辑状态的影响。

VIO 引脚负责向数字输入（TXD 和 STB）及输出引脚（RXD）供电，确保 CY11042 可以与具有 2.8V 至 5.5V GPIO 的控制器兼容。如果 VIO 电压低于其欠压阈值，驱动器将被禁用，并从总线断开，直到 VIO 电压恢复正常。

7.3.7. 扩展的接收器输入共模范围

CY11042 具备强大的差分接收器，拥有从 $-40V$ 到 $+40V$ 的扩展输入共模范围，超出 ISO 11898 标准规定的 $-2V$ 至 $+7V$ 。这允许在整个共模范围内实现无误的数据传输速率超过 8Mbps。在待机模式下，启用低功耗差分接收器，其共模输入范围也是从 $-12V$ 到 $+12V$ ，用于检测唤醒请求。

7.3.8. MC/ESD 保护

CY11042 在 CANH 和 CANL 引脚上提供了高达 $\pm 25kV$ 的 ESD 人体模型（HBM）保护。其余引脚则能承受 $\pm 6kV$ HBM ESD 放电而不会受损。此外，CANH 和 CANL 引脚还通过了 $\pm 15kV$ IEC 空气间隙放电和 $\pm 8kV$ IEC 接触放电测试。所有引脚均能抵抗至少 $\pm 1.5kV$ 的带电器件模型（CDM）放电，并通过了 $\pm 400mA$ 锁存抗扰度（LU）测试。对于大电流注入（BCI），CY11042 符合 ISO 11452-4:2011 标准下的 400mA 测试要求。

8. 规格

8.1. 绝对最大额定值

绝对最大额定值						
符号	参数	条件	最小值	典型值	最高值	单位
ESD/电压额定值						
V _{ESD}	静电放电模型	IEC61000-4-2 气隙 (CANH、CANL)		±15		kV
		IEC61000-4-2 接触放电 (CANH、CANL)		±8		kV
		HBM (CANH、CANL)		±25		kV
		HBM (其他引脚)		±6		kV
		CDM (所有端口)		±1.5		kV
LU	Latch-up	所有引脚的锁定测试		±400		mA
V _{CANH}	CANH 引脚上的电压		-70		+70	kV
V _{CANL}	CANL 引脚上的电压		-70		+70	V
V _X	CANH/CANL 以外引脚上的电压		-0.3		+6	V
V _(CANH-CANL)	CANH 与 CANL 之间的电压		-34		+34	V
温度						
T _J	结点温度				150	°C
T _S	储存温度		-55		150	°C
T _{SD}	热关断温度			160		°C
	热关断滞后			15		°C

8.2. 电特性

除非另有规定, $V_J = -40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$; $V_{CC} = 4.5\text{V}$ 至 5.5V ; $V_{IO} = 2.8\text{V}$ 至 5.5V ; $R_L = 60\Omega$ 。						
符号	参数	条件	最小值	典型值	最高值	单位
电源引脚- V_{CC}						
V_{CC}	电源电压		4.5		5.5	V
I_{CC}	电源电流	待机模式		1.8	5	μA
		正常模式				
		隐性, $V_{TXD} = V_{IO}$		2.2	5	mA
		显性, $V_{TXD} = 0\text{V}$		40	60	mA
		显性, $V_{TXD} = 0\text{V}$; 总线短路; $-3\text{V} < (V_{CANH} = V_{CANL}) < +18\text{V}$		80	110	mA
$V_{UVLO(V_{CC})}$	V_{CC} 欠压保护		3	3.5	4.2	V
I/O 电平适配器电源引脚- V_{IO}						
V_{IO}	V_{IO} 的电源电压		2.8		5.5	V
I_{VIO}	V_{IO} 电源电流	待机模式				
		$V_{TXD} = V_{IO}$		7	14	μA
		正常模式				
		隐性, $V_{TXD} = V_{IO}$		30	100	μA
		显性, $V_{TXD} = 0\text{V}$		200	800	μA
$V_{UVLO(V_{IO})}$	V_{IO} 欠压保护		1.3	1.8	2.5	V
模式控制输入-STB						
V_{IH}	输入高电平下限		$0.7 \cdot V_{IO}$		$V_{IO} + 0.3$	V
V_{IL}	输入低电平上限		-0.3		$0.3 \cdot V_{IO}$	V
I_{IH}	高电平输入电流	$V_{STB} = V_{IO}$	-1		1	μA
I_{IL}	低电平输入电流	$V_{STB} = 0\text{V}$		30	50	μA
CAN 可传输数据输入-TXD						
V_{IH}	输入高电平下限		$0.7 \cdot V_{IO}$		$V_{IO} + 0.3$	V
V_{IL}	输入低电平上限		-0.3		$0.3 \cdot V_{IO}$	V
I_{IH}	高电平输入电流	$V_{TXD} = V_{IO}$	-1		1	μA
I_{IL}	低电平输入电流	$V_{TXD} = 0\text{V}$		30	50	μA
C_{IN}	输入电容			5		pF

除非另有规定, $V_I = -40^{\circ}\text{C}$ 到 $+125^{\circ}\text{C}$; $V_{CC} = 4.5\text{V}$ 至 5.5V ; $V_{IO} = 2.8\text{V}$ 至 5.5V ; $R_L = 60\Omega$ 。

符号	参数	条件	最小值	典型值	最高值	单位
CAN 可接收数据输出引脚-RXD						
I_{OH}	高电平输出 电流	$V_{RXD} = V_{IO} - 0.4\text{V}$	8	20		mA
I_{OL}	低电平输出 电流	$V_{RXD} = 0.4\text{V}$, 总线显性	8	30		mA
CANH 和 CANL 总线引脚						
$V_{O(dom)}$	输出电压 (显性)	$V_{TXO} = 0\text{V}$, $t < t_{to(dom)TXD}$; 图 6				
		$CANH-R_L = 50\Omega$ 至 65Ω	2.75	3.5	4.5	V
		$CANH-R_L = 50\Omega$ 至 65Ω	0.5	1.5	2.25	V
$V_{dom(TX)sym}$	显性输出电压对称性	$V_{dom(TX)sym} = V_{CC} - V_{CANH} - V_{CANL}$; 图 6	-400		400	mV
V_{TXsym}	输出电压对称性	$V_{TXsym} = V_{CANH} + V_{CANL}$; $f_{TXD} = 250\text{kHz}$, 1 MHz, 2.5MHz ; $V_{CC} = 4.75\text{V} \sim 5.25\text{V}$; $C_{SPLIT} = 4.7\text{nF}$; 图 7	$0.9 \cdot V_{CC}$		$1.1 \cdot V_{CC}$	V
$V_{O(dif)}$	输出差分电压	正常模式显性: $V_x = 0\text{V}$, $t < t_{to(dom)TXD}$; 图 6				
		$R_L = 45\Omega$ 至 65Ω	1.5		3	V
		$R_L = 45\Omega$ 至 65Ω	1.5		3.3	V
		$R_L = 2240\Omega$	1.5		5	V
		隐性模式: 无负载; 图 6				
		正常模式: $V_{TXD} = V_{IO}$	-50		50	mV
		待机模式: $V_{STB} = 0\text{V}$	-0.2		0.2	V
$V_{O(rec)}$	输出电压 (隐性)	待机模式: 无负载; 图 6	-0.1		0.1	V
		正常模式: $V_{TXD} = V_{IO}$, 无负载; 图 6	2	$0.5 \cdot V_{CC}$	3	V
$V_{th(RX)dif}$	差分接收器 阈值电压	正常模式: $-40\text{V} \leq V_{CANH}/V_{CANL} \leq +40\text{V}$	0.5	0.7	0.9	V
		待机模式: $-12\text{V} \leq V_{CANH}/V_{CANL} \leq +12\text{V}$	0.4	0.7	1.15	V
$V_{rec(RX)}$	接收器隐性 电压区间	正常模式: $-40\text{V} \leq V_{CANH}/V_{CANL} \leq +40\text{V}$	-4		0.5	V
		待机模式: $-12\text{V} \leq V_{CANH}/V_{CANL} \leq +12\text{V}$	-4		0.4	V
$V_{dom(RX)}$	接收器显性 电压区间	正常模式: $-40\text{V} \leq V_{CANH}/V_{CANL} \leq +40\text{V}$	0.9		9	V
		待机模式: $-12\text{V} \leq V_{CANH}/V_{CANL} \leq +12\text{V}$	1.15		9	V
$V_{hys(RX)dif}$	接收器阈值 电压 迟滞区间	正常模式: $-40\text{V} \leq V_{CANH}/V_{CANL} \leq +40\text{V}$		100		mV
		待机模式: $-12\text{V} \leq V_{CANH}/V_{CANL} \leq +12\text{V}$		50		mV
$I_{O(sc)dom}$	显性短路输出 电流	$V_{TXD} = 0\text{V}$, $t < t_{to(dom)TXD}$, $V_{CC} = 5\text{V}$				
		$V_{CANH} = -15\text{V}$ 至 $+40\text{V}$	-100			mA
		$V_{CANL} = -15\text{V}$ 至 $+40\text{V}$			100	mA

除非另有规定, $V_J = -40^{\circ}\text{C}$ 到 $+125^{\circ}\text{C}$; $V_{CC} = 4.5\text{V}$ 至 5.5V ; $V_{IO} = 2.8\text{V}$ 至 5.5V ; $R_L = 60\Omega$ 。

符号	参数	条件	最小值	典型值	最高值	单位
$I_{O(sc)rec}$	隐性短路输出电流	$V_{TXD} = V_{IO}, V_{CANH} = V_{CANL} = \pm 40\text{V}$		2	5	mA
I_L	输出漏电流	$V_{CC} = V_{IO} = 0\text{V}; V_{CANH} = V_{CANL} = 5\text{V}$		2.5	5	μA
		$V_{CC} = V_{IO} = 0\text{V}$ (via $47\text{k}\Omega$); $V_{CANH} = V_{CANL} = 5\text{V}$		2.5	5	μA
R_i	输入电阻	$-2\text{V} \leq V_{CANH}/V_{CANL} \leq +7\text{V}$	18	30	52	$\text{k}\Omega$
ΔR_i	输入电阻失配度	$0\text{V} \leq V_{CANH}/V_{CANL} \leq +5\text{V}$	-1		1	%
$R_i(\text{dif})$	差分输入电阻	$-2\text{V} \leq V_{CANH}/V_{CANL} \leq +7\text{V}$	36	60	104	$\text{k}\Omega$
$C_i(\text{cm})$	共模输入电容			15		pF
$C_i(\text{dif})$	差分输入电容			8		pF

8.3. 时序图

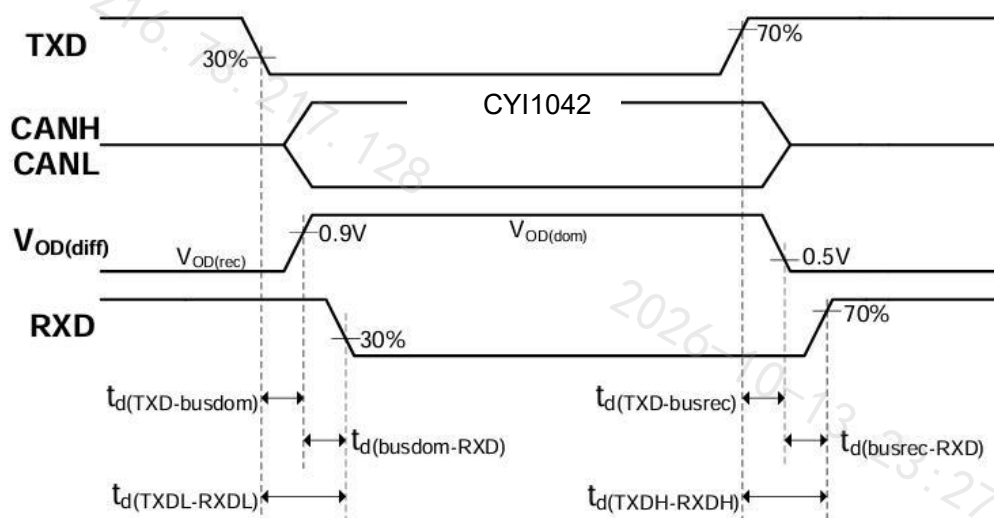


图 4 CAN 收发器时序图

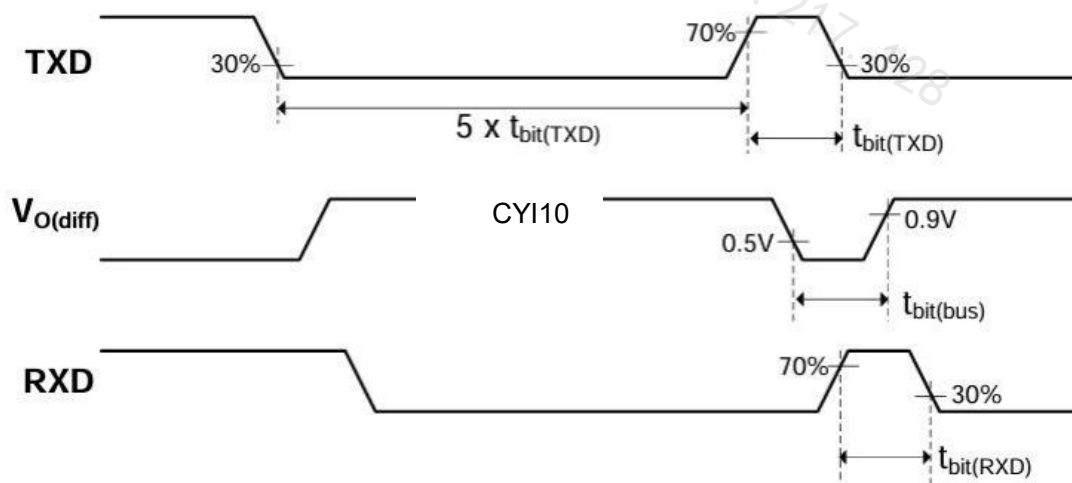


图 5 CAN FD 位宽时序图

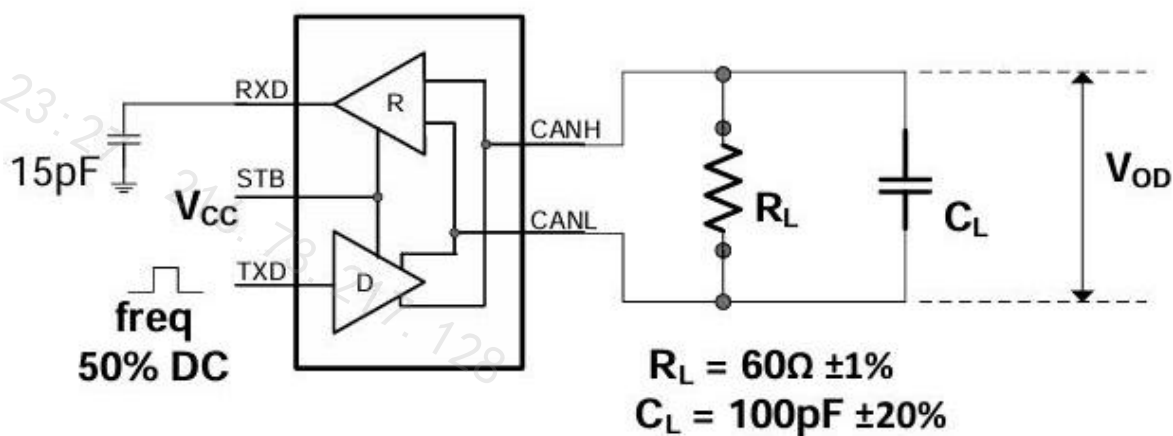


图 6 CAN 收发器时序测试电路

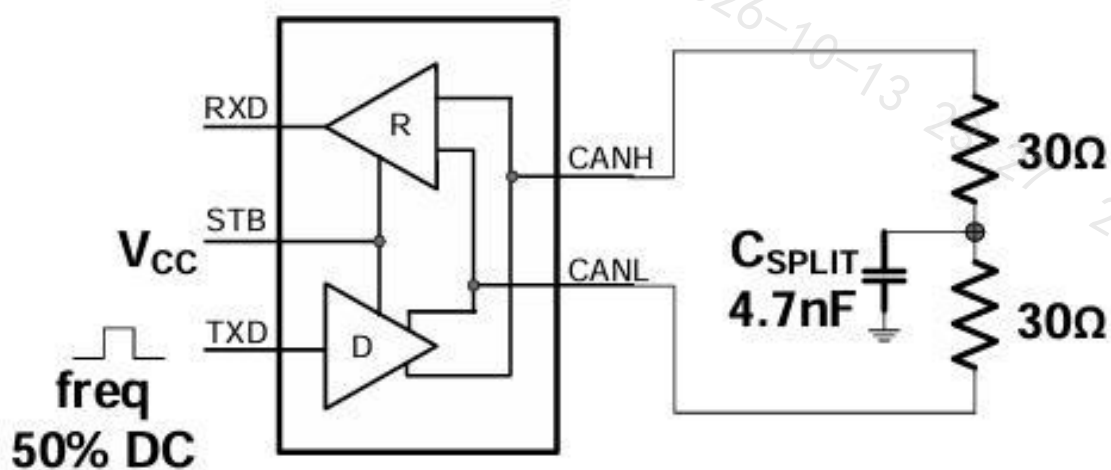
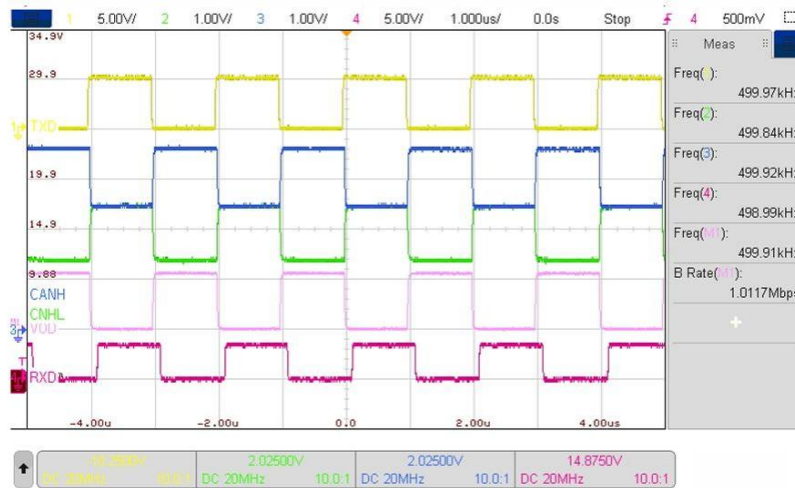


图 7 CAN 收发器驱动器对称性测试电路

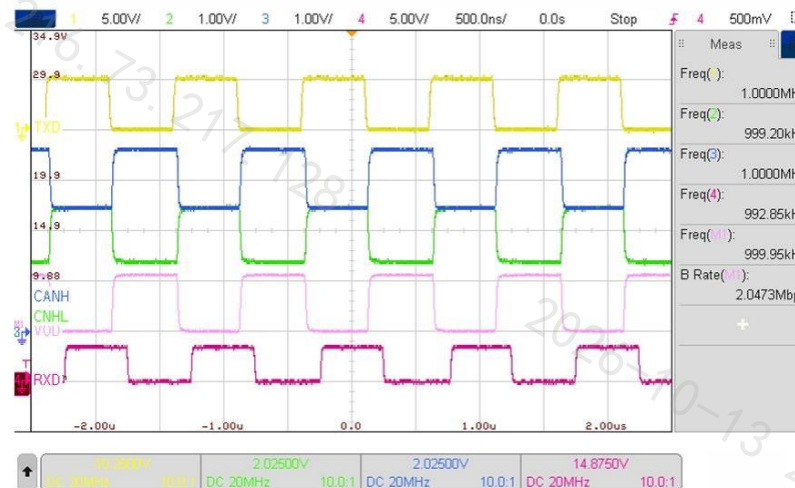
9. 典型工作特性

$V_{CC}=5.0V$, $V_{IO}=5.0V$, $R_L=30\Omega+30\Omega$, $CSPLIT=4.7nF$, $T_A=25^\circ C$, 除非特殊说明。

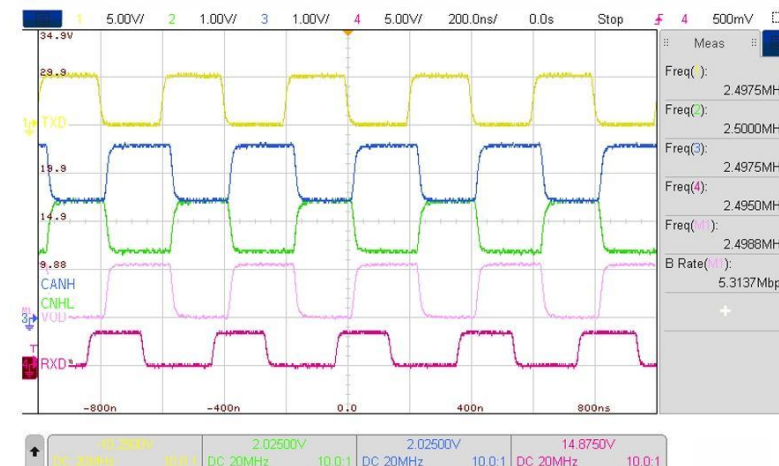
9.1. 不同频率下的 TXD/CANH/CANL/RXD 波形



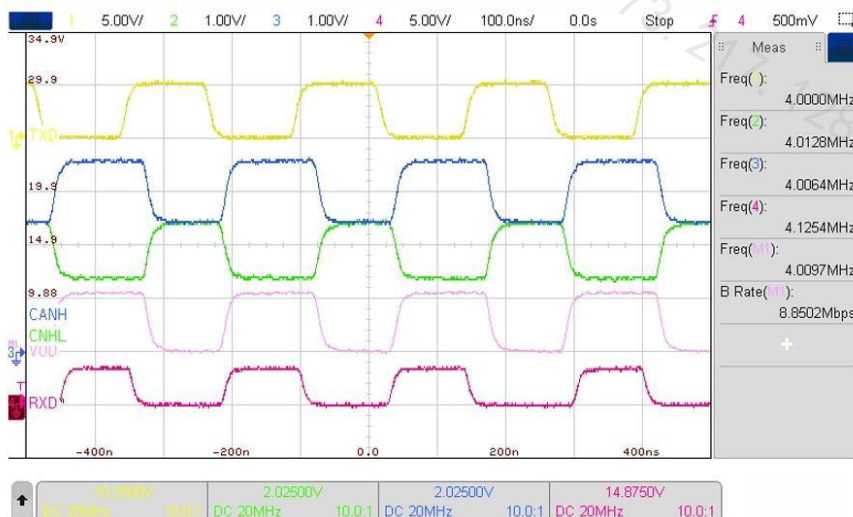
数据速率=1Mbps



数据速率=2Mbps

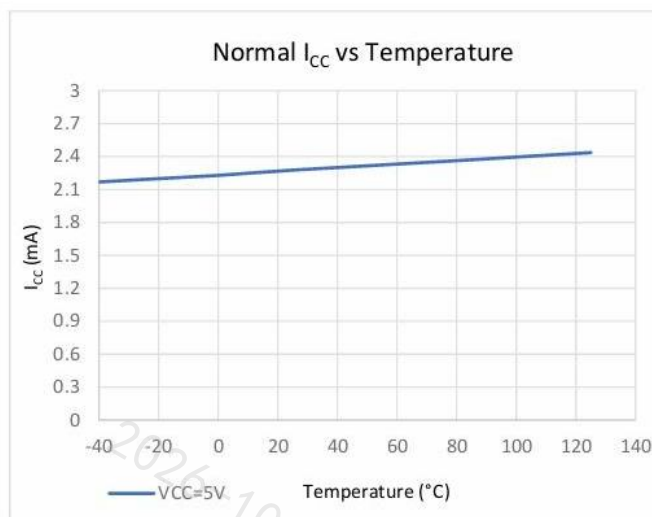
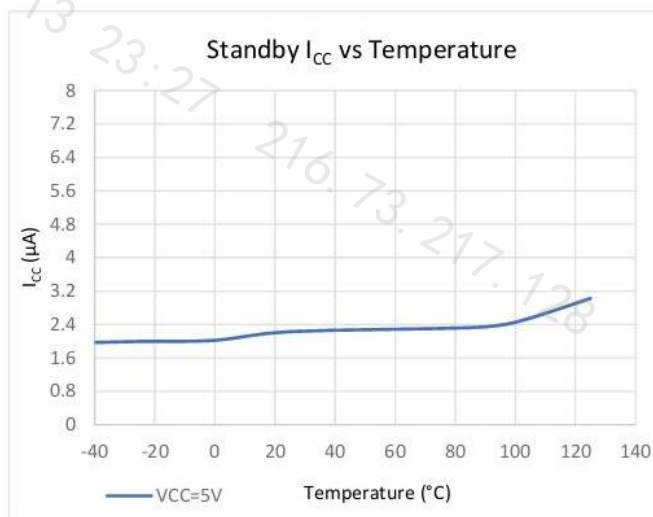


数据速率=5Mbps

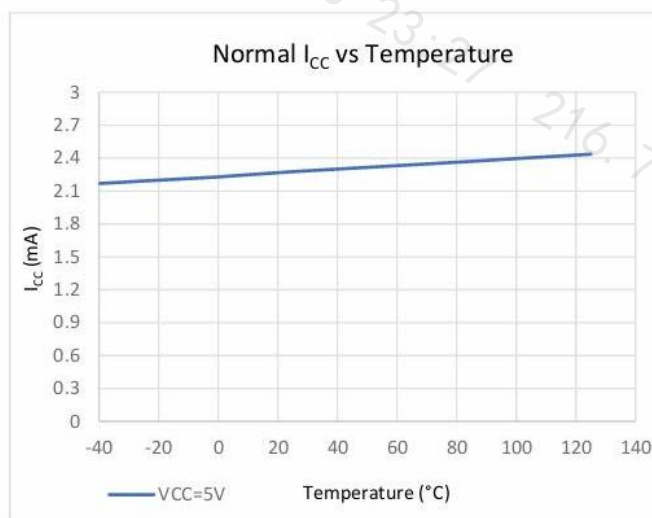
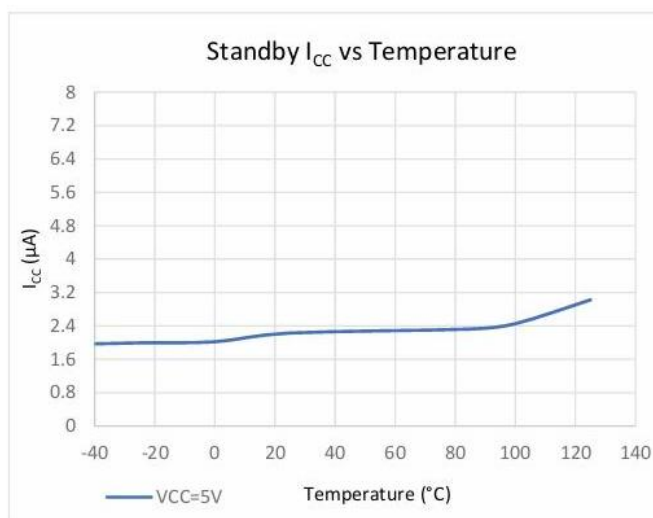


数据速率=8Mbps

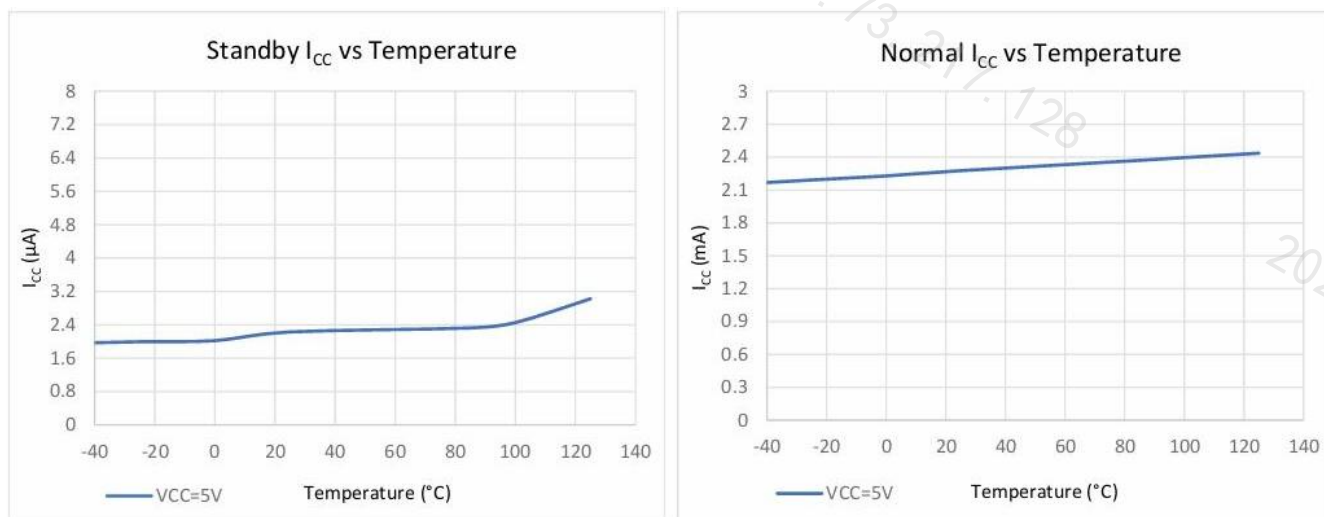
9.2. I_{CC} 与 I_{VIO} 随温度的变化



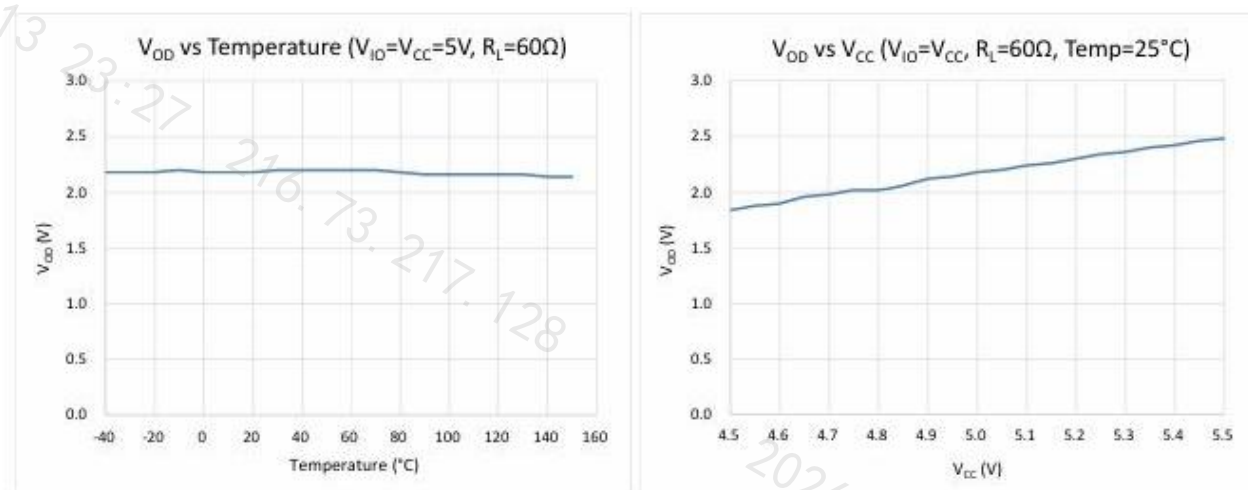
待机模式与正常模式下的静态电流 (I_{CC}) 随温度变化的关系 ($V_{IO}=2.8V$ 和 $V_{IO}=5.5V$)



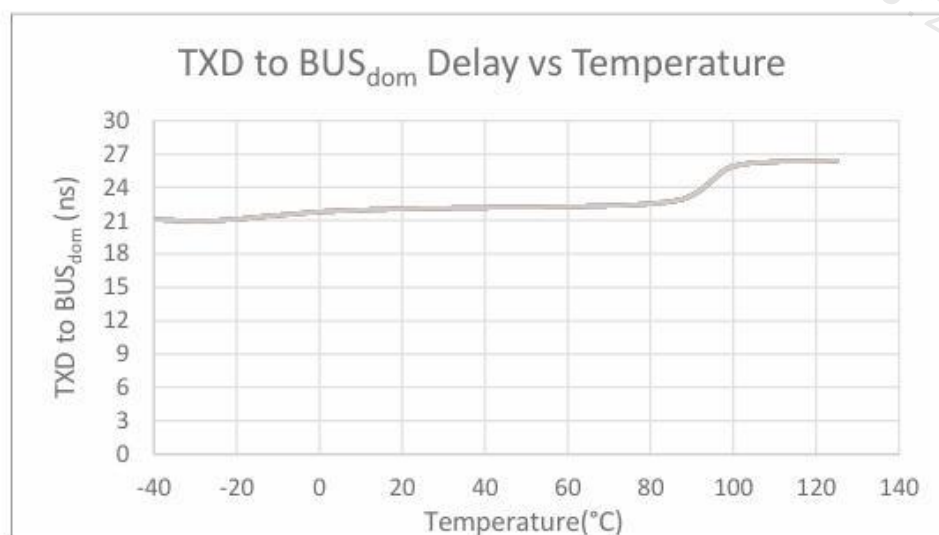
待机模式下 I_{VIO} 随温度变化关系 ($VCC=5V$)

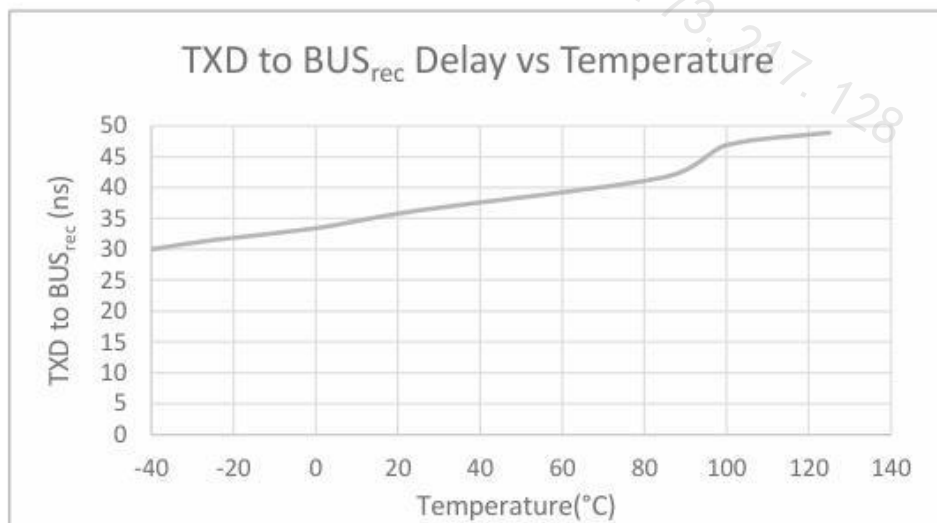

 正常模式下 I_{VIO} 随温度变化关系 ($V_{CC}=5V$)

9.3. V_{OD} 随温度与 V_{CC} 的变化

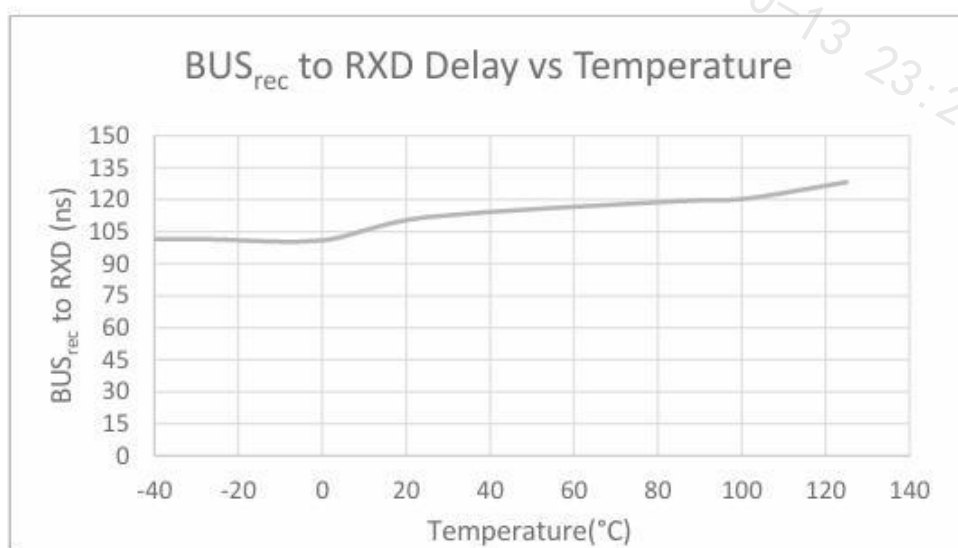
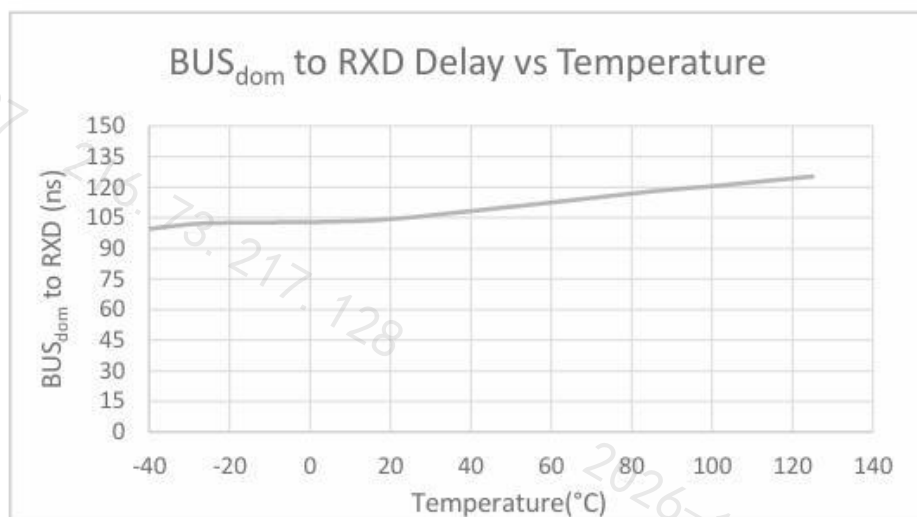


9.4. TXD 到 BUS 延时与温度的关系

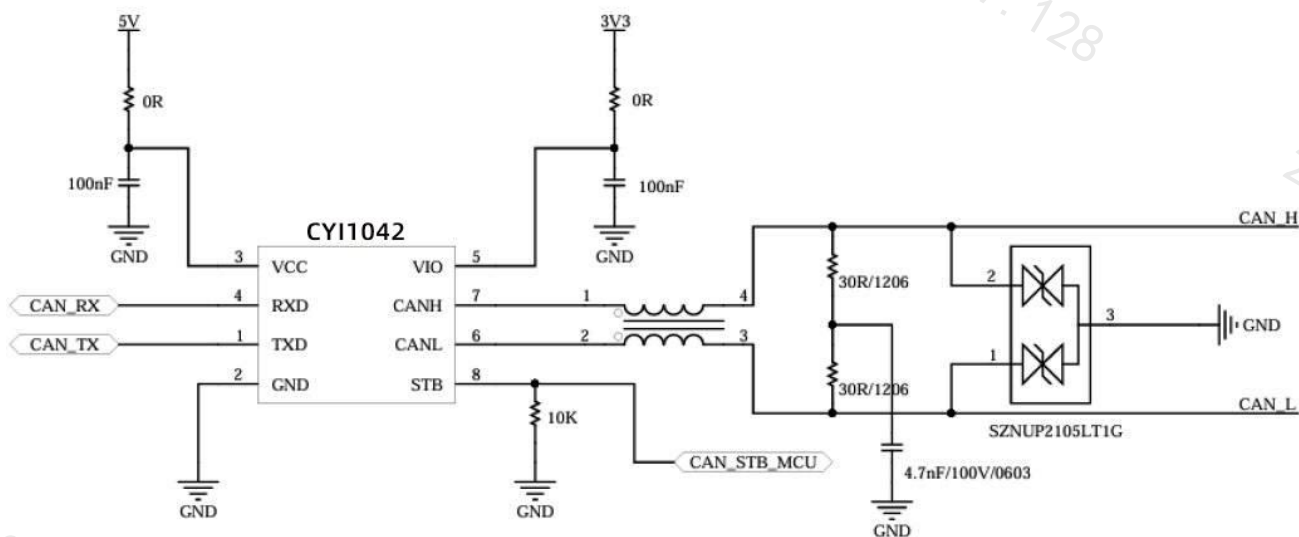




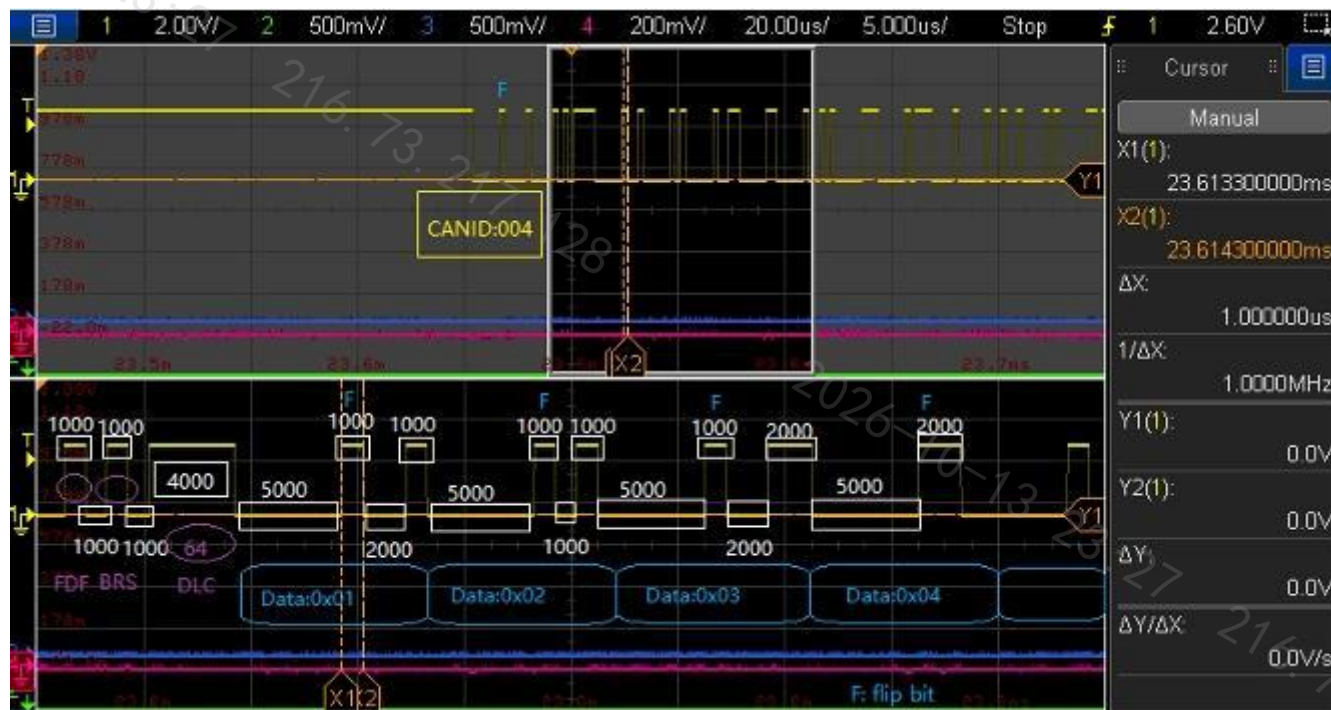
9.5. BUS 到 TXD 延时与温度的关系



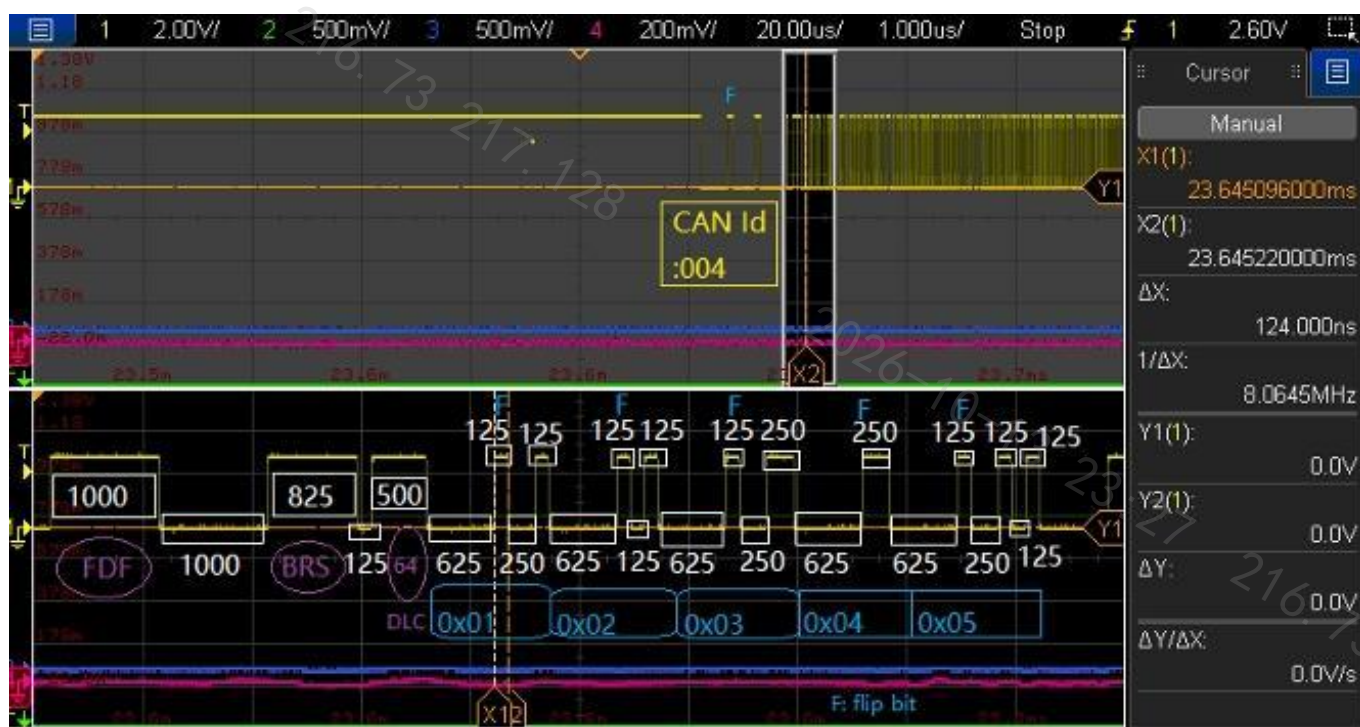
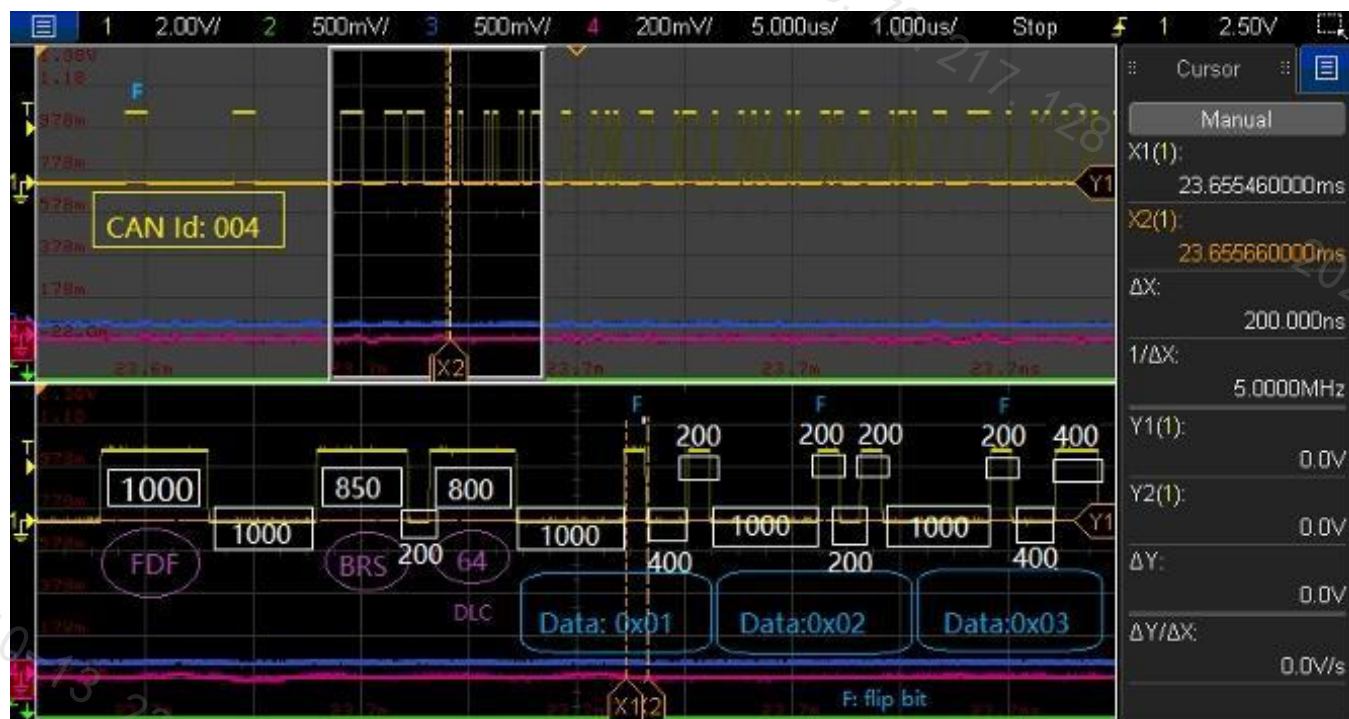
9.6. 典型应用测试电路



9.7. CAN FD 数据传输

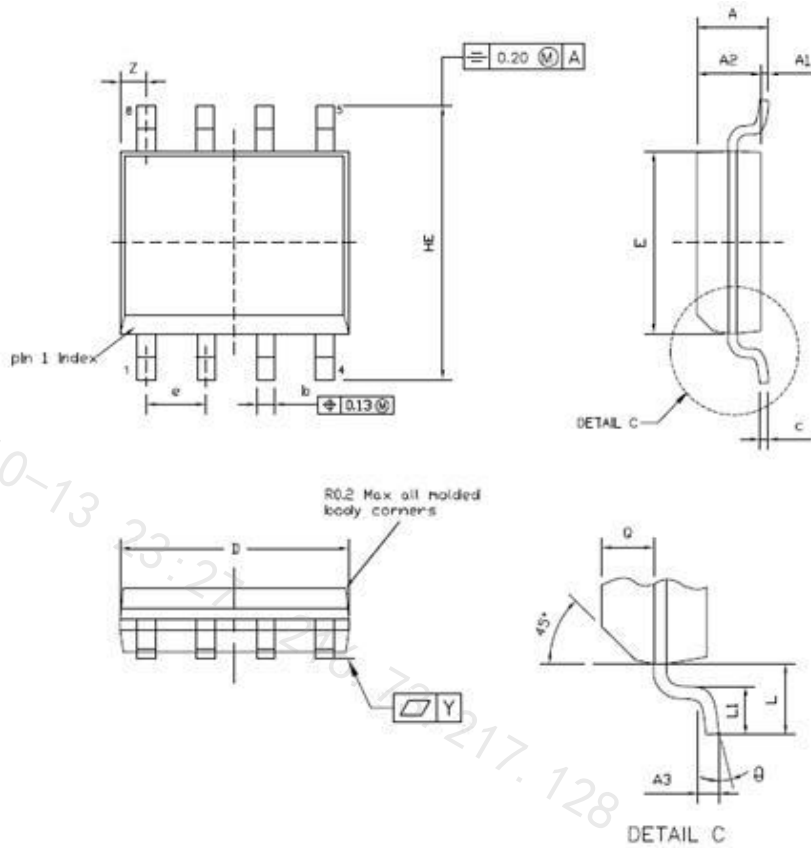


1Mbps数据相位和1Mbps仲裁相位



10. 封装信息

10.1. 封装外形 SOP8 (150 mil)



* CONTROLLING DIMENSION : MM

SYMBOL	MILLIMETER		
	MIN.	NDM.	MAX.
A	---	---	1.75
A1	0.10	---	0.25
A2	1.25	1.35	1.45
b	0.33	0.38	0.49
c	0.19	0.20	0.25
D	4.80	4.90	5.00
E	3.80	3.90	4.00
Q	0.60	0.65	0.70
HE	5.80	6.00	6.20
e	1.27 BSC		
L	1.05 BSC		
L1	0.40	0.64	1.00
Y	---	0.10	---
Z	0.3	0.5	0.7
A3	0.25 BSC		
θ	0°	5°	8°

11. 说明

如欲了解更多的产品及公司信息，请联系公司办公室人员或登录公司网站；

联系电话：021-33885531

网址：<https://mall.ichelps.com/>

12. 本文档中的信息如有变更，恕不另行通知



请使用微信扫码进入
芯片助手ICHELPS小程序

查资料 查替代 查库存 查价格

招募中国区各省代理，联系电话：021-33885531