文档版本	修订日期	内容描述
1.0	2026-10-21	初版

2026-11-27 23:50 216.73.216.43

CYPL7172

6.5V、2A、超低噪声、高 PSRR、CMOS LDO 稳压器

1. 特性

- 工作输入电压范围：2.3 V 至 6.5 V
- 最大输出电流：2 A
- 低噪声：5 μV rms，在 100 Hz 至 100 kHz 范围内与输出电压无关
- 快速瞬态响应：1.5 μs（1 mA 至 1.5 A 负载阶跃）
- 高电源纹波抑制比：100 kHz 时 PSRR 为 60 dB
- 低压差：2 A 负载时 135 mV，V_{OUT} = 3V
- 初始精度：-0.8%（最小值），+0.7%（最大值）
- 线路、负载和温度范围内的精度：±1.5%
- 静态电流，I_{GND} = 0.7 mA（空载）
- 低关断电流：0.25 μA，V_{IN} = 5 V 时
- 使用 4.7 μF 小型陶瓷输出电容即可稳定工作
- 可调输出范围：1.2 V 至 V_{IN} − V_{DO}
- 精密使能
- 可调软启动
- 封装：DFN8(3×3)

2. 应用

- 为噪声敏感应用供电：ADC 和 DAC 电路、精密放大器、PLL/VCO 及时钟 IC
- 通信与基础设施
- 医疗与健康
- 工业与仪器仪表

3. 概述

CYPL7172 是一款 CMOS 低压差稳压器，工作电压范围为 2.3V 至 6.5V，可提供高达 2A 的输出电流。这款高输出电流 LDO 非常适合为工作在 6V 至 1.2V 电源轨上的高性能模拟和混合信号电路供电。该器件采用先进的专有架构，具有高电源抑制比和低噪声特性，并且仅需一个 4.7μF 的小型陶瓷输出电容即可实现出色的线路和负载瞬态响应。1mA 至 1.5A 负载阶跃的负载瞬态响应典型值为 1.5μs。

CYPL7172 允许输出电压范围为 1.2 V 至$V_{IN} - V_{DO}$，通过外部反馈分压器设定。

4. 典型应用电路图

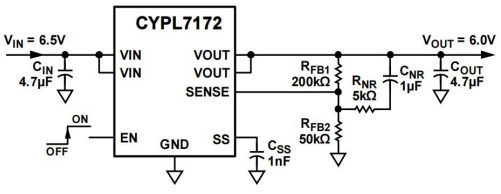


图 1 典型应用

5. 订购信息

表 1 订购信息

物料编号	工作温度范围	等级类型	封装
CYPL7172D8I	-40℃-125℃	工业级	DFN8(3×3)

6. 引脚配置（顶视图）

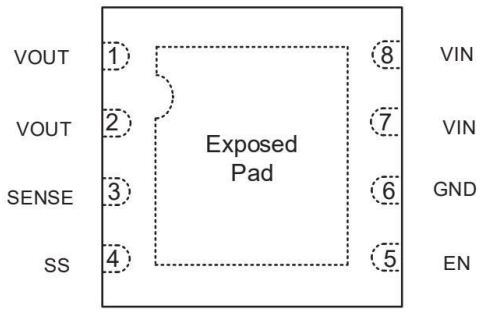


图 2 引脚功能

引脚编号	符号	功能
1	V_{OUT}	稳压输出电压。用 4.7μF 或更大电容将此引脚旁路至 GND。
2	V_{OUT}	稳压输出电压。此引脚内部连接至引脚 1。
3	SENSE	检测输入。为获得最佳负载调整率，请将此引脚尽可能靠近负载连接。使用外部电阻分压器可将输出电压设置为高于固定输出电压。
4	SS	软启动。在 SS 引脚连接 1 nF 外部电容可实现 1.0 ms 启动时间。
5	EN	稳压器使能。将 EN 驱动为高电平可开启稳压器；将 EN 驱动为低电平可关闭稳压器。如需自动启动，请将 EN 连接至 V_{IN}（引脚 7 或引脚 8）。
6	GND	地。
7	V_{IN}	稳压器输入电源。用 4.7μF 或更大电容将此引脚旁路至 GND。
8	V_{IN}	稳压器输入电源。此引脚内部连接至引脚 7。
	EP	裸露焊盘。裸露焊盘位于封装底部。裸露焊盘可增强散热性能，并在封装内部与 GND 电气连接。将裸露焊盘连接至电路板上的接地平面以确保正常工作。

表 2 CYPL7172 引出端号符号名称

7. 结构框图

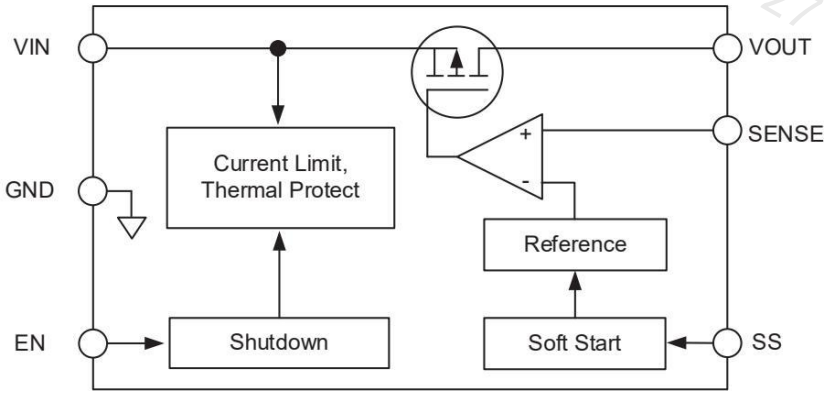


图 3 结构框图

8. 绝对最大额定值

表 3 绝对最大额定值

参数	符号	数值	单位
输入电压	V_{IN}	-0.3 至 7	V
输出电压	V_{OUT}	-0.3 至 V_{IN}	V
使能电压	V_{EN}	-0.3 至 7	V
软启动电压	V_{SS}	-0.3 至 V_{IN}	V
检测电压	V_{SENSE}	-0.3 至 7	V
工作结温	T_J	-40 至+125	°C
存储温度	T_{STG}	-65 至+150	°C
热阻，结至环境	$R_{\theta JA}$	36.4	°C/W
人体模型	ESD	±6000	V
ESD 能力		±2000	V

注：超出"绝对最大额定值"所列应力可能对器件造成永久性损坏。这些仅为应力额定值，不暗示器件在这些条件下或超出规格书中工作部分所述任何其他条件下的功能性操作。长时间暴露于绝对最大额定值条件下可能影响器件可靠性。

9. 推荐工作条件

表 4 推荐工作条件

参数	符号	最小值	典型值	最大值	单位
输入电压	V_{IN}	2.3		6.5	V
输出电流	I_{OUT}		2		A
有效输入陶瓷电容值	C_{IN}	3.3	4.7		μF
有效输出陶瓷电容值	C_{OUT}		4.7		μF

10. 电气特性

$V_{IN}=V_{OUT-NOM}$+0.5 V or 2.3 V, EN=V_{IN},I_{OUT}=10 mA,T_a=25°C,$C_{IN}=C_{OUT}$=4.7 μF, unless otherwise noted

参数	符号	测试条件	最小值	典型值	最大值	单位
输入电压工作范围	V_{IN}		2.3		6.5	V
可调输出电压精度	V_{SENSE}	I_{LOAD} = 10 mA	1.194	1.2	1.212	V
		I_{LOAD}=100 μA to 2A, V_{IN}=(V_{OUT}+0.5V) to 6.5V	1.182		1.218	
线性调整率	$\Delta V_{O(\Delta VI)}$	V_{IN} = $V_{OUT-NOM}$ + 0.5V to 6.5V	-0.1		0.1	%/V
负载调整率	$\Delta V_{O(\Delta IO}$	I_{OUT} = 100 μA to 2A		0.1	0.3	%/A
负载电流	I_{LOAD}				2	A
接地电流	I_{GND}	I_{OUT} = 0 μA		0.7	2	mA
		I_{OUT} = 2A		3.5	5	
关断电流	I_{SHDN}	V_{EN} = 0V, I_{OUT} = 0 mA, V_{IN} = 5V		5	10	μA
输出限流	I_{OLIM}		2.4	3.2	3.9	A
软启动电流	I_{SS}	V_{IN} = 5V	0.5	1	1.5	μA
压差电压	V_{DO}	I_{OUT} = 500 mA, V_{OUT} = 3V		35	70	mV
		I_{OUT} = 1A, V_{OUT} = 3V		70	135	
		I_{OUT} = 2A, V_{OUT} = 3V		135	270	

参数	符号	测试条件	最小值	典型值	最大值	单位
电源抑制比	PSRR	100 kHz，V_{IN} = 4.0V, V_{OUT} = 3V, I_{LOAD} = 1.5A		60		dB
		100 kHz， V_{IN} = 3.5V, V_{OUT} = 3V, I_{LOAD} = 1.5A，		53		
		100 kHz， V_{IN} = 3.3V, V_{OUT} = 3V, I_{LOAD} = 1.5A		42		
		1 MHz， V_{IN} = 4.0V, V_{OUT} = 3V, I_{LOAD} = 1.5A		31		
		1 MHz， V_{IN} = 3.5V, V_{OUT} = 3V, I_{LOAD} = 1.5A，		30		
		1 MHz， V_{IN} = 3.3V, V_{OUT} = 3V, I_{LOAD} = 1.5A		20		
输出电压噪声	V_N	10 Hz 至 100 kHz		6		μVRMS
		100 Hz 至 100 kHz		5		
		100 Hz		110		nV/√Hz
		1 kHz		40		
		10 kHz		20		
		100 kHz		12		
启动时间	t_{START}	$V_{OUT} = 5V, C_{SS} = 0\ nF$		380		μS
		$V_{OUT} = 5V, C_{SS} = 1\ nF$		1		mS
输入电压上升	$UVLO_{RISE}$	V_{IN}=2.3 V to 6.5 V			2.28	V
输入电压下降	$UVLO_{FALL}$		1.94			V
内部 UVLO 迟滞	$UVLO_{HYS}$			200		mV
瞬态负载响应	t_{TR_REC}	输出电压恢复至±$V_{SETTLLE}$以内所需时间，V_{DEV} 负载阶跃为 1 mA 至 1.5 A，负载阶跃上升时间=400 ns	1.5			μS
	V_{DEV}	1 mA 至 1.5 A 负载阶跃引起的输出电压偏差	35			mV
	$V_{SETTLLE}$	瞬态负载响应时间（t_{TR_REC} 已过）后的输出电压偏差，V_{OUT}=5 V，C_{OUT}=4.7μF	0.1			%
EN 输入逻辑高电平	$V_{EN-HIGH}$		1.27			V
EN 输入逻辑低电平	V_{EN-LOW}	V_{IN}=2.3 V to 6.5 V			0.4	V
EN 输入逻辑迟滞	V_{EN-HY}			90		mV
EN 输入逻辑高电平	$V_{EN-HIGH}$		1.11	1.2	1.27	V
EN 输入逻辑低电平	V_{EN-LOW}	V_{IN}=2.3 V to 6.5 V，EN=V_{IN} 或 GND，EN 从 0 V 上升至 V_{IN} 至 0.1 V×V_{OUT}	1.01	1.1	1.16	V
EN 输入逻辑迟滞	V_{EN-HY}			100		mV
EN 输入漏电流	I_{EN-LK}			0.1		μA
EN 输入延迟时间	T_{EN-DLY}			100		μs
V_{OUT} 下拉电阻	$V_{OUT-PULL}$	EN=0 V，V_{OUT}=1 V		4		kΩ
热关断温度	T_{SD}	温度从T_J =+ 25°C		150		°C
热关断迟滞	T_{SDH}	温度从 T_{SD}		15		°C

11. 典型性能特性

说明：典型特性仅供参考数据之用，不保证其绝对准确性。

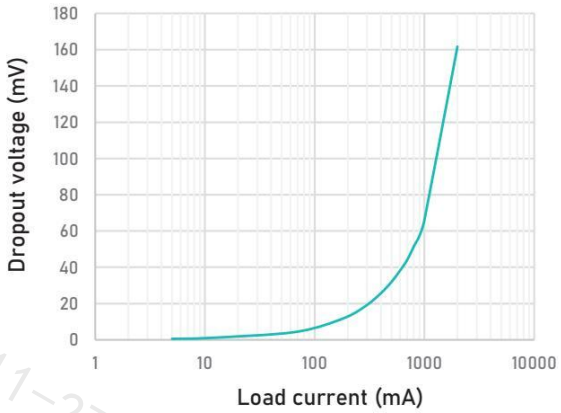


图 4 压差电压与负载电流的关系（Vout = 5 V）

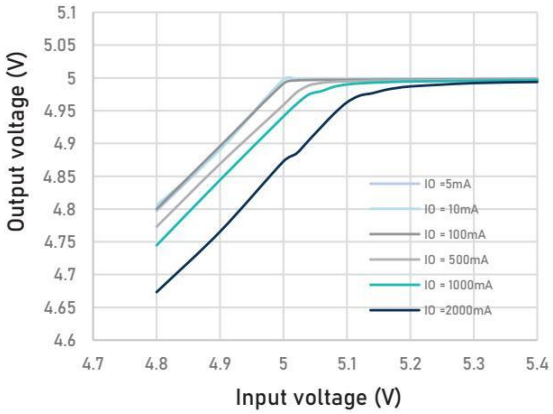


图 5 压差状态下输出电压与输入电压的关系（Vout = 5 V）

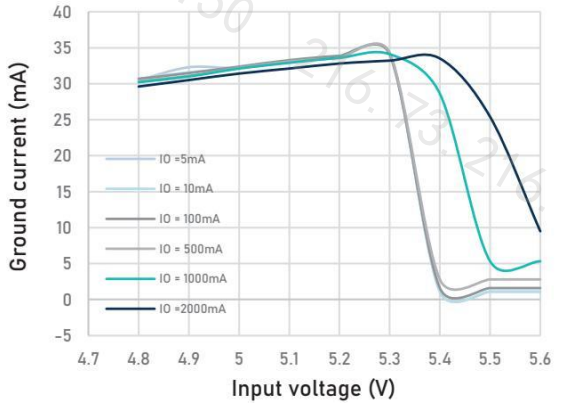


图 6 压差状态下接地电流与输入电压的关系（Vout = 5 V）

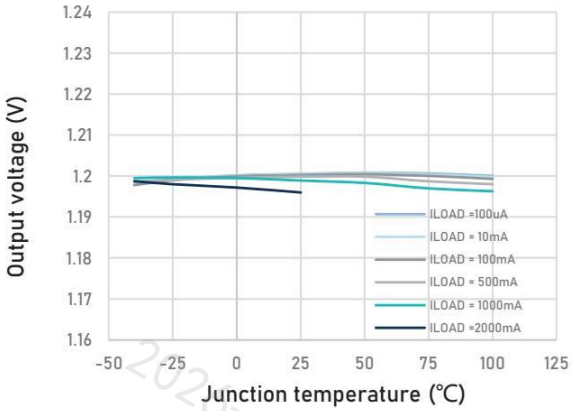


图 7 输出电压与结温的关系（Vout = 1.2 V）

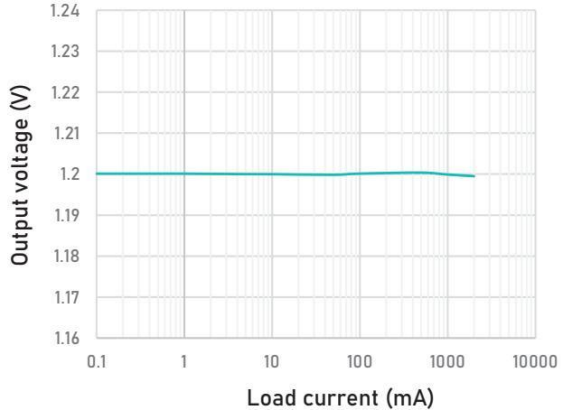


图 8 输出电压与负载电流的关系（Vout = 1.2 V）

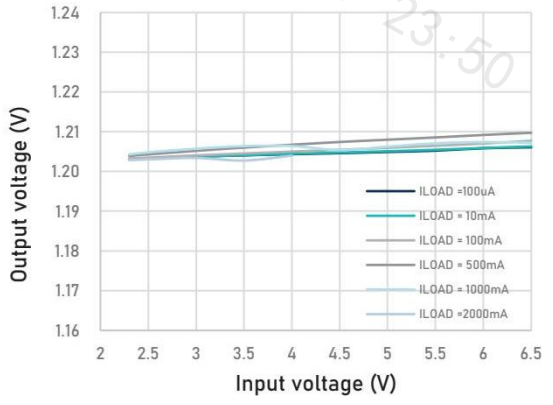


图 9 输出电压与输入电压的关系（Vout = 1.2 V）

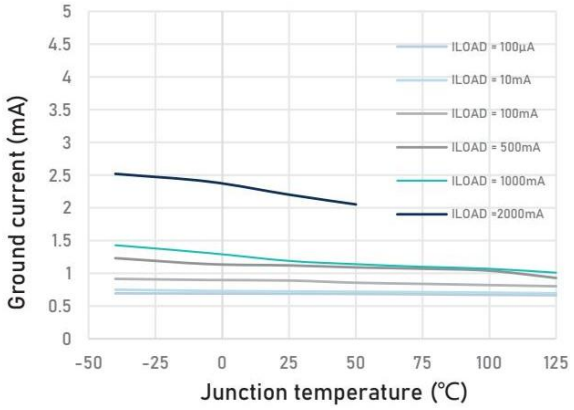


图 10 接地电流与结温的关系（Vout = 1.2 V）

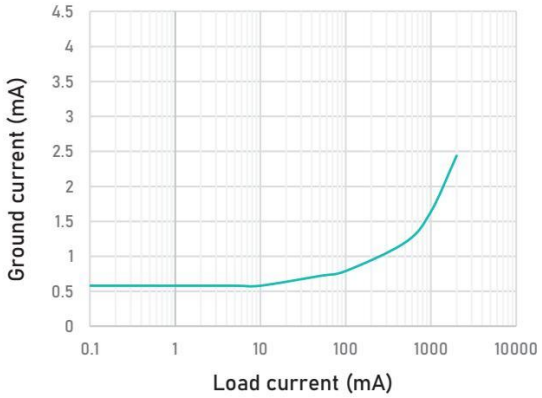


图 11 接地电流与负载电流的关系（Vout = 1.2 V）

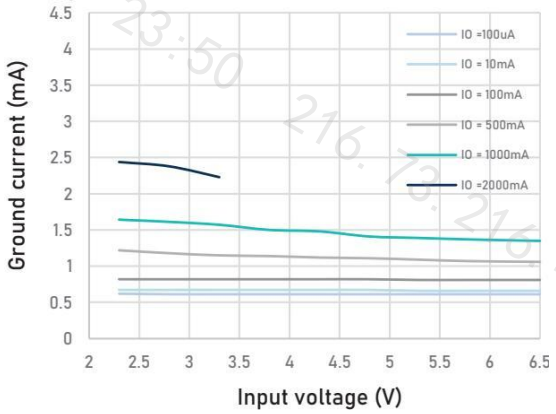


图 12 接地电流与输入电压的关系，（Vout = 1.2 V）

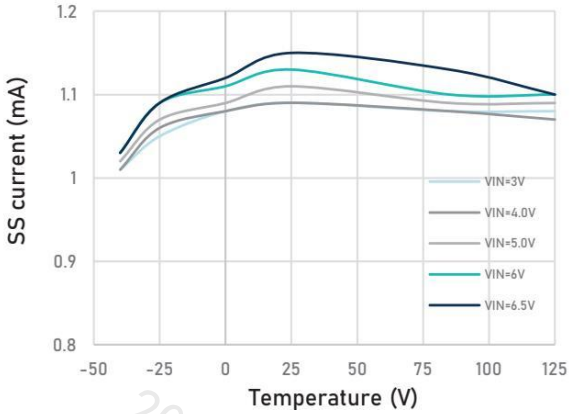


图 13 软启动电流与温度、输入电压的关系（Vout = 5 V）

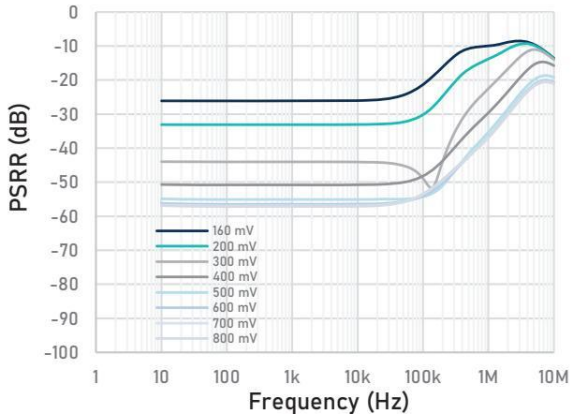


图 14 电源抑制比与频率的关系
（Vout = 3 V，2A 负载电流，不同裕量电压）

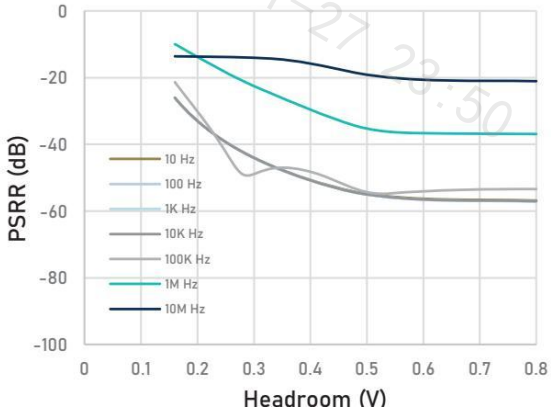


图 15 电源抑制比与裕量的关系
（Vout = 3 V，2A 负载电流，不同频率）

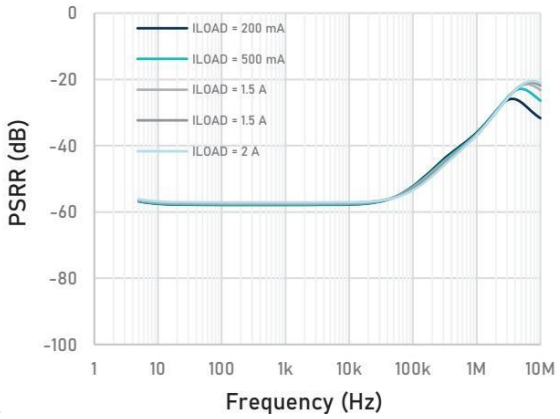


图 16 电源抑制比与频率的关系
（Vout = 3 V，800mV 裕量）

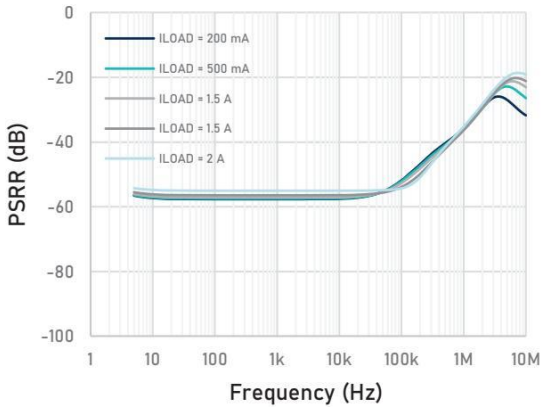


图 17 电源抑制比与频率的关系
（Vout = 3 V，500mV 裕量）

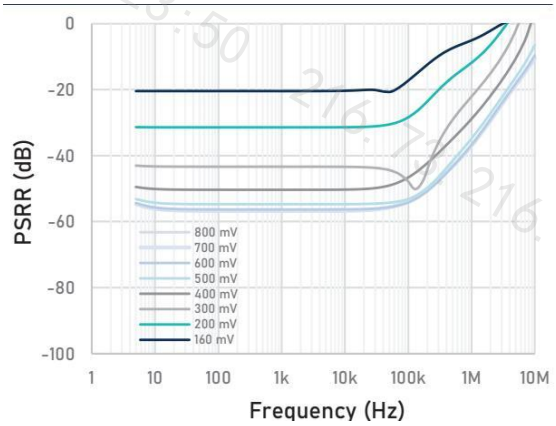


图 18 电源抑制比与频率的关系
（Vout = 5 V，2A 负载电流，不同裕量电压）

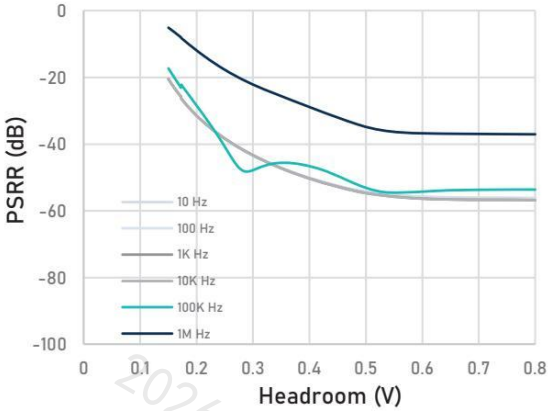


图 19 电源抑制比与裕量的关系
（Vout = 5 V，2A 负载电流，不同频率）

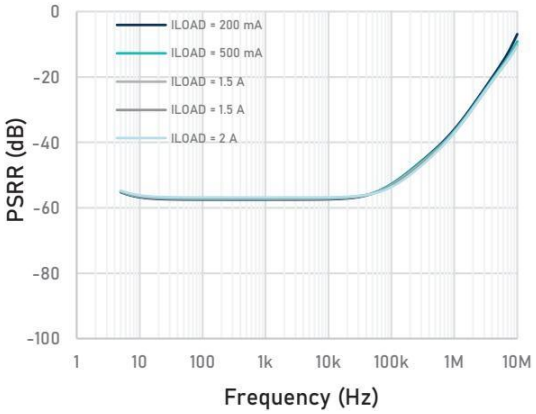


图 20 电源抑制比与频率的关系
（Vout = 5 V，800mV 裕量）

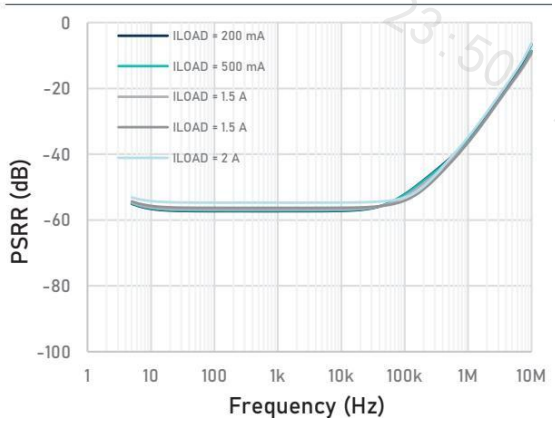


图 21 电源抑制比与频率的关系
（Vout = 5 V，500mV 裕量）

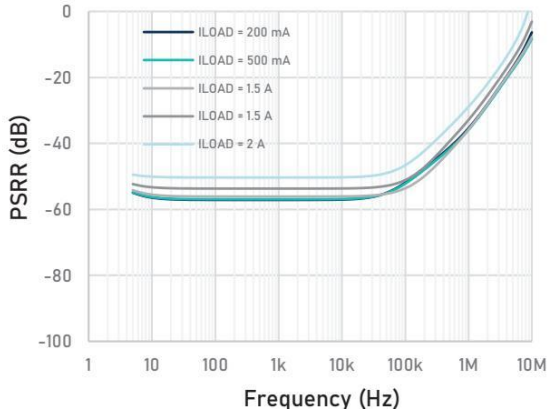


图 22 电源抑制比与频率的关系
（Vout = 5 V，400mV 裕量）

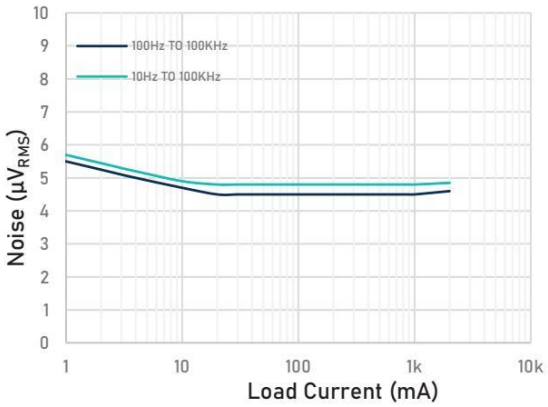


图 23 RMS 输出噪声与负载电流的关系（ Vout = 1.2 V）

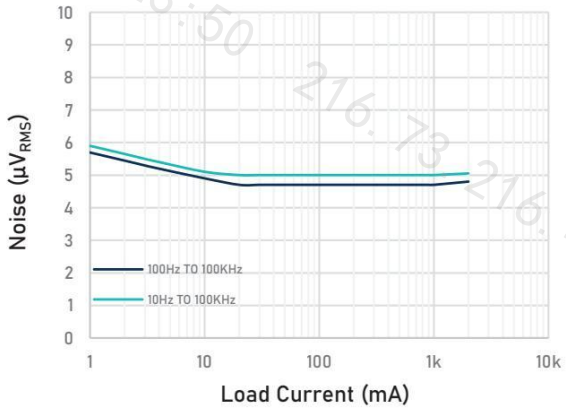


图 24 RMS 输出噪声与负载电流的关系
（Vout = 5 V） （负载电流 = 100 mA）

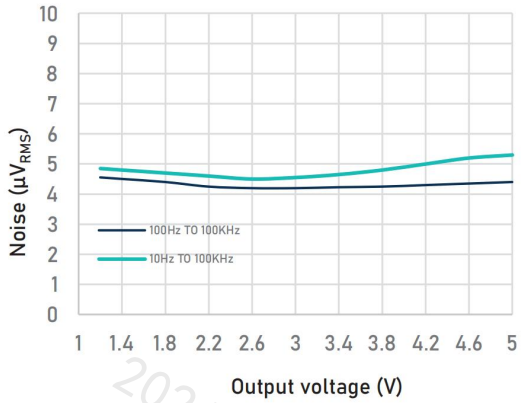


图 25 RMS 输出噪声与输出电压的关系

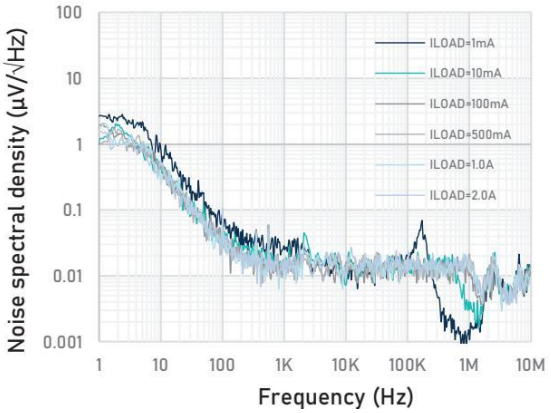


图 26 输出噪声频谱密度与频率的关系（ Vout = 1.2 V）

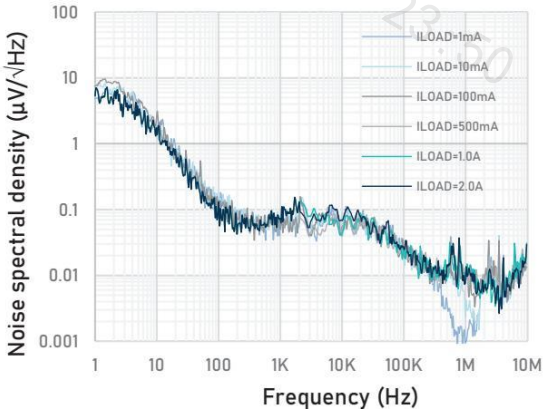


图 27 输出噪声频谱密度与频率的关系（Vout = 5 V）

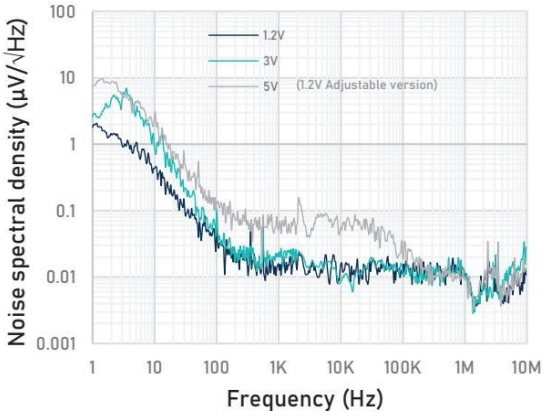


图 28 输出噪声频谱密度与频率的关系
（不同输出电压， I_{LOAD} = 100 mA）



图 29 负载瞬态响应，I_{LOAD} = 10 mA 至 1 A，Vout = 5 V，
V_{IN} = 5.5 V，CH1 = V_{OUT} ，CH2 = I_{LOAD}

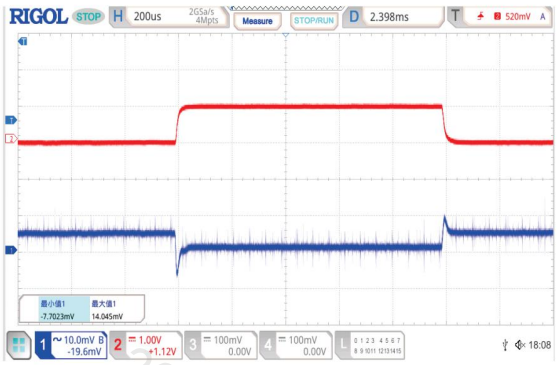


图 30 负载瞬态响应， I_{LOAD} = 100 mA 至 1.6 A，Vout = 5 V，
V_{IN} = 5.5 V，CH1 = V_{OUT} ，CH2 = I_{LOAD}

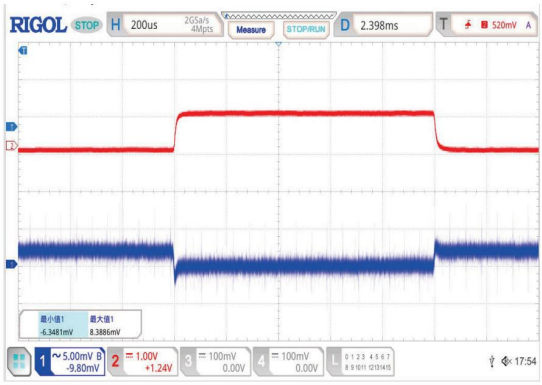


图 31 负载瞬态响应， I_{LOAD} = 10 mA 至 1 A，V_{OUT} = 1.2 V，
V_{IN} = 2.5 V，CH1 = V_{OUT} ，CH2 = I_{LOAD}

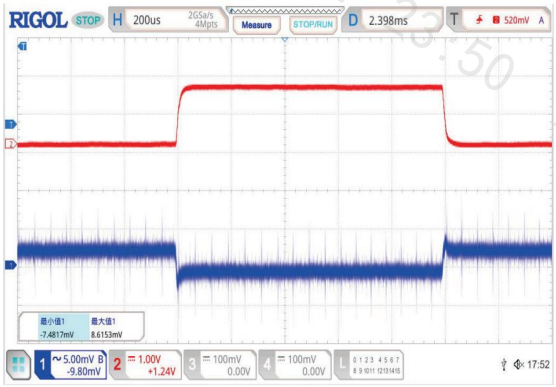


图 32 负载瞬态响应， I_{LOAD} = 100 mA 至 1.6 A，V_{OUT} = 1.2 V，
V_{IN} = 2.5 V，CH1 = V_{OUT} ，CH2 = I_{LOAD}

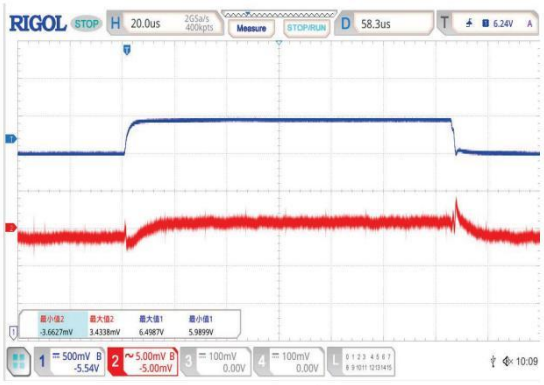


图 33 线性瞬态响应，6 V 至 6.5 V，I_{LOAD} = 500 mA，Vout = 5 V，CH1 = V_{IN} ，CH2 = V_{OUT}

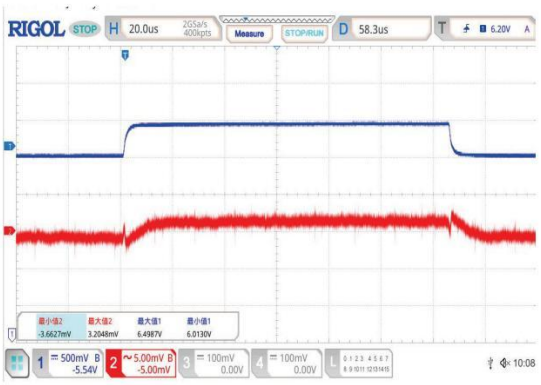


图 34 线性瞬态响应，6 V 至 6.5 V， I_{LOAD} = 2 A，Vout = 5 V，CH1 = V_{IN} ，CH2 = V_{OUT}

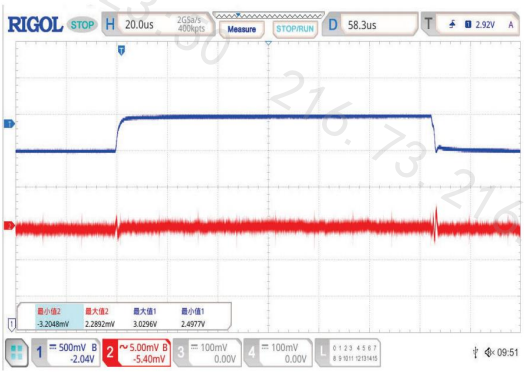


图 35 线性瞬态响应，2.5 V 至 3 V，I_{LOAD} = 500 mA，V_{OUT} = 1.2V ，CH1 = V_{IN} ，CH2 = V_{OUT}

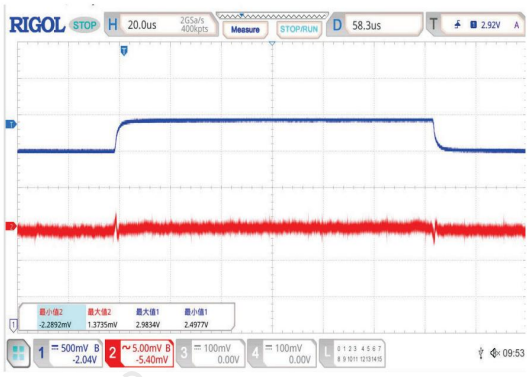


图 36 线性瞬态响应，2.5 V 至 3 V， I_{LOAD} = 2 A，V_{OUT} = 1.2V ，CH1 = V_{IN} ，CH2 = V_{OUT}

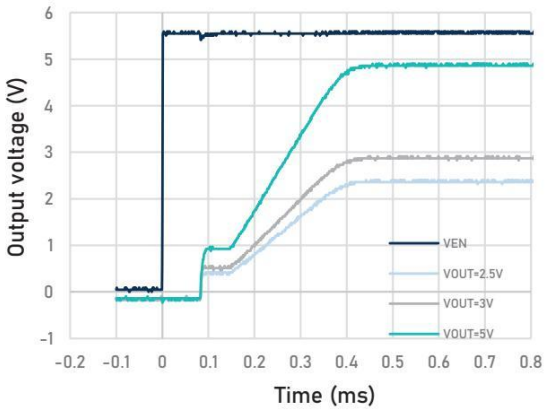


图 37 典型启动行为

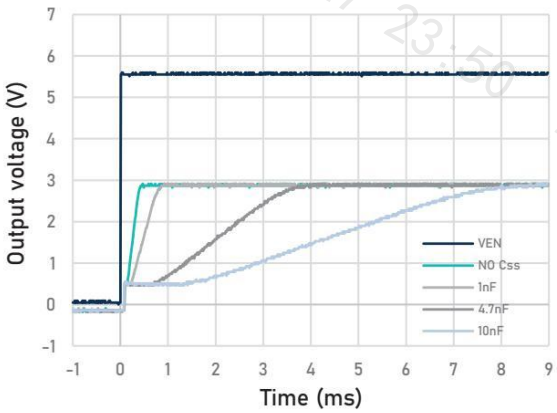


图 38 典型软启动行为，不同 Css 值

12. 应用电路

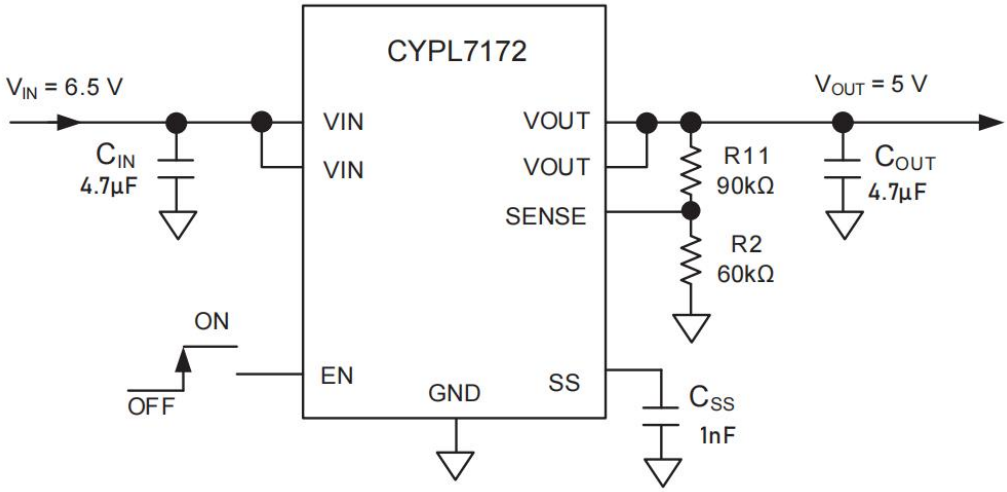


图 39 典型可调输出电压应用原理图

13. 应用信息

13.1. 概述

CYPL7172 是一款低静态电流、低压差线性稳压器，工作电压范围为 2.3 V 至 6.5 V，可提供高达 2 A 的负载电流。满载时仅消耗 3.5 mA（典型值）的低静态电流，使 CYPL7172 非常适合便携式设备。

13.2. 输入旁路电容

在 V_{IN} 至 GND 之间连接 4.7 μ F 电容可降低电路对 PCB 布局的敏感性，尤其是在遇到长输入走线或高源阻抗时。如果需要大于 4.7 μ F 的输出电容，则应相应增大输入电容。

13.3. 输出电容

CYPL7172 设计为使用小型、节省空间的陶瓷电容工作，但只要注意 ESR 值，也可与大多数常用电容配合使用。输出电容的 ESR 会影响 LDO 控制环路的稳定性。建议使用至少 4.7μF、ESR 为 0.05Ω或更小的电容，以确保 CYPL7172 的稳定性。对负载电流变化的瞬态响应也受输出电容影响。使用较大值的输出电容可改善 CYPL7172 对负载电流大变化的瞬态响应。

13.4. 可编程精密使能

CYPL7172 具有 EN 引脚，用于开启或关闭稳压器。当 EN 引脚为逻辑高电平时，稳压器将开启。关断电流典型值约为 0.1μA。EN 引脚可直接连接至 V_{IN} 以保持器件开启。使能输入为 CMOS 逻辑，不能悬空。

上限和下限阈值可由用户编程，通过使用两个电阻可将阈值设置得高于标称 1.2 V 阈值。电阻值R_{EN1}和R_{EN2}可由以下公式确定

$$R_{EN1} = R_{EN2} * (V_{IN} - 1.2\,V) / 1.2\,V$$

其中：

R_{EN2}标称值为 10 kΩ至 100 kΩ。

V_{IN}为所需的开启电压。

迟滞电压增加系数$(R_{EN1} + R_{EN2})/R_{EN1}$

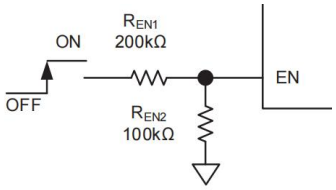


图 40 典型 EN 引脚电压分压器

13.5. 限流保护

当 OUT 引脚的输出电流高于限流阈值时，将触发限流保护，将输出电流钳位至约 3.3 A，以防止过流并保护稳压器免因过热而损坏。

13.6. 软启动

CYPL7172 集成了软启动功能，通过允许 C_{OUT} 缓慢上升至最终值，从而降低流入输出电容（ V_{OUT} ）的启动浪涌电流。

13.7. 噪声抑制

CYPL7172 的超低输出噪声是通过将 LDO 误差放大器保持为单位增益，并使参考电压等于输出电压来实现的。这种架构不适用于传统意义上的可调输出电压 LDO。例如，可调（单位增益下为 1.2V）输出 CYPL7172 可根据以下公式设置为 6V 输出：

$$V_{OUT} = 1.2\ V(1 + R1/R2)$$

以此方式使用 CYPL7172 的缺点是输出电压噪声与输出电压成正比。因此，最好选择接近目标电压的固定输出电压，以尽量减少输出噪声的增加。

可修改可调 LDO 电路，将输出噪声降低至接近固定输出 CYPL7172 的水平。图 41 所示的电路在输出电压设置电阻分压器中增加了两个额外元件。C_{NR}和R_{NR}与R_{FB1}并联，以降低误差放大器的交流增益。R_{NR}相对于R_{FB2}选择较小值。如果R_{NR}为R_{FB2}值的 1%至 10%，则误差放大器的最小交流增益约为 0.1 dB 至 0.8 dB。实际增益由R_{NR}和R_{FB1}的并联组合决定。这确保误差放大器始终在略高于单位增益下工作。

C_{NR}的选择方法是，令C_{NR}的容抗在 0.5 Hz 至 10 Hz 的频率下等于 $R_{FB1} - R_{NR}$。这设定了误差放大器交流增益比其直流增益低 3 dB 的频率。

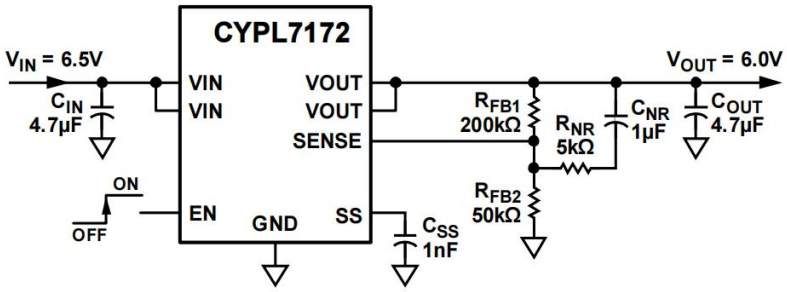


图 41 降低噪声修正

假设固定输出 LDO 的噪声约为 5µV，则可通过以下公式确定可调 LDO 的噪声：

$$Noise = 5\mu V \times (R_{PAR} + R_{FB2})/R_{FB2}$$

其中R_{PAR}为R_{FB1}和R_{NR}的并联组合。

13.8. 噪声降低对启动时间的影响

CYPL7172 的启动时间受噪声降低网络影响，在电源时序至关重要的应用中必须加以考虑。

噪声降低电路在反馈环路中增加了一个极点，从而减慢启动时间。带有噪声降低网络的可调模型的启动时间可用以下公式近似计算：

$$SSNR_{TIME}(\sec) = 5.5 \times C_{NR} \times (R_{NR} + R_{FB1})$$

对于C_{NR}、R_{NR}和R_{FB1}的组合，分别为 1 μ F、5 kΩ和 200 kΩ，启动时间约为 1.1 秒。当$SSNR_{TIME}$大于SS_{TIME}时，$SSNR_{TIME}$决定启动时间的长度，而非软启动电容。

13.9. 热关断

当芯片温度超过热关断点（典型值 $T_{SD} = 150^{\circ}C$ ）时，器件进入禁用状态，直到芯片温度降至 $135^{\circ}C$ 以下才会恢复输出电压。热关断功能可防止意外过热导致的灾难性器件故障。此保护不能替代适当的散热措施。

13.10. 功耗与散热

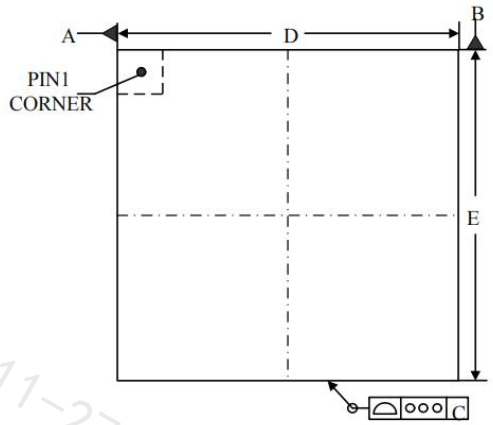
器件支持的最大功耗取决于电路板设计和布局。PCB 上的安装焊盘配置、电路板材料及环境温度会影响器件的结温上升速率。CYPL7172 器件可处理的最大功耗由下式给出：

$$P_{D\,(MAX)} = (T_{J\,(MAX)} - T_A) / \theta_{JA}$$

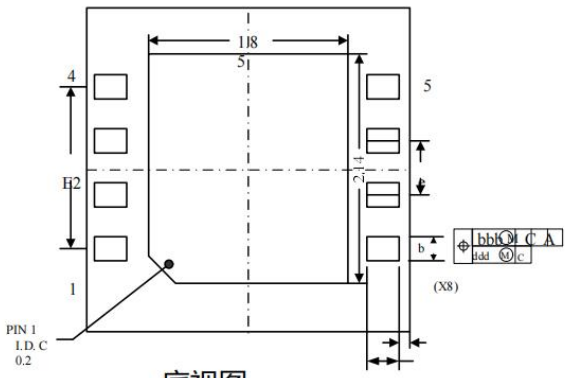
其中 TJ(MAX)为最大结温，TA 为环境温度， θ_{JA} 为结至环境热阻。对于推荐的工条件规格，最大结温为 $150^{\circ}C$ ， T_A 为环境温度。结至环境热阻 θ_{JA} 取决于布局。对于固定的 TJ(MAX)和热阻 θ_{JA} ，最大功耗取决于工作环境温度。

14. 产品外形

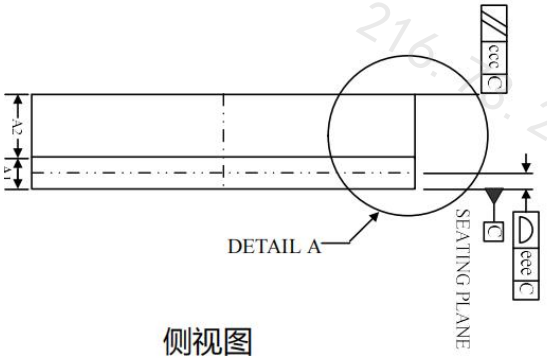
塑封 DFN8(3×3)，外形尺寸见下图,尺寸单位为 mm



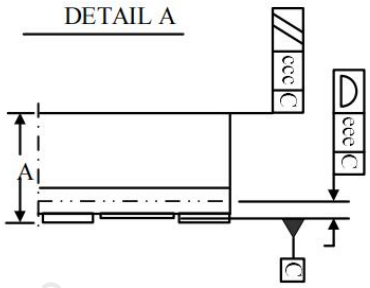
俯视图



底视图



侧视图



侧视图（细节）

表 5 封装尺寸表

		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.70	0.75	0.80
MOLD CAP		A2	-	0.53	-
SUBIRAIE THICKNESS		A1	0.19	0.22	0.25
LEAD WIDTH		b	0.2	0.25	0.3
BODY SIZE	X	D	2.9	3	3.1
	Y	E	2.9	3	3.1
LEAD PITCH		e	0.5 BSC		
EDGE PAD CENTER TO CENTER		E2	1.5 BSC		
LEAD LENGTH		L	0.25	0.3	0.35
LEAD TIP TO PKG EDGE		L1	0	0.075	0.15
PACKAGE EDGE TOLERANCE		aaa	0.1		
MOLD FLATNESS		ccc	0.1		
COPLANARITY		eee	0.08		
LEAD OFFSET		bbb	0.1		
		ddd	0.08		

15. 说明

如欲了解更多的产品及及公司信息，请登录网站：https://www.chiphelps.com

16. 本文档中的信息如有变更，恕不另行通知

请使用微信扫码进入

上海宸屿小程序

查资料查替代查库存查价格

招募中国区各省代理商请访问官网