CYDR2S83

可调分辨率旋变数字转换器

1. 特性

- R/D 转换器
- 高精度转速输出
- 最高跟踪速率：1040 RPS（10 位）
- 采用 CLCC44 封装
- 用户可设置 10/12/14/16 位分辨率
- 比率转换
- 稳定的转速基准
- 用户可设置动态性能
- 温度范围：工业级和军温级

2. 应用

- 直流和交流伺服电机控制
- 过程控制
- 机床的数控加工
- 机器人技术
- 轴控制。

3. 概述

CYDR2S83 是一款单芯片 10/12/14/16 位旋变数字转换器，采用 44 引脚 CLCC 封装和 48 引脚 QFN。该转换器允许用户通过外部器件选择所需的分辨率和动态性能。用户可选择将分辨率设置为 10、12、14 或 16 位，设置为 10 位分辨率时，可以跟踪转速最高达 1040 转/秒(62400rpm)的旋变信号。CYDR2S83 采用比率跟踪转换法将旋变格式输入信号转换为并行自然二进制数字。这种方法确保了高噪声抑制能力和对长导线的容错能力，使得转换器可以安装在远离旋变器的位置。

该器件还提供一个与速度成正比的精密模拟信号，可取代传统的转速传感器。CYDR2S83 的工作参考频率范围为 0Hz 至 20000Hz。转换器设计与制造满足 GJB597《半导体集成电路通用规范》中 B 级电路的要求，最高工作温度范围为-55℃~125℃。

4. 订购信息

表 1 订购信息

物料编号	工作温度范围	等级类型	封装
CYDR2S83Q48I	-40℃-125℃	工业级	QFN48
CYDR2S83CL44I	-40℃- 85℃	工业级	CLCC44
CYDR2S83CL44J	-55℃~125℃	军温级	CLCC44

注：根据客户需求可以定制封装。

5. 额定条件与推荐工作条件

5.1. 绝对最大额定值

表 2 绝对最大额定值

参数	数值
正电源电压（+Vs）	+13Vdc
负电源电压（-Vs）	-13Vdc
逻辑电源电压（+VL）	+Vs
数字信号输入	-0.4Vdc to +VLdc
模拟输入电压（Vcos、Vsin 和 VREF）	+13V to -Vs
信号与参考相移（Ps）	-10° to +10°
贮存温度范围（Tp）	-65℃ to +150℃
引脚耐焊温度（TM）	300℃（10sec）

5.2. 推荐工作条件

表 3 推荐工作条件

参数	数值
正电源电压（+Vs）	11.4Vdc to 12.6Vdc
负电源电压（-Vs）	-12.6Vdc to -11.4Vdc
逻辑电源电压（VL）	4.5Vdc to 5.5Vdc
信号输入电压（Vcos 和 Vsin）	1.8V（RMS）to 2.2V（RMS）
参考输入电压（Vref）	1V（peak）to 8V（peak）
工作频率（Hz）	0Hz to 20kHz

6. 性能指标

表 4 性能指标

参数	条件	最小值	典型值	最大值	单位
信号输入					
频率		0		20.000	Hz
电平		1.8	2.0	2.2	Vrms
最大电压				8.0	Vpk
参考输入					
频率		0		20.000	Hz
电平		1.0		8.0	Vpk
动态参数					
重复性				1	LSB
容许相移	参考与信号的相位差	-10		+10	°
跟踪速率	10 位			1040	rps
	12 位			260	rps
	14 位			65	rps
	16 位			16.25	rps
精度					
角精度	A,I			±(8+1LSB)	角分

参数	条件	最小值	典型值	最大值	单位
速度信号					
线性度	-40℃ to +85℃		±0.15	±0.25	%FsD
反向误差	-40℃ to +85℃		±1.0	±1.5	%O/P
零位电压			±3		mV
满刻度电压	1mA 负载，最大跟踪速率		±8		V
INHIBIT					
数据达到稳定所需的时间	逻辑低时禁止输出数据刷新	240	390	490	ns
ENABLE					
ENABLE 时间	逻辑低使能位置输出数据刷新	35		110	ns
BYTE SELECT					
提供数据所需的时间	逻辑高时引脚 DB1-DB8 输出数据为高 8 位，逻辑低时引脚 DB1-DB8 输出数据为低 8 位。	60		140	ns
分辨率控制	内部上拉（100kΩ）到+Vs				
SC1 SC2					
0 0	10 位				
0 1	12 位				
1 0	14 位				
1 1	16 位				
DATA LOAD					
逻辑低时允许数据从数据线载入芯片内部计数器	内部上拉（100kΩ）到+Vs		150	300	ns
Busy					
宽度		150		350	ns
数字输入					
高电压 VH	禁止、使能、字节选择	2.0			V
低电压 VL				0.8	V
数字输出					
高电压 VH	过零、方向、DB1-DB16，I=100uA	2.4			V
低电压 VL	过零、方向、DB1-DB16，I=1.2mA			0.4	V
电源					
电压					
+Vs		+11.4		+12.6	V
-Vs		-11.4		-12.6	V
+VL		+4.5	+5	+Vs	V
电流					
±Is		±12		±23	mA
±IL		±0.5		±1.5	mA
物理特性					
规格		17.4X17.4X4.57			mm^3
质量等级		GJB597 B 级			

7. 引脚定义

陶封 CLCC44 封装引脚定义如图 1；塑封 QFN48 封装引脚定义如图 2：

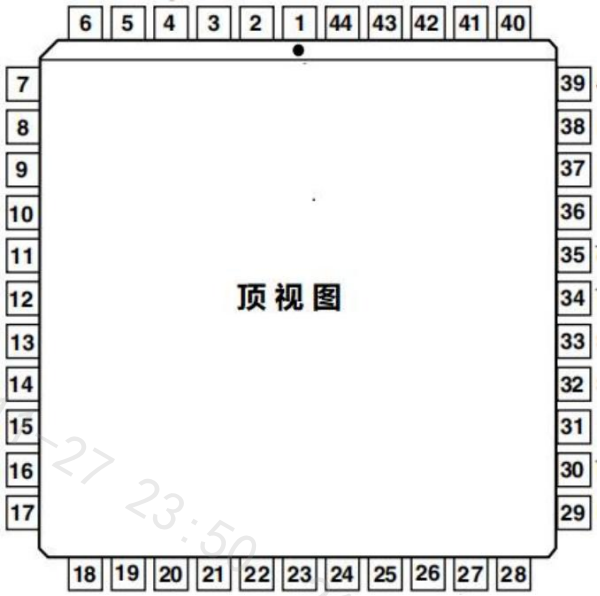


图 1 陶封 CLCC44 封装引脚定义



图 2 QFN48 封装引脚定义

表 5 引脚定义

CLCC44 引出端序号	QFN48 引出端序号	符号	功能
1	43	DEMOD O/P	解调器输出
2	44	REFRENCE I/P	参考信号输入
3	45	AC ERROR O/P	比例乘法器输出
4	46	COS	余弦输入
5	47	ANALOG GND	电源地
6	48	SIGNAL GND	旋变信号地
7	1	SIN	正弦输入
8	3	+Vs	+12V 电源
10	5	DB1	并行输出数据
11	6	DB2	并行输出数据
12	7	DB3	并行输出数据
13	8	DB4	并行输出数据
14	9	DB5	并行输出数据
15	10	DB6	并行输出数据
16	11	DB7	并行输出数据
17	12	DB8	并行输出数据
18	13	DB9	并行输出数据
19	14	DB10	并行输出数据
20	15	DB11	并行输出数据
21	16	DB12	并行输出数据
22	17	DB13	并行输出数据
23	18	DB14	并行输出数据
24	19	DB15	并行输出数据
25	20	DB16	并行输出数据
26	21	+VL	逻辑电源

CLCC44 引出端序号	QFN48 引出端序号	符号	功能
27	22	ENABLE	逻辑 HI-以高阻抗状态输出数据，逻辑 LO 将数据输入至输出锁存器
28	26	BYTE SELECT	逻辑 HI-高字节写入 DB1-DB8；逻辑 LO-低字节写入 DB1-DB8；
30	27	INHIBIT	逻辑 LO 禁止将数据传输至输出锁存器
31	28	DIGITAL GND	数字地
32	29	SC2	分解率选择低位
33	30	SC1	分解率选择高位
34	31	DATA LOAD	数据加载信号输入
35	32	COMPLEMENT	有源逻辑低
36	33	BUSY	转换器繁忙，BUSY HI 时数据无效
37	34	DIRECTION	输入信号旋转的逻辑状态定义
38	35	RIPPLE CLOCK	转换器输出从全 1 变为全 0 时，位正脉冲，反之亦然
39	36	-Vs	-12V 电源
40	38	VCO I/P	压控振荡器输入
41	39	VCO O/P	压控振荡器输出
42	40	INTEGRATOR O/P	积分器输入端
43	41	INTEGRATOR I/P	积分器输出端
44	42	DEMOD I/P	解调器输入
9,29	2,4,23,24, 25,37	NC	

8. 典型应用图

该转换器使用方便，其典型应用图如图 3 所示。值得注意的是，在 SIN 和 COS 输入端口要接入对地电阻，推荐采用 2MΩ。建议在电源线+V、-V，和毗邻转换器的 ANALOG GND 之间并联去耦电容，推荐值为 100nF 和 10uF。另外，还应在+VL 和毗邻转换器的 DIGITAL GND 之间连接 100nF 和 10uF。

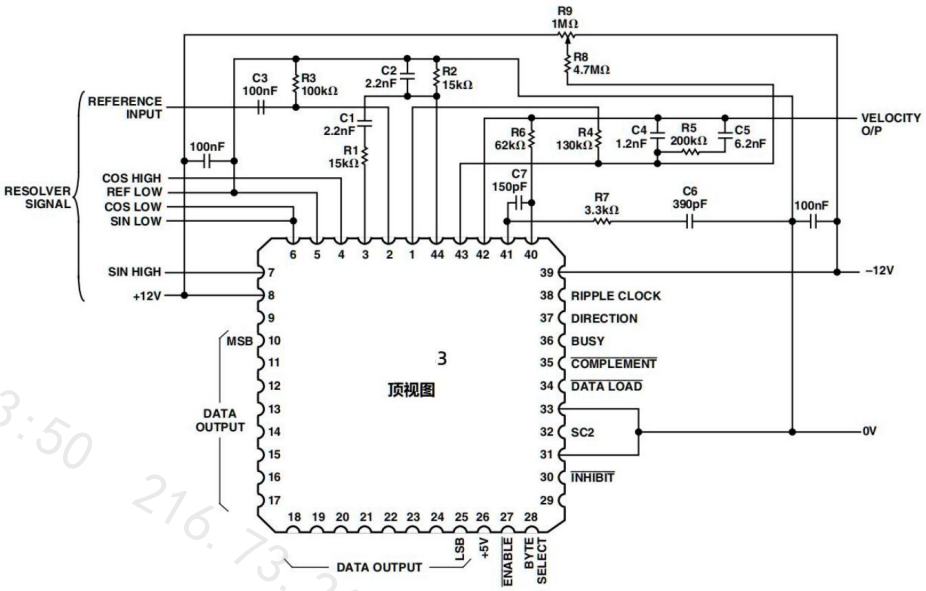


图 3 典型应用图

图 3 显示 12 位分辨率模式下 CYDR2S83 的典型电路配置。所选外部元件的值可使得参考频率等于 5kHz，最大跟踪速率达到 260rps，带宽等于 520Hz。将 R4、R6、C4 和 C5 的值代入 KA 的方程式（计算方法与 AD2S83 相同），即可得到值 $1.65x10^6$。电阻建议采用额定功率 0.125W、容差 5%的标准值。电容需选择耐压 100V、容差 10%的陶瓷电容。

当信号与参考电压有效值超过 2V 时，可采用简单的电阻分压电路为转换器提供合适电平。应注意确保正弦信号线和地之间的电阻比值与余弦信号线和地之间的电阻比值是相同的。若存在任何差异，将导致额外的位置误差。

9. 封装尺寸

CLCC44 陶瓷封装，单位 mm。

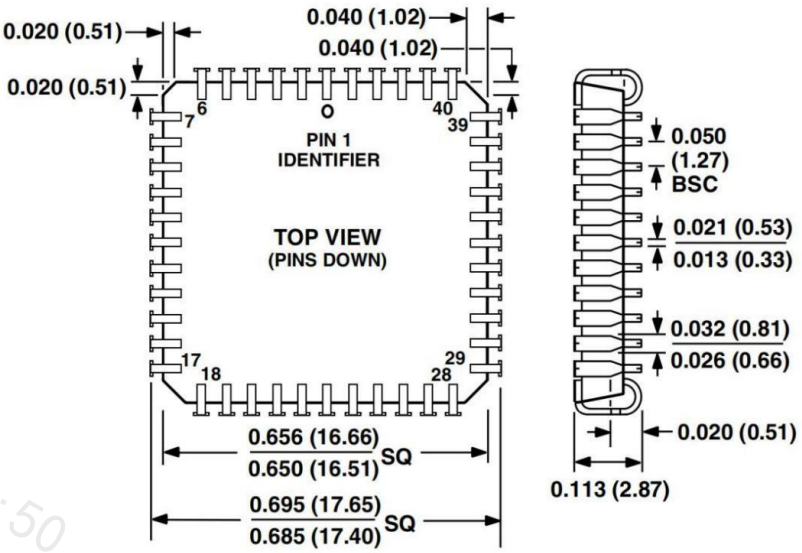
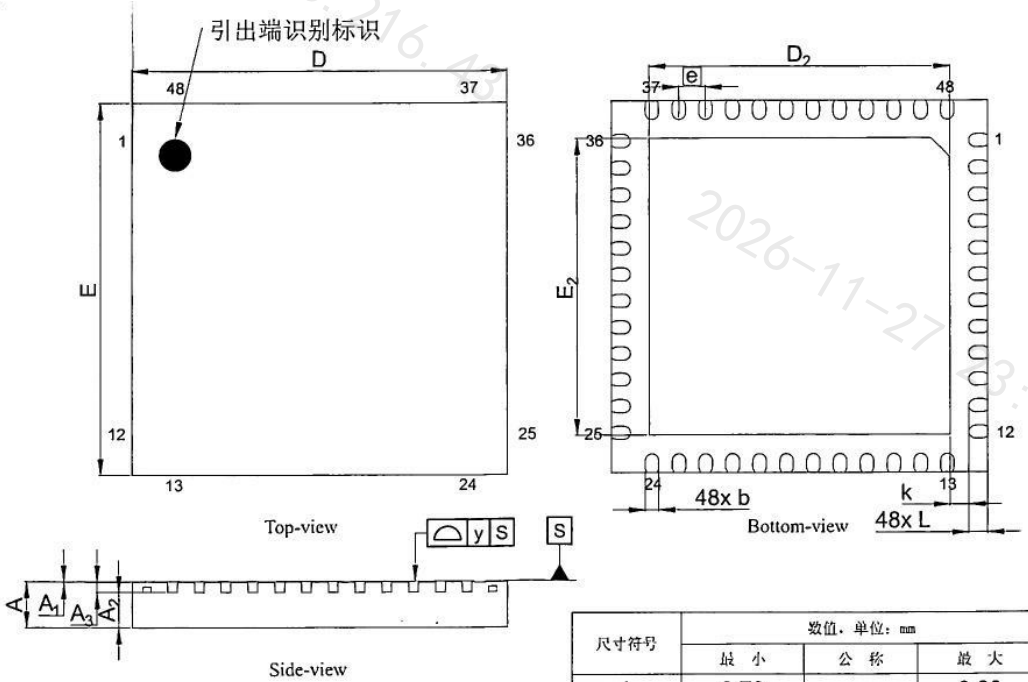


图 4 CLCC44 封装尺寸

QFN48 塑封，单位 mm。



尺寸符号	数值，单位：mm		
	最 小	公 称	最 大
A	0.70	—	0.80
A_1	0.00	—	0.05
A_2	0.50	—	0.60
A_3	—	0.20	—
b	0.20	—	0.30
D/E	6.90	—	7.10
D_2/E_2	5.50	—	5.70
e	—	0.50	—
L	0.25	—	0.45
k	0.25	—	—
y	—	—	0.08

10. 说明

如欲了解更多的产品及及公司信息，请登录网站 ：https://www.chiphelps.com

11. 本文档中的信息如有变更，恕不另行通知

2026-11-27 23:50 216.73.216.43

12. 索引

1. 文档历史 2
2. 额定条件与推荐工作条件 2
2.1. 绝对最大额定值 2
2.2. 推荐工作条件 2
3. 性能指标 2
4. 引脚定义 4
5. 封装尺寸 5
6. 典型应用图 6
7. 订购信息 7

2026-11-27 23:50 216.73.216.43

文档版本	修订日期	内容描述
1.0	2026-7-28	初版
1.1	2026-11-2	新增QFN48封装

2026-11-27 23:50 216.73.216.43